

超标量处理器

动态超标量



多发射处理器的实现和主要特点

常用名	发射结构	冲突检测	调度方式	特点	处理器举例
静态超标量 superscalar (static)	动态	硬件	静态	按序执行	大部分嵌入式处理器，例如ARM cortex-A8
动态超标量 superscalar (dynamic)	动态	硬件	动态	乱序执行	目前无
推测执行超标量 superscalar (speculative)	动态	硬件	带推测的动态	乱序、推测执行	大部分通用处理器，如Intel Core i3,i5,i7
超长指令字 (VLIW)	静态	主要由软件完成	静态	编译器（隐式）完成冲突检测、指令调度	某些特定领域,如信号处理器 TI C6x
显式并发指令运算(EPIC)	主要为静态	主要由软件完成	主要为静态	编译器（显式）完成冲突检测、指令调度	Intel 安腾 Itanium处理器

双发射按序超标量

2	0	1	2	3	4	5	6	7	8	9	10	11	12
Ld [r1] → r2	F	D	X	M	W								
add r2 + r3 → r4	F	D	d*	d*	X	M	W						
xor r4 ^ r5 → r6		F	D	d*	d*	X	M	W					
<u>ld [r7] → r8</u>		F	D	p*	p*	X	M	W					

- 假设：load-use 相关性的开销为 (penalty) 2 个周期

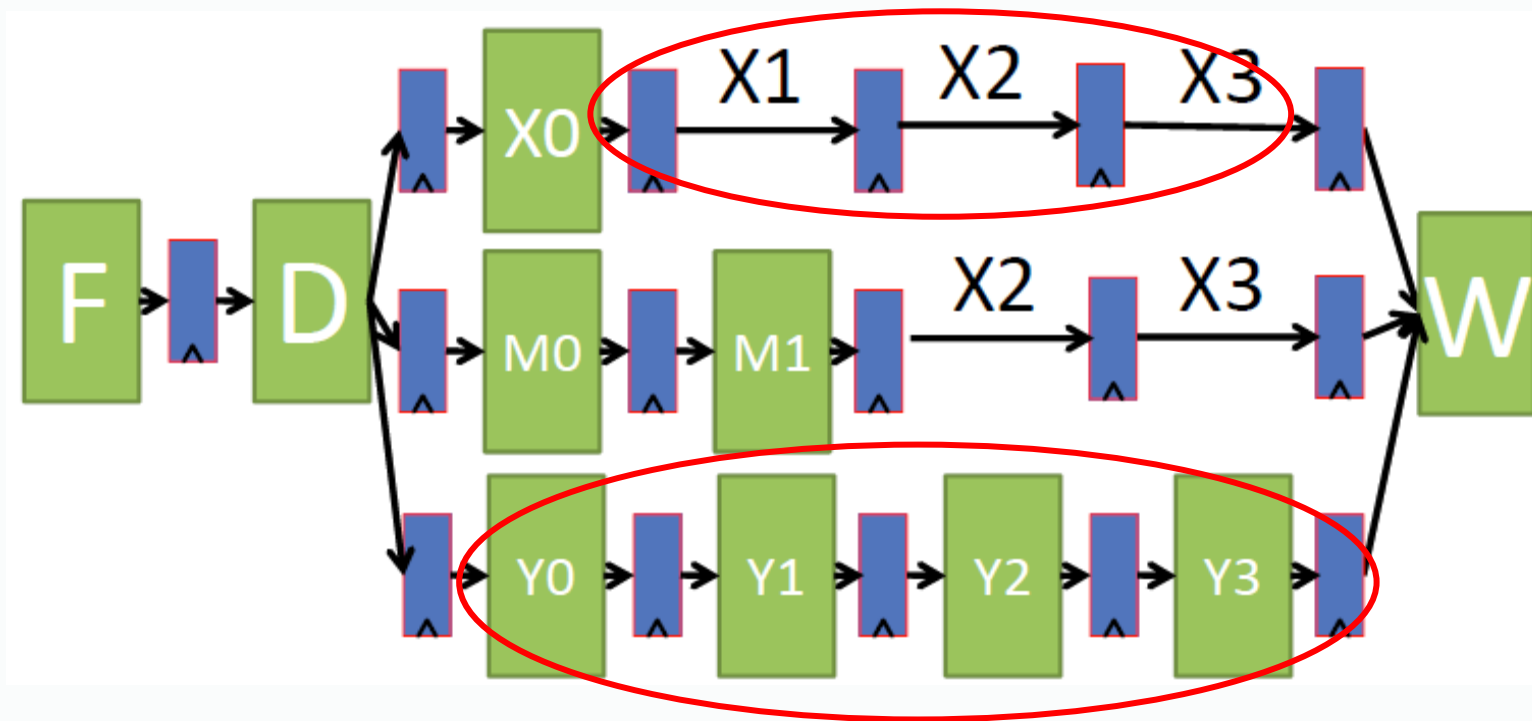
双发射乱序超标量

	0	1	2	3	4	5	6	7	8	9	10	11	12
Ld [r1] → r2	F	D	X	M	W								
add r2 + r3 → r4	F	D	d*	d*	X	M	W						
xor r4 ^ r5 → r6		F	D	d*	d*	X	M	W					
ld [r7] → r8		F	D	X	M	W							

- 假设：load-use 相关性的间隔1个周期



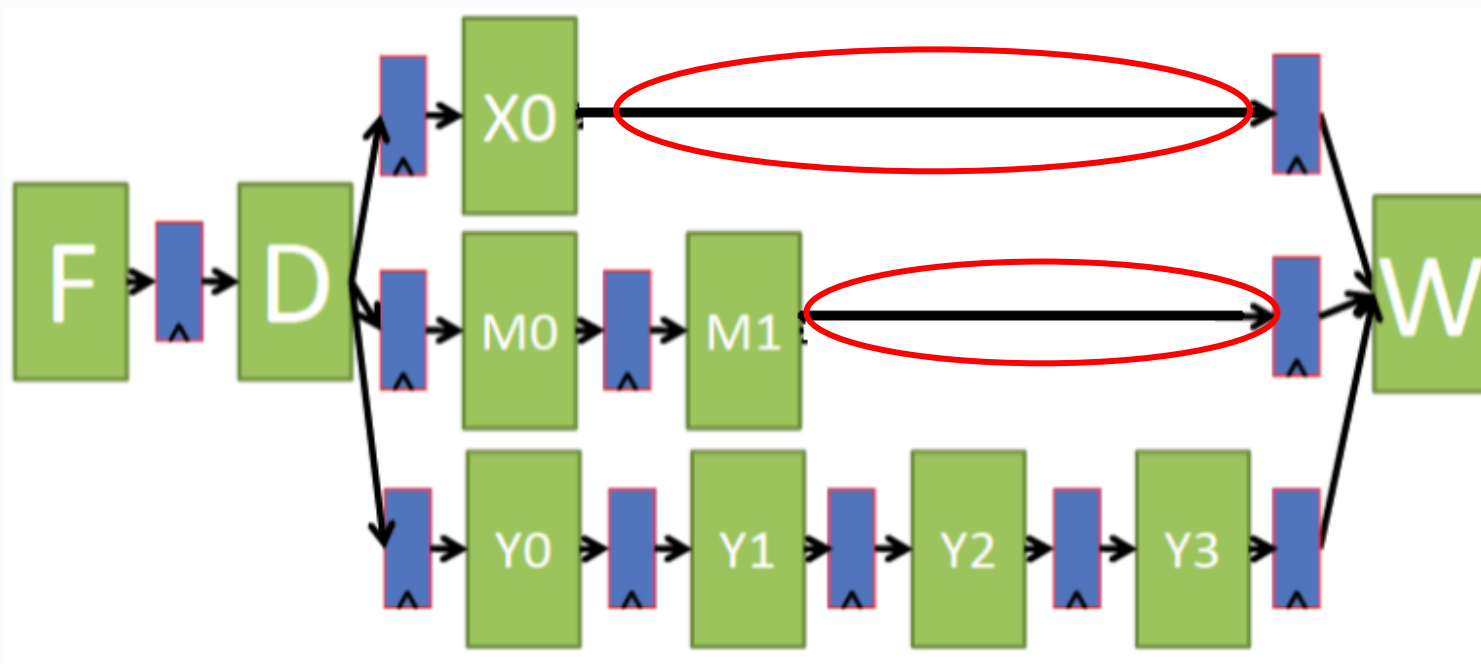
三发射按序执行



增加了流水段长度为4的乘法功能部件



三发射乱序执行



快的部件可以先写结果

乱序执行导致的数据相关性

● 输出相关

```
LW    $t0, 0($s1)
ADDU  $t0, $t1, $s2
SUB    $t2, $t0, $s2
```

• 输出相关

- 如果 lw 晚于 addu 写 \$t0
- sub 会获得错误的 \$t0
- 又称为 (Write after Write) WAW 相关

● 反相关

```
DIVD  F0, F2, F4
ADDD  F10, F0, F8
SUBD  F8, F8, F14
```

• 反相关

- 如果 sub 写结果 早于 add 读 F8
- add 会获得错误的 F8
- 又称为 (Write after Read) WAR 相关

消除“假”数据相关性

● 输出相关

```
LW    $t0, 0($s1)
ADDU  $t0, $t1, $s2
SUB    $t2, $t0, $s2
```

```
LW    $t0a, 0($s1)
ADDU   $t0b, $t1, $s2
SUB    $t2, $t0b, $s2
```

● 反相关

```
DIVD   F0, F2, F4
ADDD    F10, F0, F8
SUBD    F8, F8, F14
```

```
DIVD   F0, F2, F4
ADDD    F10, F0, F8a
SUBD    F8b, F8a, F14
```


检测“真”数据相关性

- 真相关:

- RAW (Read After Write)

mul r0 * r1 → r2

...

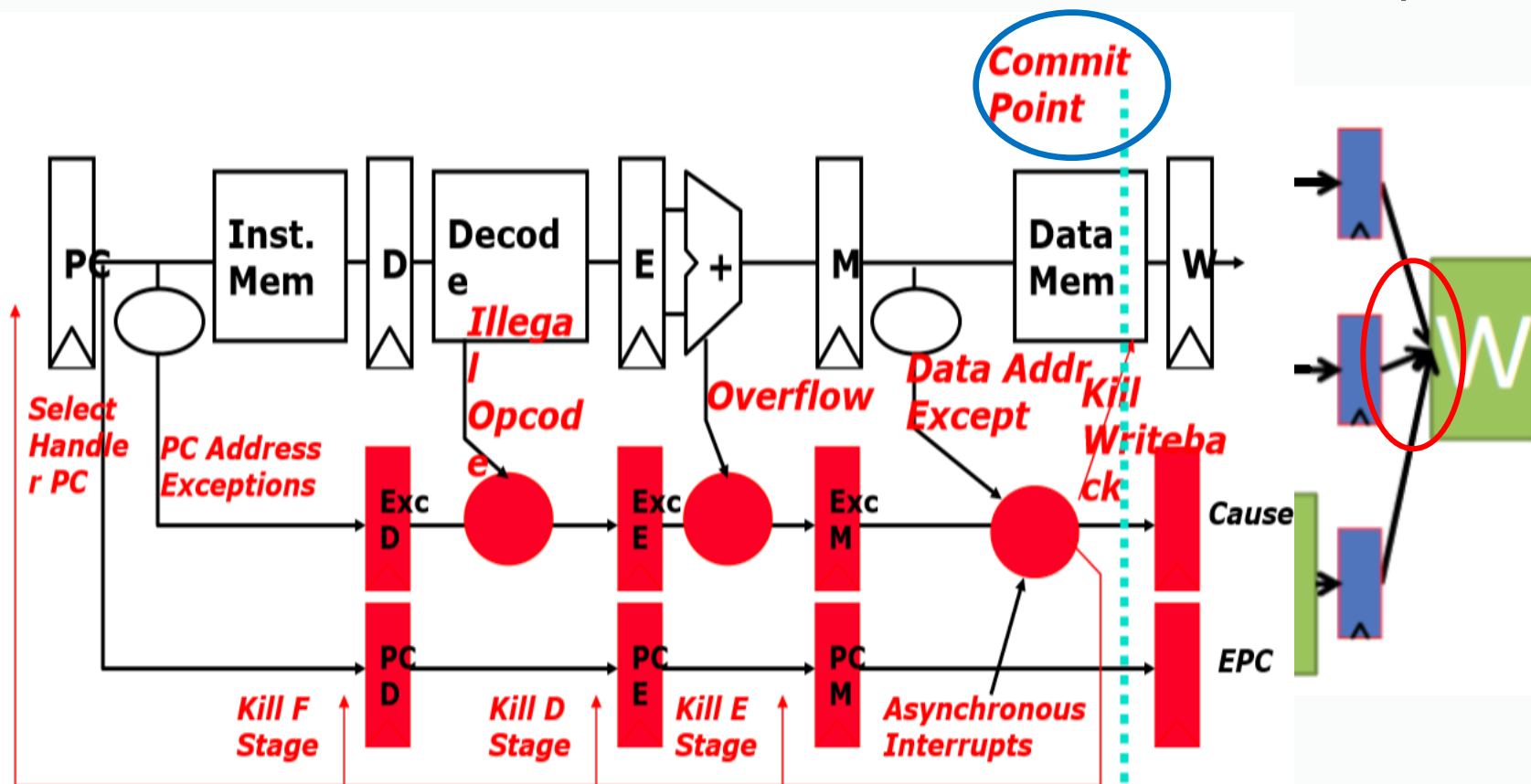
add r2 + r3 → r4



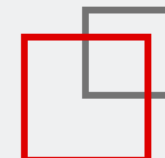
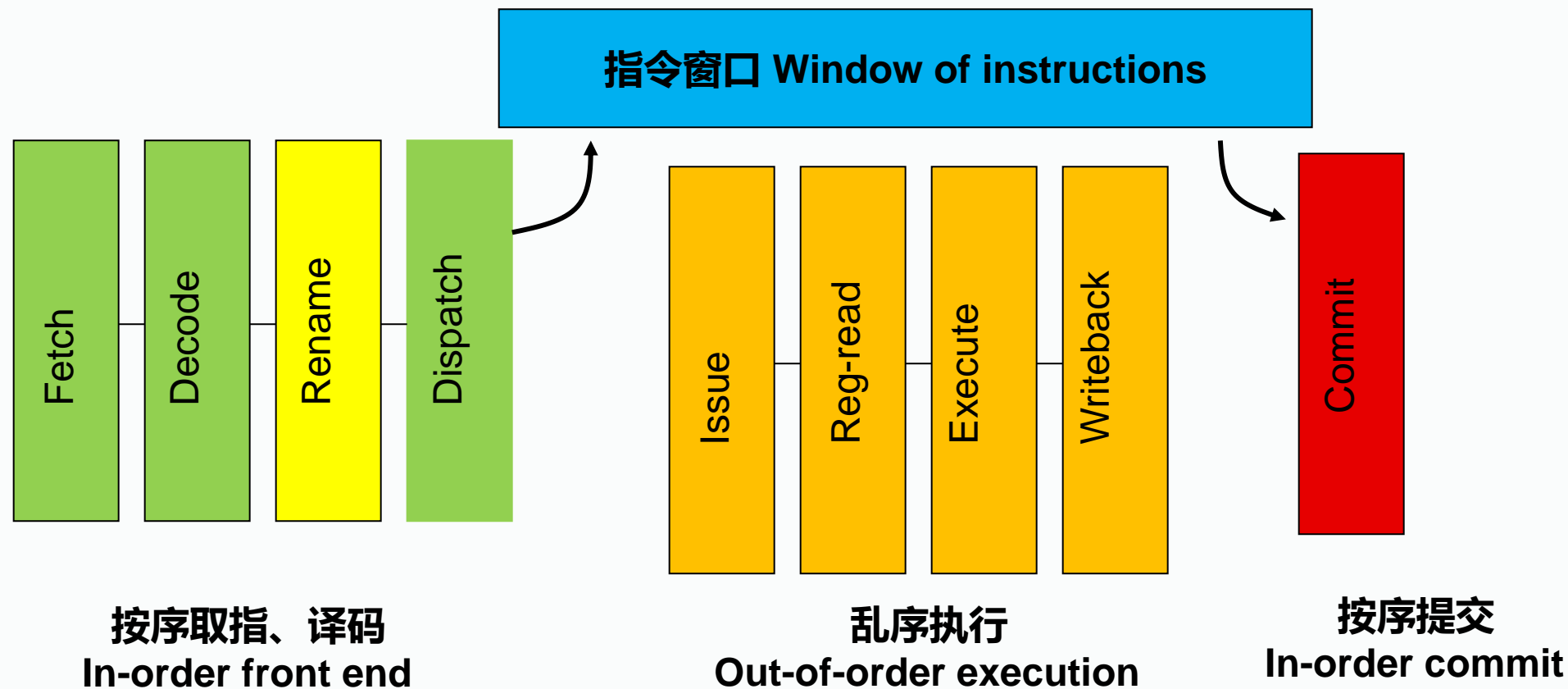
如何保证“精确异常”？

MIPS:

为保证精确中断，异常处理会在指令执行的最后阶段（commit point, 提交点）进行

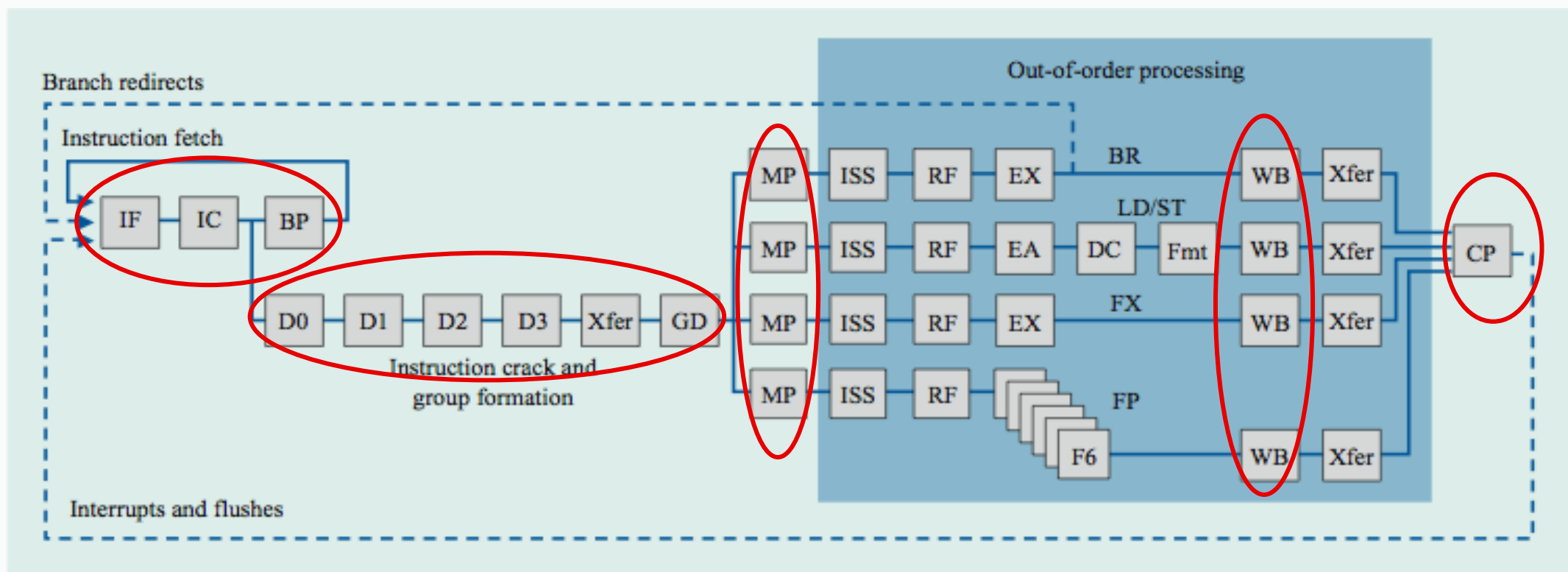


乱序流水线





实例：IBM Power4



Instruction pipeline (IF: instruction fetch, IC: instruction cache, BP: branch predict, D0: decode stage 0, Xfer: transfer, GD: group dispatch, MP: mapping, ISS: instruction issue, RF: register file read, EX: execute, EA: compute address, DC: data caches, F6: six-cycle floating-point execution pipe, Fmt: data format, WB: write back, and CP: group commit)



小结

动态超标量

动态调度

乱序

假相关、真相关、精确异常

乱序流水线

按序取指、乱序执行、按序提交

下一节

转移预测



谢谢观看

上海交通大学