## Lab6

tags: CO

0712245 高魁駿 0712238 林彥彤

## **Detailed description of the implementation**

cpp code 裡面的 function, double log2( double n )有誤, 所以有更改

- offset bit是用來指block內的位址
- index bit是用來指cache的address
- line表示這個cache有幾個set
- direct\_mapped\_cache.cpp
  只要加上 miss\_count 跟 hit\_count, 就能印出 miss rate.
- set associative cache.cpp

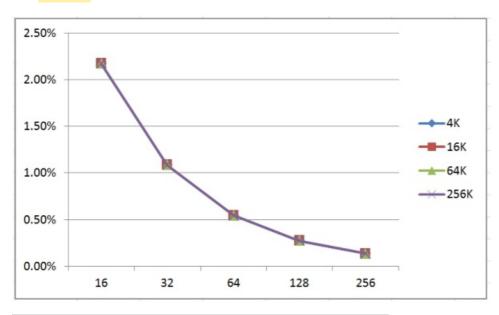
因為是 n-way set, 所以 tag 要變成一維 array, 去分別記錄 n 個 tag. 以及 lru 是指說把最久以前才被使用到的那筆 record 給 replace 掉.所以也是用一個 array 去紀錄被 access 到的時間, 因為兩者可以連在一起紀錄, 所以我就多創了一個 struct cache\_content.

然後 valid bit 也是一個 block 一個, 也是用 array 去記, 所以三個可以連在一起觀察.

然後如果 miss 發生的話, 再用 for loop 掃, 決定出哪筆 record 最久以前才被用到, 再 replace 掉.

### Implementation results

#### ICACHE

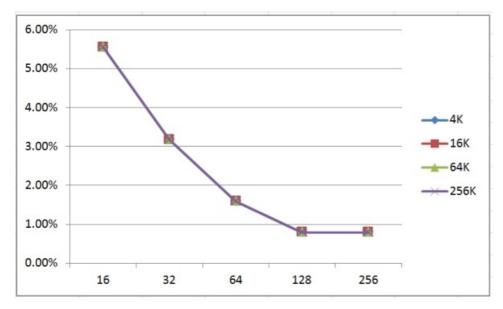


	16	32	64	128	256
4K	2.171%	1.085%	0.543%	0.271%	0.136%
16K	2.171%	1.085%	0.543%	0.271%	0.136%
256K	2.171%	1.085%	0.543%	0.271%	0.136%
64K	2.171%	1.085%	0.543%	0.271%	0.136%

當 block size 增大, 會因為 spatial locality 的特性降低 miss rate.

但一旦 cache size 是固定的,又無節制的提高 block size, 會發生 pollution, 提高 miss penalty.

#### DCACHE



	16	32	64	128	256
4K	5.556%	3.175%	1.587%	0.794%	0.794%
16K	5.556%	3.175%	1.587%	0.794%	0.794%
256K	5.556%	3.175%	1.587%	0.794%	0.794%
64K	5.556%	3.175%	1.587%	0.794%	0.794%

當 block size 增大, 會因為 spatial locality 的特性降低 miss rate.

但一旦 cache size 是固定的,又無節制的提高 block size, 會發生 pollution, 提高 miss penalty.

#### • LRU



Column 1	1-way	2-way	4-way	8-way
1K	11.068%	8.355%	7.782%	7.828%
2K	8.278%	5.177%	4.185%	3.984%
4K	5.472%	3.627%	3.069%	2.806%
8K	4.030%	2.976%	2.666%	2.449%
16K	3.162%	2.372%	2.341%	2.294%
32K	2.542%	2.325%	2.279%	2.279%
64K	2.341%	2.294%	2.279%	2.279%

當 block size 增大, 會因為 spatial locality 的特性降低 miss rate.

但一旦 cache size 是固定的,又無節制的提高 block size, 會發生 pollution, 提高 miss penalty.

# Lesson learnt (if any)

這次的lab讓我終於搞懂(應該啦)cache mapping和set-associativity 了