

Análise Combinacional

Arquivo Editar Projeto Simular FPGA Janela Ajuda

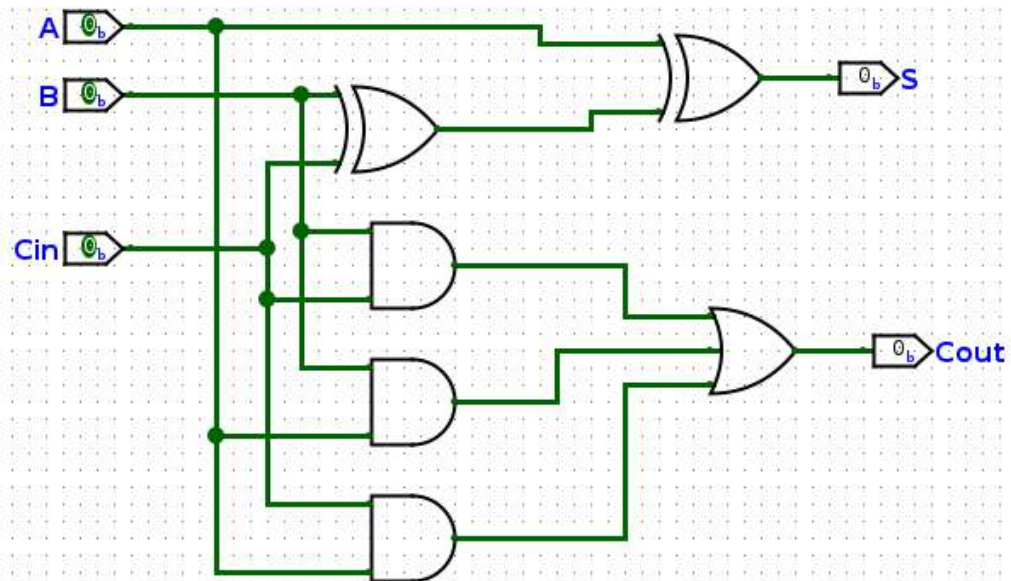
Entradas e Saídas **Tabela** Expressão Minimizada

- 1 0 Recolher linhas duplicadas Mostrar todas as linhas

8 das linhas de 8 mostradas

A	B	Cin	S	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Importar tabela Construir circuito Tabela de exportação Exportar TeX



Análise Combinacional

Arquivo Editar Projeto Simular FPGA Janela Ajuda

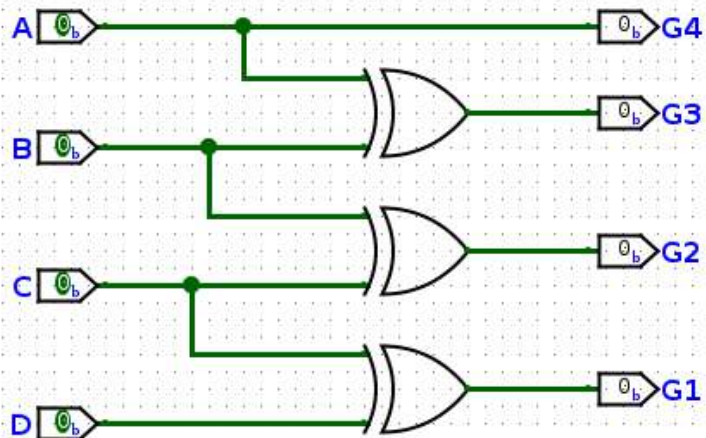
Entradas e Saídas Tabela Expressão Minimizada

Notação: Matemática

Expressões de saída (clique duas vezes para editar):

$S = A \oplus B \oplus Cin$
 $Cout = B \cdot Cin + B \cdot A + Cin \cdot A$

Importar tabela Construir circuito Tabela de exportação Exportar TeX



Análise Combinacional

Arquivo Editar Projeto Simular FPGA Janela Ajuda

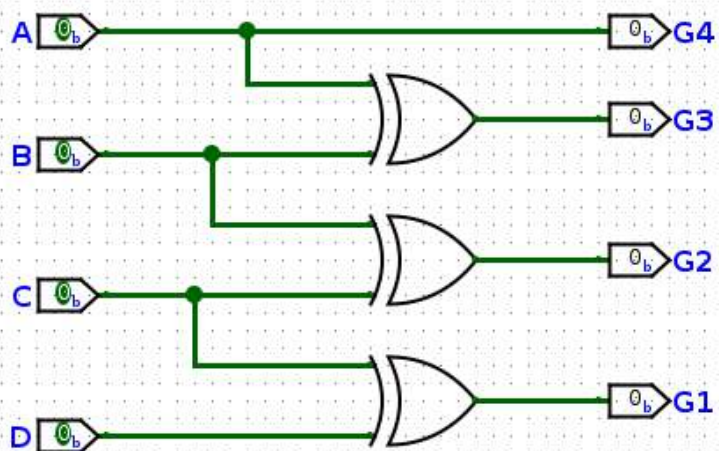
Entradas e Saídas Tabela Expressão Minimizada

- 1 0 Recolher linhas duplicadas [Mostrar todas as linhas](#)

16 das linhas de 16 mostradas

A	B	C	D	G4	G3	G2	G1
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

Importar tabela Construir circuito Tabela de exportação Exportar TeX



Análise Combinacional

Arquivo Editar Projeto Simular FPGA Janela Ajuda

Entradas e Saídas Tabela Expressão Minimizada

Notação: Matemática

Expressões de saída (clicar duas vezes para editar):

```
G4 = A
G3 = A⊕B
G2 = B⊕C
G1 = C⊕D
```

Importar tabela Construir circuito Tabela de exportação Exportar TeX