陈钟枢 我是位有经验的compiler开发者,开发过llvm cpu and gpu backend, lld linker, npu/onnx, c++, OpenGl/glsl compiler与simulator,...,对写compiler感到快乐。 履历 资格 二十年c/c++软体开发经验,十年编译器相关工具开发经验,硕士时研究平行处理。 **SKILLS** Linux programming (device driver, usb, cmake...) Quality CPU & GPU design (simulator, Verilog, mips, arm...) Compiler design (clang/llvm, glsl/spirv, onnx, yacc...) Software engineering (OOP/OOA, design pattern...) UI design (VC, Borland C++, html/css/java script...) Documentation writing(Sphinx, uml, ...) Equipment usage (scope, power meter, ...) 10 15 20 我的开放原始码专案 很高兴我的作品已被LLVM接受,出现在 http://llvm.org/docs/tutorial/#external-tutorials 如何建立LLVM后端系统工具 **( )** http://jonathan2251.github.io/lbt/index.html 学历 1997-1999 硕士班,六月 1999,国立台湾师范大学,台北,主修:资讯科学。 1991-1994 学士班, 六月 1994, 国立台湾科技大学, 台北, 主修: 工业工程。 证照 1995年 国家高考(公职专业技师)资讯技师及格。 经验 current O GPU compiler developer for MediaTek March 2023 0 Al compiler developer for Lightelligence clang/llvm compiler design for our Optical computer August 2021 🔘 GPU compiler developer for Biren Our designed Cuda-like language compiler based on clang/llvm for our GPU October 2020 🔵 Seniror compiler developer for Kneron NPU compiler July 2019 🔷 Principle engineer for Hisilcon glsl/spirv frontend + LLVM backend compiler development for a whole new GPU ISA April 2017 ( LLVM compiler November 2016 ( Senior software engineer for Marvell (Ilvm open source team at my personal time) Ilvm optimization and simulator for ARM SoC March 2013 ( Programmer in IIvm open source team August 2012 Q Senior software engineer for Motorola September 2004 🔵 Software engineer for a few Taiwan's companies June 1999 🔷 硕士论文 博士班研究计画 The Researches of Column Sort and Related Problems The Researches of Sorting Network and Related Algorithm 论文期刊: 上述链结网页搜寻 "行排列法简化步骤之研究" 更详细的履历 其余作品 修影像处理课程与撰写: Jpeg decoder代码 网页与javascript: html简历 与 我個人網頁 <u>Graphivz:</u> 如此详细履历里的一些图学的图。原始码: <u>mywork 1.gv</u> and <u>study and apply ch2.gv</u> 工作贡献 Lightelligence 整理编译gnu与llvm的RISCV开原码工具链。 探查TVM, DPC++,SYCL/OpenCL可行性。 调查与评估符合我们光计算架构,供应商可提供的AI与科学计算应用的软硬体。 领导 Aurora 硬件产品的软件开发并自己编写编译器后端。 Biren Gpu tensor指令与usharpid处理。 Gpu编译器优化与bug fix。 我们的Cude-like语言<u>async{...</u>}平行处理解法白皮书。 Kneron 改写我们的NPU编译器上两层的IR中间码转换代码以提供共同的hardware independent图形数据结构,以利多种NPU的支 支持加密格式的ONNX与config档输入。 确认如何支持MLIR。 Hisilcon GPU编译器范围: GPU Online Compiler Flow backend(llvm) linker frontend(opengl, vulkan and opencl compiler) 为支援自行设计的手机GPU,移植ARM的code。20%前端需修改,50%后端需修改(以行数计算)。 我的工作: 独立完成80% texture相关的API, 80 APIs totally here, (frontend + Ilvm backend)与document撰写。 指导别的工程师完成其余20% texture相关的API, 核对并与texture的架构leader一起合作。 完成Prefetch-Sample optiomization, 让driver在载入glsl bin与执行sampling指令前就可驱动2D sampling指令。 独立完成GPU对vulkan load/store RGBA 固定浮点格式(32, 16, 11, 10 and 2 bits; NaN Infinity)支援的指令生成与 document撰写。 Marvell 设计半自动的软体系统,自动执行用gcc编译器编译benchmark程式,并产生excel比较图表。 为提升Marvell公司gcc与llvm编译器软体工具效能,介绍Polly软体系统。 Polly是针对loop最佳化的开放原始码专案。 Effect of polly (standard data size) Tile size 32 on BG2 Clang -O3 Polly -tile 提出与实作DSL领域语言解决方案应用在ARM 64位元Csim上。 用cmake替代make于Csim上。 优点: 比make简洁与跨平台。 我的llvm开放原始码专案 下半部是llvm的流程图。黄色与绿色分别是我书中(如上,我的开法原始码专案)。 Compiler flow userprogram lib Cpu0 flow userprogram elf2hex Verilog machine lib (libm/soft float/printf) Mortorola 开发数位机顶盒 出社会后的学习并运用于工作 应用于工作 llvm CPU toolchain 学习 修改Cpu0 Verilog CPU: 计算机组织与设计:软硬体介面 Cpu0 lld 后端连结器 与 软体浮点函式库 计算机结构 - 量的研究 Mips与Broadcom处理器使用手册 Verilog 设计Cpu0 llvm后端编译器 NPU: Onnx与深度学习 NPU编译器 NPU指令集与硬体规格 GPU: GPU编译器 OpenGL/glsl, spirv规格 以及 Mali前端与后端程式 Cuda-like语言 ARM compiler optimization and simulator GPU指令集与硬体规格 ARM compiler optimization COMPILER: llvm前端与后端,lld与compiler-rt ARM Simulator 编译系统设计 Compilers – Principles, Techniques, & tools

推荐函 前主管推荐函: https://jonathan2251.github.io/ws/ch1/RL\_Marvell.pdf 数位机顶盒

使用者介面

设计微作业系统FIFO排程机制

撰写I/O转向机制

polly open source yacc与lex

SOFTWARE ENGINEERING:

Design Patterns 物件导向分析书籍与工具(Rational Rose, ...)

> OS: Linux Device Driver