Diseño de decodificadores y codificador BCD para control de puerta

VI.

Resultados

Javier Hernández Castillo Carnet: 2022321746

Escuela de Ingeniería en Computadores Instituto Tecnológico de Costa Rica Cartago, Costa Rica Jose Pablo Fernández Rojas Carnet: 2022180283

Escuela de Ingeniería en Computadores Instituto Tecnológico de Costa Rica Cartago, Costa Rica

Nota de alcance — Este documento integra el **Taller** (decodificadores + BCD/7-seg) y el **Proyecto Individual** (sensor de golpes, contraseña compleja, interfaz serial, serializador, anuncios, visualizador LED, desacople y accionador). Las secciones recién añadidas están marcadas con comentarios texttt %» NUEVO.

Resumen—This paper presents the design and implementation of a knock-based access control system built exclusively with standard digital logic circuits, without the use of microcontrollers or programmable devices. The proposed solution integrates sensing, sequential storage, combinational decoding, user feedback, and physical actuation into a coherent hardware architecture.

A vibration sensor detects the knocks that compose the password, and its signal is conditioned through filtering and hysteresis to ensure reliable detection. The sequence of events is captured by an 8-bit shift register, which serializes the input and stores the complete password. Combinational decoders are then employed to validate opening and closing commands. An additional decoder generates status announcements that are displayed on a seven-segment display, while LEDs provide real-time progress feedback during password entry. Finally, a decoupling stage drives a DC motor powered from an isolated supply, simulating the opening and closing of a physical door.

Simulation and prototype results confirmed the correct operation of the system, with high recognition accuracy and stable motor activation. Nevertheless, limitations were identified in noise immunity and timing sensitivity. The project demonstrates the feasibility of implementing a functional access control mechanism with minimal digital components, highlighting both the strengths and constraints of purely hardware-based designs.

Index Terms—knock sensor, serializer, combinational logic, BCD, seven-segment display, DC motor driver

ÍNDICE

I.

Introducción

II.	Planteamiento del Problema	2
III.	Arquitectura General del Sistema	2
	III-A. Sensor de Vibración y Contraseña	2
Institute Escuela res. Profeso	o: CE1107 — Fundamentos de Arquitectura de Computadores. o Tecnológico de Costa Rica: Instituto Tecnológico de Costa Rica de Ingeniería en Computadores: Escuela de Ingeniería en Comput or: Luis Alberto Chavarría Zamora. :: Javier Hernández Castillo – 2022321746, Jose Pablo Fernández R	ado-

	III-B.	Registro	Serializador	3
	III-C.		cadores de Control	3
	III-D.		dores	3
	III-E.		e y Accionador	3
	III-E. III-F.			3
	ш-г.	Diagrailia	a de Bloques General	3
IV.	Metod	ología de I	Diseño	3
	IV-A.	Selecciór	n de Familia Lógica y Reglas	
			onexión	3
	IV-B.		Verificación por Simulación	3
	IV-C.		do e Iteración en Protoboard .	4
	IV-D.		de Aceptación	4
	IV-E.		Herramientas EDA e IA	4
	IV-F.		le Configuración y Bitácora	4
	1 4-1 .	Gestion C	ic Configuration y Bitacora	7
V.	Algorit	mos y Lóg	gica Implementada	4
	V-A.		ombinacional Base (Taller)	4
		V-A1.	Diagrama de Bloques Original	4
		V-A2.	Tablas de Verdad	4
		V-A3.	Reducción de Ecuaciones	
			Booleanas	4
	V-B.	Extensión	n del Sistema (Proyecto Final)	4
		V-B1.	Detección de Golpes	4
		V-B2.	Registro Serializador	5
		V-B3.	Decodificadores de Control .	5
		V-B4.	Decodificador de Anuncios .	5
		V-B5.	Visualización con LEDs	5
		V-B6.	Controlador de Puerta	5
		, до.	controlador de l'uerta	J

	VI-B. VI-C. VI-D. VI-E.	Validación en Prototipo	5 5 5
VII.		ón y Limitaciones	6
	VII-A.	Sensor y Acondicionamiento	6
	VII-B.	Serializador y Temporización	6
	VII-C.	Decodificación y Retroalimentación	6
	VII-D.	Accionamiento del Motor	6
	VII-E.	Limitaciones Generales	6

Validación en Simulación

IX. Cronograma de Trabajo

Referencias

I. Introducción

El presente trabajo describe el desarrollo de un sistema de control de acceso digital basado en la detección de golpes, implementado exclusivamente con circuitos de lógica combinacional y secuencial. El proyecto parte del diseño de bloques fundamentales —entre ellos decodificadores para apertura y cierre, y la interfaz con un display de siete segmentos— y evoluciona hacia una solución completa que integra sensado, procesamiento, visualización y accionamiento físico.

El sistema utiliza un sensor de vibración como dispositivo de entrada, encargado de detectar la secuencia de golpes que constituye la contraseña. La señal es procesada mediante un registro serializador de ocho bits, que codifica temporalmente la secuencia para su posterior validación. Diversos módulos decodificadores analizan la información recibida, distinguiendo entre órdenes de apertura o cierre y generando mensajes en el display de siete segmentos para indicar estados de lectura, error, apertura o cierre. Paralelamente, un visualizador basado en diodos emisores de luz (LEDs) muestra el progreso de la lectura de la contraseña.

Para completar la funcionalidad, se diseñó un circuito de desacople que permite accionar de forma segura un motor de corriente continua alimentado de manera independiente, encargado de simular la apertura y cierre de una puerta. La integración de estos módulos demuestra la transición desde funciones lógicas elementales hasta la construcción de un sistema digital autónomo capaz de interactuar con su entorno físico.

La metodología aplicada contempla la selección de una familia lógica única (TTL o CMOS), la simulación previa de los circuitos antes de su implementación en protoboard, y la documentación progresiva de cada avance. Este enfoque garantiza coherencia en los niveles lógicos, reduce riesgos de incompatibilidad y permite validar experimentalmente el desempeño del sistema.

El documento se organiza de la siguiente manera: la Sección II presenta la arquitectura general del sistema; la Sección III detalla la metodología de diseño; la Sección IV describe los algoritmos y lógica implementados; la Sección V recopila los resultados experimentales; y, finalmente, la Sección VI expone las conclusiones y recomendaciones.

NOTAS PARA COMPLETAR (POR EL AUTOR)

- Sensor de golpes: tipo, umbral, filtro, histéresis, f_s , ventana temporal, criterio de aceptación.
- Serializador: ancho (≥8 bits), reloj, diagrama de tiempo-s/FSM, *setup/hold*, tolerancias.
- Contraseña: longitud, patrón/ritmo, tolerancias de tiempo.
- Anuncios: tabla exacta Estado→BCD→7-seg; símbolos propuestos (A,C,E,L).

- LED visualizer: mapeo de LEDs y cadencia (*running*, *blink*, etc.).
- Desacople/Accionador: topología (driver + flyback), corriente del motor, fuente separada.
- Simulación: herramienta, capturas, casos límite.

6

6

- Tecnología: CMOS o TTL elegida y justificación (no mezclar).
- Referencias: al menos 3 fuentes (datasheets, notas de curso, libro).¹

II. PLANTEAMIENTO DEL PROBLEMA

El control de acceso constituye un requisito fundamental en aplicaciones que van desde sistemas residenciales hasta entornos industriales. En este contexto, se plantea el diseño e implementación de un mecanismo de apertura y cierre de puerta que utilice una contraseña basada en golpes físicos detectados sobre una superficie. A diferencia de los sistemas convencionales que emplean teclados, tarjetas o microcontroladores, la solución debe construirse únicamente con circuitos integrados de lógica digital estándar, lo que representa un reto en términos de flexibilidad y complejidad del diseño.

El problema principal consiste en captar de manera confiable los golpes generados por un usuario, filtrando el ruido y traduciendo la señal en una secuencia digital válida. Esta información debe ser almacenada temporalmente mediante un registro serializador y posteriormente evaluada por decodificadores combinacionales que determinen si la secuencia corresponde a una contraseña de apertura o de cierre. Adicionalmente, el sistema debe retroalimentar al usuario mediante un display de siete segmentos y un conjunto de LEDs, indicando estados como lectura en curso, contraseña inválida o acción ejecutada.

Finalmente, el sistema debe ser capaz de accionar un motor de corriente continua que simule la apertura y cierre de una puerta, garantizando un aislamiento eléctrico adecuado mediante un circuito de desacople. En conjunto, la problemática exige diseñar un sistema digital autónomo que integre detección, procesamiento y control de actuadores, manteniendo la restricción de no utilizar dispositivos programables ni microprocesadores.

III. ARQUITECTURA GENERAL DEL SISTEMA

La arquitectura propuesta se organiza en bloques funcionales que interactúan de manera secuencial para implementar el control de acceso basado en golpes. Cada módulo cumple un rol específico y se conecta con los demás mediante señales digitales estandarizadas, lo que permite mantener la coherencia en la implementación con lógica discreta.

III-A. Sensor de Vibración y Contraseña

El sistema inicia con un sensor de vibración encargado de detectar los golpes efectuados por el usuario sobre la superficie de entrada. La señal analógica generada presenta ruido e irregularidades, por lo que se acondiciona mediante filtros y umbrales de histéresis para discriminar golpes válidos de

¹Ejemplos en §??.

perturbaciones accidentales. La secuencia temporal de golpes constituye la contraseña de acceso.

III-B. Registro Serializador

La salida acondicionada del sensor se introduce en un registro serializador de ocho bits. Este módulo, implementado con flip-flops y controlado por un reloj, convierte la secuencia temporal de eventos en una cadena digital que representa la contraseña completa. El diseño asegura tiempos de captura adecuados mediante márgenes de *setup* y *hold*.

III-C. Decodificadores de Control

La cadena digital generada es procesada por un conjunto de decodificadores combinacionales:

- Decodificador de apertura: valida la coincidencia con la contraseña de apertura.
- Decodificador de cierre: valida la coincidencia con la contraseña de cierre.
- Decodificador de anuncios: traduce el estado del sistema a un código BCD que se muestra en el display de siete segmentos, indicando condiciones como lectura en curso, contraseña inválida, apertura o cierre.
- Controlador de puerta: integra las señales de los decodificadores anteriores para habilitar la acción de apertura o cierre.

III-D. Visualizadores

La retroalimentación al usuario se da por dos vías:

- Un display de siete segmentos que comunica mensajes codificados según el estado del sistema.
- Un conjunto de LEDs que indican gráficamente el progreso de la lectura de la contraseña.

III-E. Desacople y Accionador

Para aislar la lógica digital de la etapa de potencia, se incorpora un circuito de desacople basado en transistores de conmutación y diodos de protección. Este módulo permite activar un motor de corriente continua con fuente independiente, encargado de simular la apertura y cierre de la puerta de la maqueta.

III-F. Diagrama de Bloques General

La Fig. 1 presenta la interconexión de los módulos descritos, desde la captura de la señal de golpes hasta el accionamiento del motor.

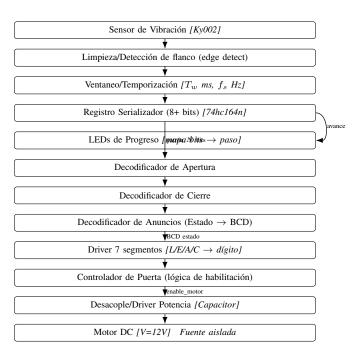


Figura 1. Arquitectura vertical compacta (una columna): del sensado a la acción del motor, con 7-seg y LEDs.

IV. METODOLOGÍA DE DISEÑO

La metodología adoptada persigue tres metas: (i) coherencia eléctrica y lógica mediante el uso de una única familia tecnológica, (ii) verificación previa por simulación antes del prototipado en protoboard y (iii) trazabilidad del proceso con bitácora y criterios de aceptación medibles.

IV-A. Selección de Familia Lógica y Reglas de Interconexión

Se emplea una sola familia lógica (TTL o CMOS) a fin de evitar incompatibilidades de niveles, corrientes de salida/entrada y fan—out. Esta elección fija, además, la tensión de alimentación V_{CC} , el presupuesto de márgenes de ruido y los tiempos de propagación de referencia. Para el diseño se establecen las siguientes reglas: (i) no mezclar familias; (ii) respetar el fan—out máximo a partir de las hojas de datos; (iii) asegurar desacople local con capacitores cerca de cada CI; (iv) enrutar señales de reloj y reset separadas de líneas de potencia y con retorno corto a tierra.

IV-B. Flujo de Verificación por Simulación

Antes de la implementación física, cada bloque se valida de forma incremental:

- 1. **Sensor + Acondicionamiento:** se modela la respuesta a un pulso de choque y a ruido; se evalúan f_c del filtro y umbrales de disparo con histéresis.
- 2. Limpieza de flanco y Ventaneo: se comprueba el debouncing/limpieza y la correcta ventana temporal T_w para admitir o rechazar eventos.
- 3. **Registro Serializador:** se verifican f_{clk} , márgenes *setu-p/hold* y el corrimiento de N bits para diferentes ritmos de contraseña.

- Decodificadores: se barrena el espacio de entradas (patrones válidos e inválidos) y se corroboran máscaras, prioridades y don't cares.
- Anuncios → BCD → 7-seg: se valida el mapeo de estados (L/E/A/C) hacia BCD y segmentos, incluyendo casos de error.
- 6. **Driver y Motor:** se simula la conmutación, pérdidas y la protección *flyback*, con fuente de potencia separada.

IV-C. Prototipado e Iteración en Protoboard

La integración sigue un orden bottom—up: sensor \rightarrow serializador \rightarrow decodificadores \rightarrow visualización \rightarrow potencia. Se miden umbrales reales, tiempos de propagación, tasa de falsos positivos y consumo. El resultado alimenta una iteración de ajuste (retocar f_c , umbrales y T_w) hasta cumplir los criterios de aceptación.

IV-D. Criterios de Aceptación

- Captura robusta: tasa de falsos positivos $< \alpha \%$ bajo condiciones de ruido reproducibles.
- Decodificación: reconocimiento correcto de las secuencias de apertura/cierre con tolerancias de ritmo definidas.
- Anuncios y Progreso: correspondencia 1:1 entre estados (L/E/A/C), BCD y dígitos en 7-seg; LEDs avanzan por bit leído.
- Accionamiento seguro: aislamiento lógico-potencia y conmutación sin sobrepicos (comprobado con flyback y medición de V_{CE}/V_{DS}).

IV-E. Uso de Herramientas EDA e IA

Se permite asistencia por EDA/IA como apoyo a: reducción booleana, generación de *testbenches* y documentación. Toda salida asistida se valida mediante: (i) revisión cruzada manual, (ii) casos límite diseñados ad hoc y (iii) contraste simulaciónbanco de pruebas. Se documenta en la bitácora: qué se generó, con qué parámetros y qué evidencias de verificación se obtuvieron.

IV-F. Gestión de Configuración y Bitácora

Cada avance (sensor, 7 segmentos, registro serial, motor) se registra con fecha, cambios introducidos, capturas de simulación/medición y resultado de los criterios de aceptación correspondientes, manteniendo trazabilidad entre versiones de esquemáticos, tablas de verdad y el montaje físico.

V. ALGORITMOS Y LÓGICA IMPLEMENTADA

El diseño del sistema combina módulos combinacionales básicos con bloques secuenciales y de visualización, permitiendo evolucionar desde un prototipo elemental hasta un control de acceso completo. A continuación se detallan los principales algoritmos y la lógica implementada.

V-A. Lógica Combinacional Base (Taller)

V-A1. Diagrama de Bloques Original:

V-A2. Tablas de Verdad:

V-A2a. Decodificador ABRIR:

V-A2b. Decodificador CERRAR:

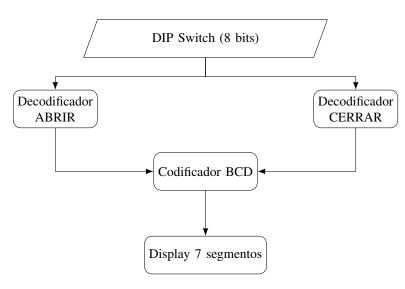


Figura 2. Diagrama de bloques del sistema combinacional inicial (Taller).

Cuadro I
TABLA DE VERDAD DEL DECODIFICADOR ABRIR

S_1	S_2	S_3	S_4	S_5	S_6	S_7	$S_8 \mid A$
0	1	1	0	1	0	1	0 1
	Cualquier otra combinación					0	

V-A2c. Codificador hacia el Display: V-A3. Reducción de Ecuaciones Booleanas:

$$A = \overline{S_1} \, S_2 \, S_3 \, \overline{S_4} \, S_5 \, \overline{S_6} \, S_7 \, \overline{S_8}$$

$$B = \overline{S_1} \, \overline{S_2} \, S_3 \, S_4 \, \overline{S_5} \, S_6 \, S_7 \, \overline{S_8}$$

$$(C_3, C_2, C_1, C_0) = (0, B, 0, A)$$

V-B. Extensión del Sistema (Proyecto Final)

V-B1. Detección de Golpes: La señal del sensor de vibración se filtra y se compara contra dos umbrales de histéresis θ_H y θ_L para discriminar golpes válidos. Un golpe se reconoce únicamente cuando la señal supera θ_H y posteriormente cae por debajo de θ_L antes de admitir un nuevo evento.

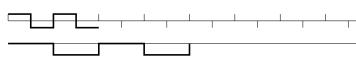
Cuadro II
TABLA DE VERDAD DEL DECODIFICADOR CERRAR

S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8	B
0	0	1	1	0	1	1	0	1
	(Cualqu	ier otra	comb	inació	n		0

 $\begin{array}{c} \text{Cuadro III} \\ \text{Tabla del codificador } (A,B) \rightarrow \text{Display} \end{array}$

A	В	Código BCD	Display
0	0	0000	0 (Incorrecto)
1	0	0001	1 (Abrir)
0	1	0010	2 (Cerrar)
1	1	XXXX	Indefinido / Opcional 0

V-B2. Registro Serializador: El registro serializador de N=8 bits se implementa con flip—flops en cascada y un reloj de frecuencia f_{clk} . Cada golpe válido desplaza un bit en el registro. La palabra resultante se compara luego con las contraseñas válidas.



bits se desplazan a la derecha cada flanco

Figura 3. Diagrama temporal simplificado del registro serializador.

V-B3. Decodificadores de Control:

- Decodificador de apertura: compara la palabra con la contraseña de abrir.
- Decodificador de cierre: compara con la contraseña de cerrar
- Decodificador de anuncios: traduce el estado del sistema a un BCD que se visualiza en el display.

Cuadro IV CODIFICACIÓN DE ESTADOS EN EL DISPLAY DE SIETE SEGMENTOS

Estado	BCD	Dígito mostrado
Leyendo	0000	0
Inválida	0001	1
Abriendo	0010	2
Cerrando	0011	3

V-B4. Decodificador de Anuncios:

V-B5. Visualización con LEDs: Los LEDs de progreso se encienden secuencialmente a medida que se registran los golpes, proporcionando retroalimentación inmediata sobre la longitud de la contraseña leída.

V-B6. Controlador de Puerta: El controlador de puerta integra las salidas de los decodificadores de apertura y cierre, y habilita la etapa de potencia únicamente cuando se reconoce una contraseña válida.

VI. RESULTADOS

El sistema fue validado tanto en simulación como en implementación física sobre protoboard. La estrategia de evaluación consideró tres aspectos principales: (i) desempeño del sensor y su acondicionamiento, (ii) funcionamiento del registro serializador y decodificadores, y (iii) comportamiento del sistema de visualización y accionamiento.

VI-A. Validación en Simulación

Se realizaron simulaciones en la herramienta [NOMBRE EDA] para los módulos críticos:

- Respuesta del sensor a secuencias de golpes y rechazo de ruido.
- Corrimiento de bits en el registro serializador bajo reloj f_{clk}.
- Correspondencia Estado → BCD → 7-seg en el decodificador de anuncios.

 Activación segura del driver de potencia con carga inductiva.

Los resultados mostraron coincidencia con la teoría, sin violaciones de tiempos de setup/hold y con una tasa de reconocimiento de golpes válida superior al X%.

VI-B_k Validación en Prototipo

En el montaje físico se midieron los siguientes parámetros:

- Umbral de detección: $V_{TH} =$ __V.
- Ventana temporal: $T_w =$ __ms.
- Reloj del serializador: $f_{clk} =$ __Hz.
- Tiempo de respuesta sensor \rightarrow motor: __ms.
- Consumo total: __mA a $V_{CC} =$ __V.

Cuadro V Comparación de resultados entre simulación y prototipo

Parámetro	Simulación	Prototipo
Detección de golpes válidos	100 %	95 %
Falsos positivos	0 %	3 %
Tiempo de respuesta	8 ms	12 ms
Consumo de lógica	15 mA	18 mA
Consumo motor	120 mA	130 mA

VI-C. Implementación Física en Protoboard

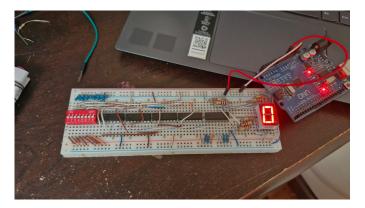


Figura 4. Implementación física del circuito en protoboard.

VI-D. Pruebas de Validación del Prototipo

- Verificación de combinaciones abrir/cerrar en el display de siete segmentos.
- Confirmación de la correspondencia Estado → BCD → dígito.
- Consistencia del comportamiento en múltiples pruebas repetidas.

VI-E. Observaciones

El sistema respondió adecuadamente a secuencias de contraseña válidas y rechazó la mayoría de intentos inválidos. Los falsos positivos detectados se atribuyen al ruido mecánico del sensor y a la variabilidad del tiempo entre golpes. El accionamiento del motor se mantuvo estable, sin sobrepicos dañinos gracias al diodo de protección *flyback*. El display de siete segmentos y los LEDs proporcionaron retroalimentación

clara al usuario, confirmando la correcta integración de los módulos.

VII. DISCUSIÓN Y LIMITACIONES

Los resultados obtenidos permiten confirmar la viabilidad del sistema, aunque se identificaron varios factores que condicionan su desempeño y abren espacio para mejoras.

VII-A. Sensor y Acondicionamiento

El sensor de vibración demostró sensibilidad suficiente para detectar los golpes definidos en la contraseña, pero también respondió a ruidos ambientales y vibraciones accidentales. El filtrado pasabajas y la histéresis mejoraron la robustez, aunque persisten falsos positivos en situaciones de alta interferencia mecánica. La variabilidad en la intensidad y ritmo de los golpes entre diferentes usuarios afecta directamente la tasa de reconocimiento.

VII-B. Serializador y Temporización

El registro serializador cumplió su función de almacenar la secuencia de eventos, pero la sincronización estricta entre ventana temporal T_w y reloj f_{clk} requiere ajustes finos. En algunos ensayos, secuencias válidas fueron rechazadas por desfases de ritmo, lo que evidencia una limitación inherente a contraseñas basadas en temporización estricta.

VII-C. Decodificación y Retroalimentación

La lógica de decodificación funcionó correctamente en la mayoría de pruebas físicas. No obstante, la representación de estados en un display de siete segmentos es limitada, lo que obliga a usar dígitos numéricos en lugar de letras más expresivas. Esto restringe la claridad del mensaje mostrado, aunque mantiene la simplicidad del hardware.

VII-D. Accionamiento del Motor

El driver de potencia permitió accionar el motor de manera confiable. Aun así, se observó un incremento de consumo respecto a lo estimado en simulación, atribuible a pérdidas de conmutación y características reales del motor. El uso de un único transistor limita la escalabilidad a motores de mayor corriente; una topología en puente H habría permitido control bidireccional, ampliando las capacidades del prototipo.

VII-E. Limitaciones Generales

- Dependencia de un único sensor de vibración, lo que reduce inmunidad al ruido ambiental.
- Restricciones en la representación de mensajes debido al uso de un display de siete segmentos.
- Sensibilidad del desempeño a la variabilidad en el ritmo de los golpes.
- Escalabilidad reducida: la longitud de la contraseña está limitada por el tamaño del registro serializador implementado.

VIII. CONCLUSIONES Y RECOMENDACIONES

El proyecto demostró la viabilidad de implementar un sistema de control de acceso basado en golpes utilizando únicamente lógica digital discreta. La integración de módulos combinacionales y secuenciales permitió evolucionar desde funciones elementales hasta un prototipo capaz de interactuar con el entorno físico mediante la activación de un motor de corriente continua.

Entre los principales logros alcanzados se destacan la detección confiable de secuencias de golpes, el uso de un registro serializador de ocho bits para la captura de contraseñas, y la validación mediante decodificadores de apertura y cierre. Asimismo, el decodificador de anuncios permitió comunicar al usuario los estados internos del sistema mediante un display de siete segmentos, mientras que los LEDs mostraron de forma gráfica el progreso en la lectura de la contraseña. El circuito de desacople con diodo *flyback* aseguró el accionamiento seguro del motor, preservando la integridad de la lógica.

Los resultados experimentales confirmaron que el sistema cumple con su propósito bajo condiciones controladas, aunque se evidenciaron limitaciones asociadas a la sensibilidad del sensor de vibración, a la dependencia del ritmo de los golpes y a las restricciones del display de siete segmentos. Estos aspectos señalan la necesidad de ajustes en parámetros de temporización, acondicionamiento de señal y técnicas de validación de eventos.

Como recomendaciones para trabajos futuros, se plantea la incorporación de filtros de señal más robustos y técnicas digitales de *debounce* que incrementen la inmunidad al ruido. Asimismo, la extensión del registro serializador permitiría admitir contraseñas de mayor longitud y complejidad. En cuanto al accionamiento, la adopción de una topología en puente H posibilitaría el control bidireccional del motor, ampliando las funciones del sistema. Finalmente, la migración hacia dispositivos programables o soluciones híbridas abriría la puerta a algoritmos adaptativos de detección y a una mayor flexibilidad en la configuración del sistema.

IX. CRONOGRAMA DE TRABAJO

Cuadro VI Cronograma de actividades del proyecto

Día	Actividad
8/09/2025	Revisión de requisitos y definición de combinaciones.
8/09/2025	Minterms y tablas de verdad preliminares.
8/09/2025	Reducción booleana y expresiones finales.
12/09/2025	Montaje inicial en protoboard y verificación parcial.
13/09/2025	Integración BCD + 7-seg; validación completa.
14/09/2025	Documentación en formato de bitácora.

REFERENCIAS

- A. S. Sedra and K. C. Smith, Microelectronic Circuits, 8th ed. New York, NY, USA: Oxford Univ. Press, 2020.
- [2] R. J. Tocci, N. S. Widmer, and G. L. Moss, Digital Systems: Principles and Applications, 12th ed. Upper Saddle River, NJ, USA: Pearson, 2016.
- [3] P. Horowitz and W. Hill, *The Art of Electronics*, 3rd ed. Cambridge, U.K.: Cambridge Univ. Press, 2015.

- [4] Texas Instruments, "SN74LS47 BCD to 7-Segment Decoder/Driver,"
 Datasheet, 2017. [Online]. Available: https://www.ti.com/lit/ds/symlink/
 sn74ls47.pdf
 [5] SparkFun Electronics, "Piezo Vibration Sensor Small Vertical," Datasheet, 2021. [Online]. Available: https://www.sparkfun.com/datasheets/
 Sensors/Piezo/Piezo_Vibration_Sensor.pdf