



ITESO, Universidad
Jesuita de Guadalajara

BOOT CAMP PRE-SILICIO

Arquitectura de computadoras

T3

Register File

Presenta:

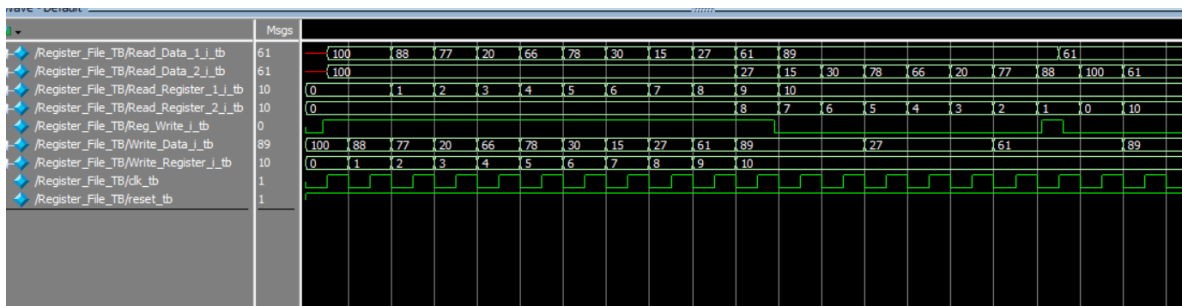
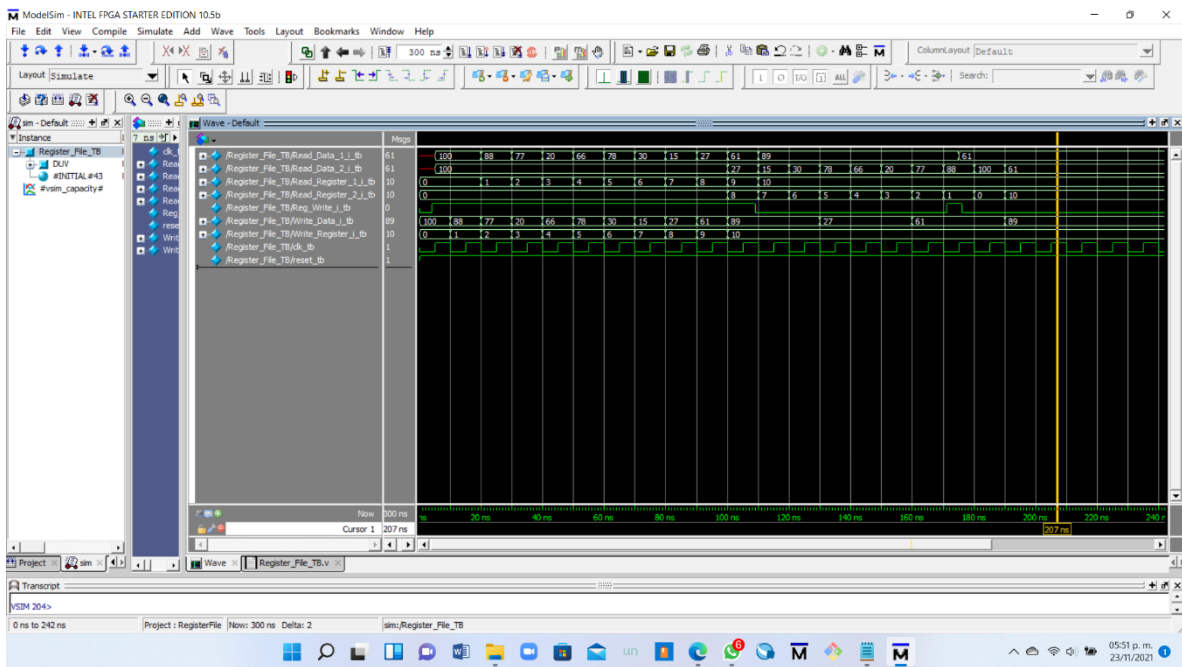
JORDAN OTONIEL ULLOA FLORES

Responsable:

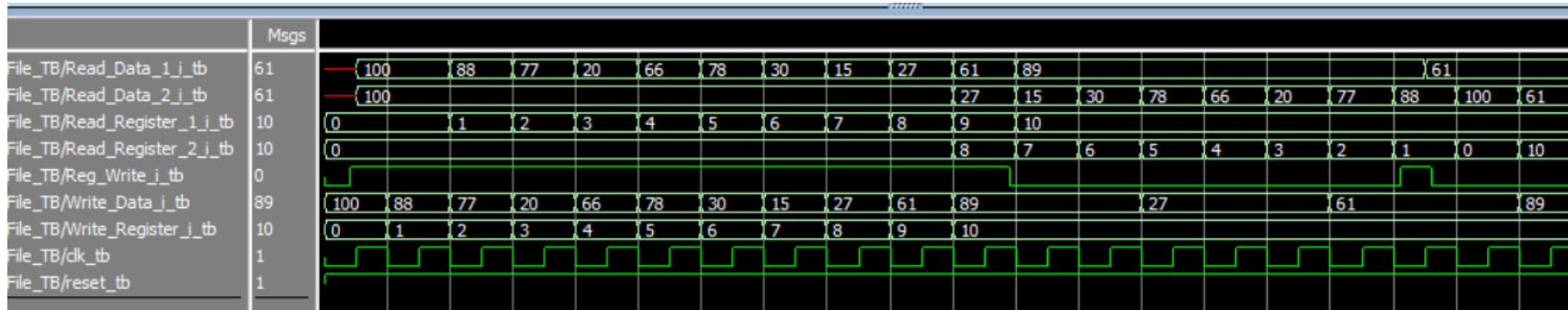
JOSE LUIS PIZANO ESCALANTE

Noviembre 2021

Simulación



En la simulación presentaba se muestra el comportamiento de la implementación del register file que realice, se pueden observar las entradas tanto como las salidas, y en seguida explicare algunos puntos que se muestran en la imagen.



Como se puede apreciar en la línea de valores de Write_Register_i se presentan los registros en los cuales se guardaran los dato, para hacerlo más simple, Reg_Write está habilitado para escribir en cada ciclo de reloj, como se muestra 88 se escribe en el registro 1, 77 en el registro 3, 20 en el registro 3, y de esa manera los siguientes registros.

Una vez guardados los registros se pueden ir seleccionando en Read_Register_1 y en Read_Register_1, que lo que hace es visualizar el valor del registro seleccionado al seleccionar 1, nos da el valor que se guardó en el registro 1, y de igual manera con el resto.

Coloque una sección de tiempo en el cual el Reg_Write tiene un valor de 0, para poder confirmar que cuando Reg_Write es 0, no se guarde ningún valor en los registros cuando Write_data es 27, no se puede guardar el valor en el registro 10, pero cuando Write_data es 61 si se puede por que Reg_Write se habilita por un momento.

En la parte de la lectura de Read_Data_1 podemos ver cuál fue el valor que se le asignó al registro 10, y en Write_Data se puede ver cual valor no se le asigno, coloque los valores de Read Register 1 y 2 en tiempos diferentes para poder ver que se conservan los valores de los registros.