

Arquitectura de CPU

CISC	RISC
Es una arquitectura con conjunto de instrucciones reducido	Es una arquitectura de conjunto de instrucciones complejas
Hace hincapié en el software para optimizar el conjunto de instrucciones	Hace hincapié en el hardware para optimizar el conjunto de instrucciones
Es una unidad de programación cableada en el procesador	Unidad de microprogramación en el procesador
Requiere múltiples conjuntos de registros para almacenar la instrucción	Requiere un único conjunto de registros para almacenar la instrucción
Tiene una sencilla decodificación de las instrucciones	Tiene una compleja decodificación de las instrucciones
Los usos de la canalización son simples	Los usos de la canalización son difíciles
Utiliza un número limitado de instrucciones que requiere menos tiempo para ejecutar las instrucciones	Utiliza una gran cantidad de instrucciones que requieren más tiempo para ejecutar las instrucciones
Utiliza LOAD y STORE que son instrucciones independientes en el registro para registrar la interacción de un programa	Utiliza la instrucción LOAD y STORE en la interacción de memoria a memoria de un programa
Tiene más transistores en registros de memoria	Tiene transistores para almacenar instrucciones complejas
El tiempo de ejecución es muy corto	El tiempo de ejecución es mayor
Se puede utilizar con aplicaciones de gama baja como domótica, sistema de seguridad, etc.	Se puede utilizar con aplicaciones de alta gama como telecomunicaciones, procesamiento de imágenes, procesamiento de video, etc.
Tiene instrucciones de formato fijo	Tiene instrucciones de formato variable
El programa escrito para esta arquitectura necesita ocupar más espacio en la memoria	Los programas escritos para esta arquitectura tienden a ocupar menos espacio en la memoria