

Universidad San Carlos de Guatemala
Laboratorio Organizacional Computacional

Practica #1

Jose Javier Bonilla Salazar	202200035
Jorge Alejandro De León Batres	202111277
Roberto Miguel García Santizo	202201724
Fredy Alexander Esteban Pineda	202110511

Introducción

En la actualidad, la mayoría de los sistemas están compuestos por circuitos combinacionales. Estos circuitos son fundamentales en el diseño de sistemas digitales y se utilizan para realizar diversas operaciones lógicas. Los circuitos combinacionales consisten en una serie de compuertas lógicas, que al ser combinadas transforman un conjunto de entradas en una única salida. Las compuertas lógicas, como AND, OR, NOT, NAND, NOR, XOR y XNOR, son los elementos básicos utilizados en los circuitos combinacionales. Cada una de estas compuertas realiza una operación lógica específica y se conectan entre sí para implementar la función lógica deseada.

Objetivos

General

Aplicar los conocimientos teóricos aprendidos en clase magistral y laboratorio para la construcción de circuitos combinacionales.

Específicos

1. Poner en práctica los conocimientos de Lógica Combinacional y Mapas de Karnaugh.
2. Conocer el funcionamiento de transistores y realización de compuertas lógicas transistorizadas.
3. Crear un dispositivo de visualización a mayor escala (Display).
4. Utilizar lógica negativa y positiva durante el desarrollo de la práctica.

Funciones Booleanas

Normales

Segmento A: $y'z'$

Segmento B: 0

Segmento C: $x'(y'+z')+xy$

Segmento D: $z'(y'+x')+x'y'+xyz$

Segmento E: 1

Segmento F: $y'z'+x'y$

Segmento G: $x+y'z+yz'$

Segmento Punto: xyz

Espejo

Segmento A: $(z')(y')$

Segmento B: $(y+z')(x'+y')$

Segmento C: 1

Segmento D: $(x'+y+z')(x+y'+z')(x'+y'+z)$

Segmento E: $(x'+y)(x+y'+z')$

Segmento F: 0

Segmento G: $(x+y+z)(x+y'+z')$

Segmento Punto: $(x)(y'+z)(y)$

Mapas de Karnaugh

Normales

Segmento A

x\yz	00	01	11	10
0	1	0	0	0
1	1	0	0	0

Segmento B

x\yz	00	01	11	10
0	0	0	0	0
1	0	0	0	0

Segmento C

x\yz	00	01	11	10
0	1	1	0	1
1	0	0	1	1

Segmento D

x\yz	00	01	11	10
0	1	1	0	1
1	1	0	1	0

Segmento E

x\yz	00	01	11	10
0	1	1	1	1
1	1	1	1	1

Segmento F

x\yz	00	01	11	10
0	1	0	1	1
1	1	0	0	0

Segmento G

x\yz	00	01	11	10
0	0	1	0	1
1	1	1	1	1

Segmento Punto

x\yz	00	01	11	10
0	0	0	0	0
1	0	0	1	0

Espejo

Segmento A

x\yz	00	01	11	10
0	1	0	0	0
1	1	0	0	0

Segmento B

x\yz	00	01	11	10
0	1	0	1	1
1	1	0	0	0

Segmento C

x\yz	00	01	11	10
0	1	1	1	1
1	1	1	1	1

Segmento D

x\yz	00	01	11	10
0	1	1	0	1
1	1	0	1	0

Segmento E

x\yz	00	01	11	10
0	1	1	0	1
1	0	0	1	1

Segmento F

x\yz	00	01	11	10
0	0	0	0	0
1	0	0	0	0

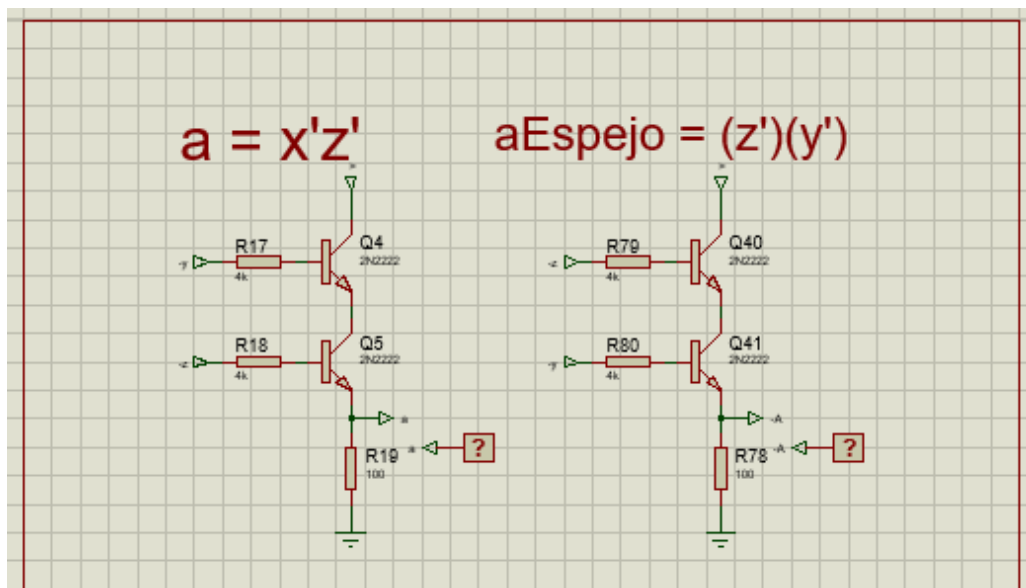
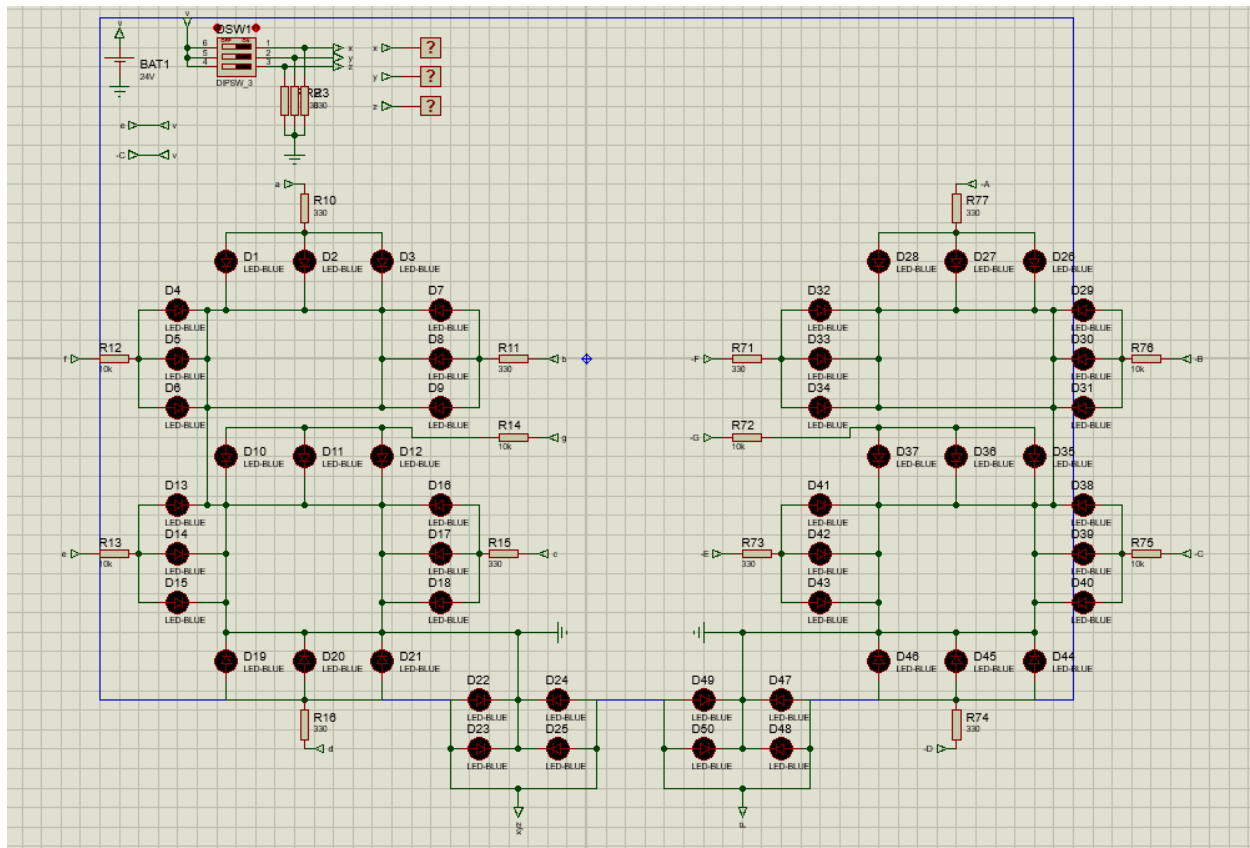
Segmento G

x\yz	00	01	11	10
0	0	1	0	1
1	1	1	1	1

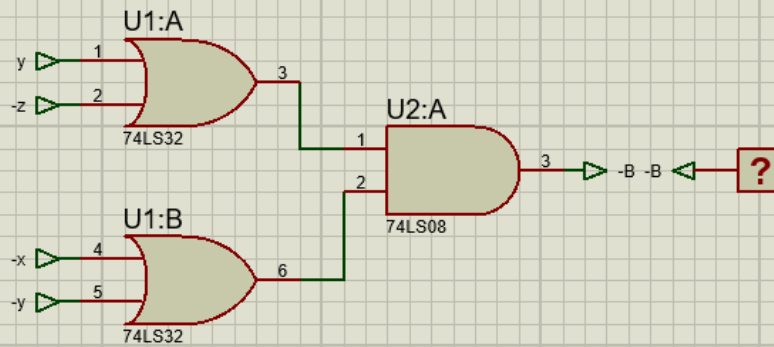
Segmento Punto

x\yz	00	01	11	10
0	0	0	0	0
1	0	0	1	0

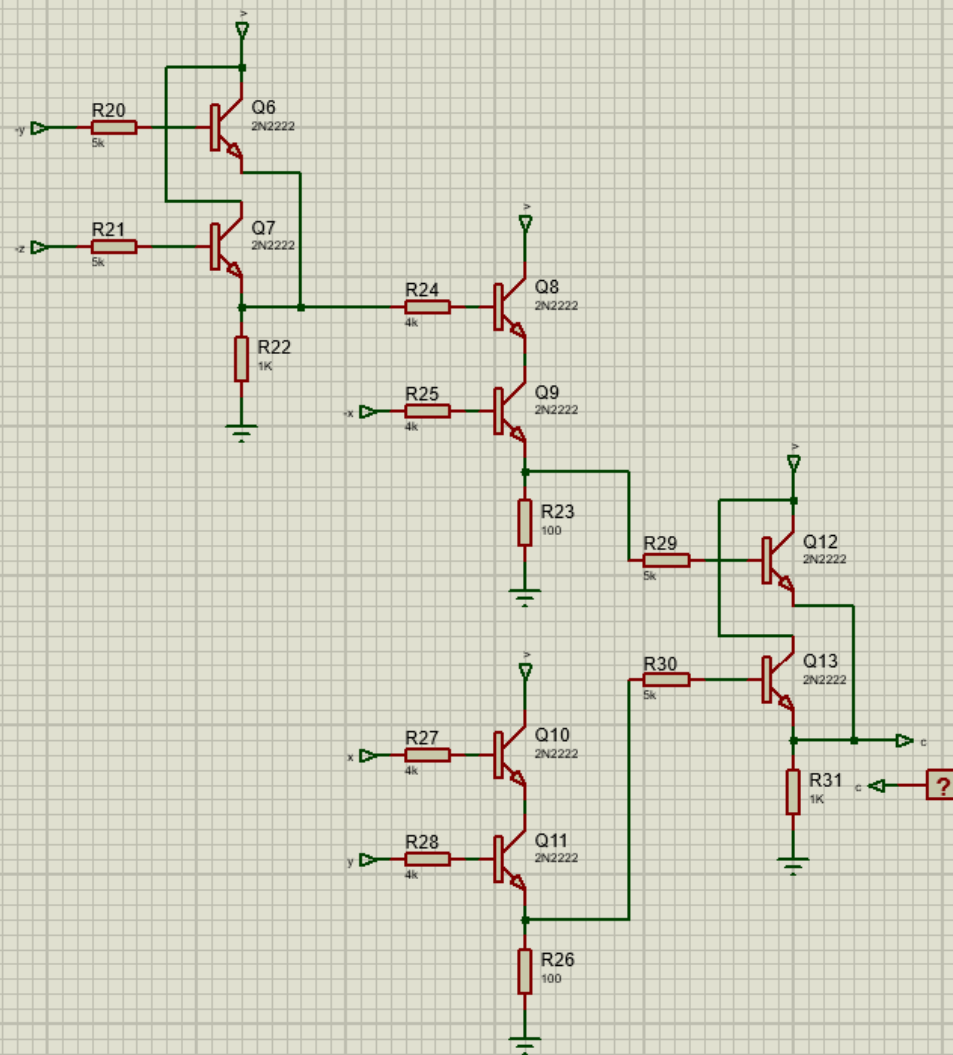
Diagramas del diseño del circuito



$$bEspejo = (y+z')(x'+y')$$

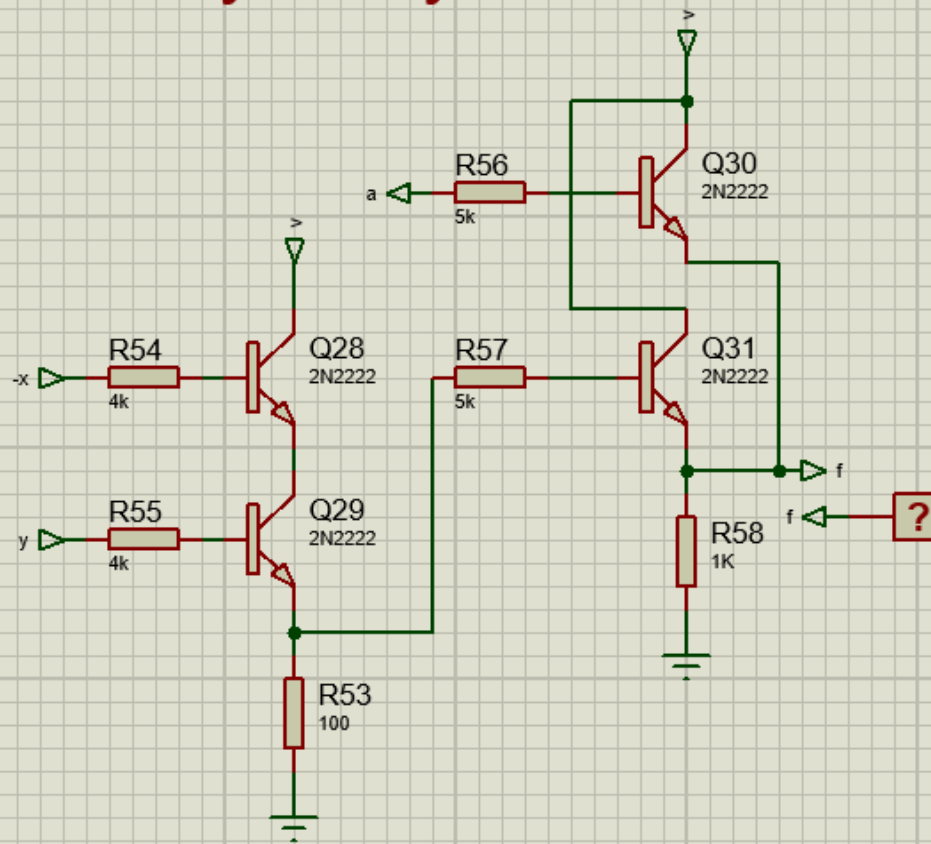


$$c = x'(y'+z')+xy$$

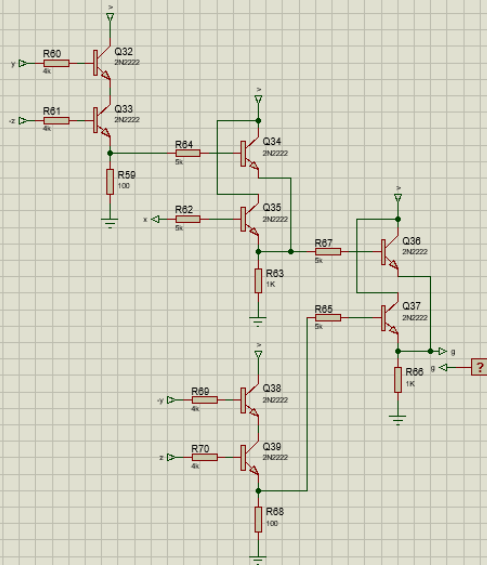


The diagram shows a logic circuit for a 3-bit majority gate. It uses three 74LS32 OR gates and one 74LS08 AND gate. The inputs are x, y, z and their complements. The circuit has three outputs: E (green), E-bar (red), and an unknown output (blue box with a question mark).

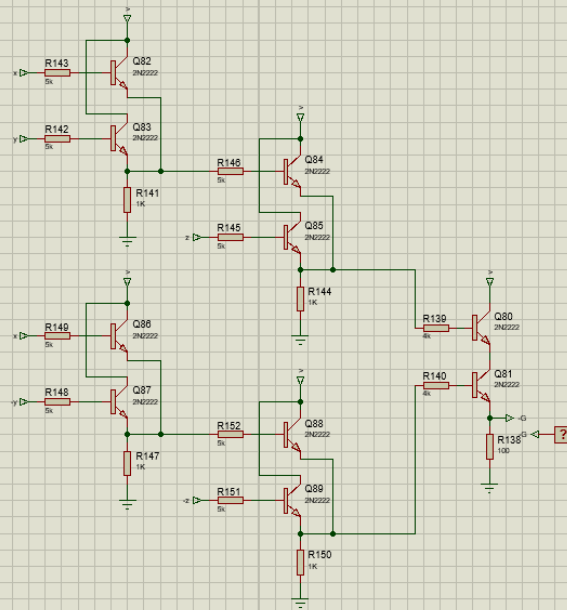
$$f = y'z' + x'y$$



$$g = x+y'z+yz'$$

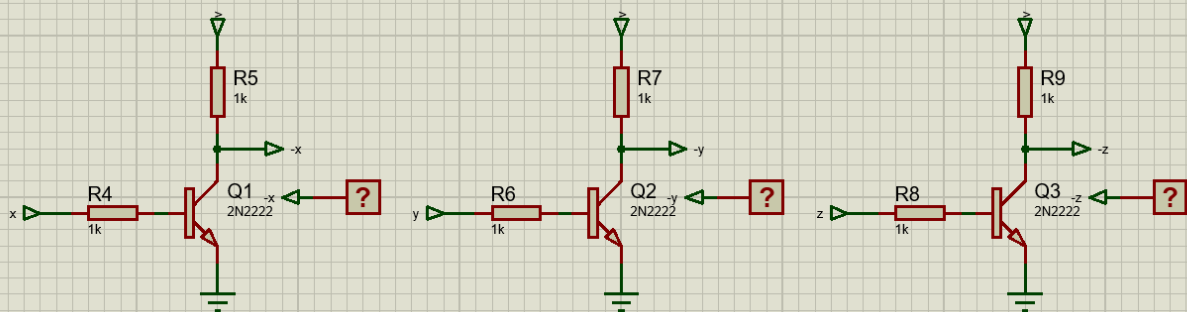
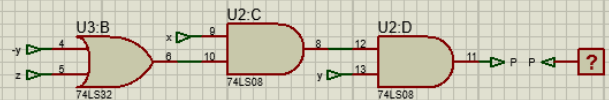
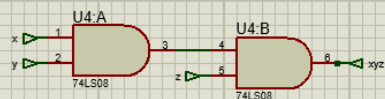


$$gEspejo = (x+y+z)(x+y'+z')$$



$$\text{PuntoEspejo} = (x)(y'+z)(y)$$

$$\text{Punto} = xyz$$



Equipo utilizado



Presupuesto

Total Gastado: Q693.60

COMPAGNIE
A&CH
S.A.

11, rue de la Vierge, 118
1050 Bruxelles
Téléphone 535.10.11

Chèque n° 1000 / 100.000 francs
Libre de tout endossement
Libre de tout escompte

Seule sur facture valable

PC-12 plaqué or cadre
2032cm (8-12") approx.
1000 cm (39-40") approx.
2 unités (ca) x 9,00
TOTAL

Effectif (GTD)

105,00
34,00
7,07
7,07

CHEQUE

TVA par Paquet
Total de la facture

Gratuité par sa cession, voir la photo.

Paris 100 cm (39-40")
Libre de tout escompte

REPÚBLICA DE COLOMBIA Estado Civil: _____ Sexo: M / F Fecha de Nacimiento: ____/____/____		FECHA DE CERTIFICACIÓN: N/A	
DECLARACIÓN DE AUTENTICIDAD Declaro que el presente documento es una copia fiel del original, el cual se encuentra en mi poder y posesión, y que no ha sido alterado ni falsificado.		TOTAL: Q 10.00	
FECHA DE AUTENTICACIÓN: N/A Representante: _____ por medio: _____ Documento del: _____ Tipo: _____ Fecha: ____/____/____		FECHA DE CERTIFICACIÓN: N/A	
DECLARACIÓN DE AUTENTICIDAD Declaro que el presente documento es una copia fiel del original, el cual se encuentra en mi poder y posesión, y que no ha sido alterado ni falsificado.		TOTAL: Q 10.00	
FECHA DE AUTENTICACIÓN: N/A Representante: _____ por medio: _____ Documento del: _____ Tipo: _____ Fecha: ____/____/____		FECHA DE CERTIFICACIÓN: N/A	

[illegible]

DOCUMENTO TRIBUTARIO ELECTRONICO

FACITIVA ELECTRONICA
SERIE: 8266AE2B
NUMERO: 618344166
EFFECTIVO

UNO BATELLA, SOTENDIO AGRICOLA
ESTACION DE SERVICIO LA O
11 AVENIDA 29-29 ZONA 12
BATELLA, BATELLA
-DATOS DEL CAMPESINO-
Fecha de Emision 14/08/2024
NIT 186933759

GARCIA, ANTONIO, ROBERTO MIGUEL
-DESCRIPCION DE LA FACTURA-

CANT	DESCRIPCION	PRECIO	TOTAL
1.53	REGULAR S-0	32.69	50.00
	TOTAL		50.00

IMPUESTO IDP 7.00

Numero de Autorizaci6n:
8266AE2B-1614-4769-8164-2485662615

HELETO A PAGOS TRIMESTRALES
-DATOS DEL CREDITADOR-

NIT 654047754
AGENCIA: SOCIEDAD ANONIMA
Referencia: F121-01 2400142062

Electrónica
Sigma
Guatemala

Recibo de Impuestos

Número de pedido: 12864
Fecha agosto 7, 2024 11:41 am
Ciudad: CALAT CALAT
Método de pago: Efectivo

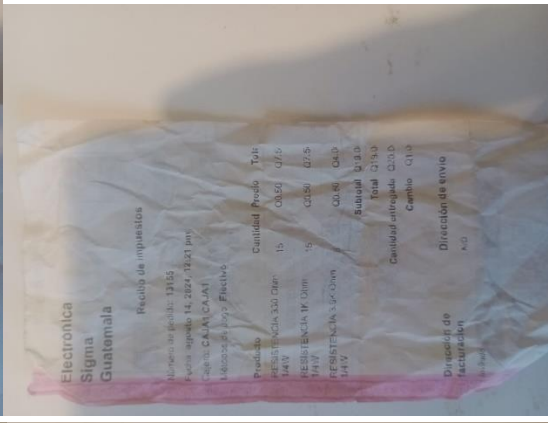
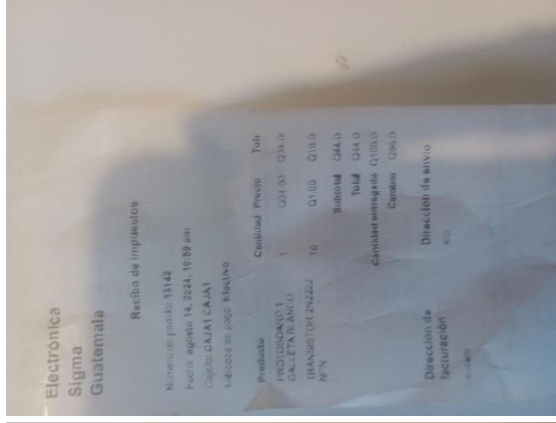
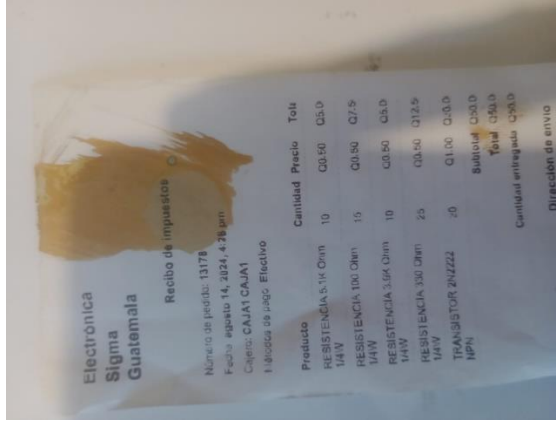
Producto	Cantidad	Precio	Tot
TRANSISTOR 2N2222 NPN	35	Q1.00	Q35.0
Subtotal		Q35.0	
Total		Q35.0	

Cantidad entregada Q35.0

Dirección de facturación
N/D

Dirección de envío
N/D

[illegible]



Aporte individual de cada integrante

Jose Javier Bonilla Salazar: Q173.40

Jorge Alejandro De León Batres: Q173.40

Roberto Miguel García Santizo: Q173.40

Fredy Alexander Esteban Pineda: Q173.40

Conclusiones

La construcción de circuitos combinacionales ha permitido aplicar y consolidar los conocimientos de lógica digital, desde la implementación de compuertas lógicas hasta la optimización con Mapas de Karnaugh. El uso de transistores y la creación de un dispositivo de visualización han reforzado la comprensión de los fundamentos de los circuitos digitales. Además, la práctica de lógica negativa y positiva ha demostrado su relevancia en el diseño de sistemas más complejos.