



Escuela de Ingeniería y Ciencias
Departamento de Ciencias Computacionales
Arquitectura de computadoras - TE2031

Práctica 0. Instalación ISE Webpack

Instructor: Diego Fernando Valencia Martínez
Agosto - Diciembre 2020

Índice

Instalación ISE	3
Método 1	3
Método 2	5
Creación proyecto	8
Añadir y sintetizar archivos	12
Simulador	14
Cargar programa a FPGA	17

Instalación ISE

Método 1

En primer lugar asegúrate de tener instalado un software de virtualización tal como *VirtualBox*.

<https://www.virtualbox.org/wiki/Downloads>

A continuación, deberás descargar el archivo 'wxp-mipsit-isewp.ova' proporcionado por el instructor y después importarlo con el software que hayas elegido. Por ejemplo, Imagen 2.1 señala el ícono correcto a utilizar dentro de *VirtualBox*.



Imagen 1.1. Menú VirtualBox

Procede con la configuración predeterminada hasta que finalice el proceso. Adicionalmente, se recomienda crear una carpeta compartida entre la máquina 'host' y la virtualizada para facilitar el intercambio de archivos. Para esto, primero asegúrate de conocer tu 'host key' con la que puedes cambiar entre los modos 'scale' y 'windowed'.

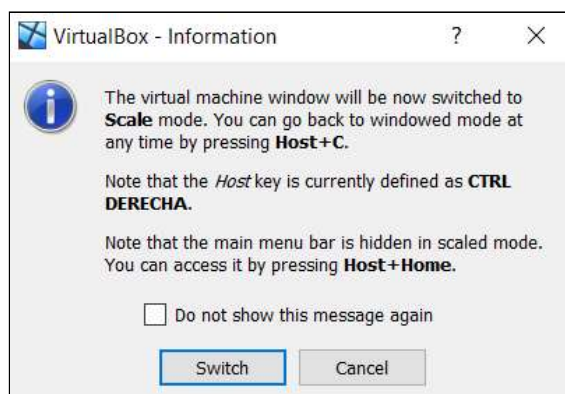


Imagen 1.2. 'Host key'

Entonces, entra a '**Settings...**' mediante la pestaña **Machine**.



Imagen 1.3. Acceso a 'Settings...'

Después, dirígete a **Shared Folders** y aprovecha para eliminar cualesquiera que aparezcan. Como último paso, designa la carpeta de la máquina 'host', el nombre de la carpeta dentro de la máquina virtual y asegúrate de seleccionar las opciones de **Auto-mount** y **Make Permanent**. Al reiniciar la máquina virtual se montará automáticamente la carpeta.

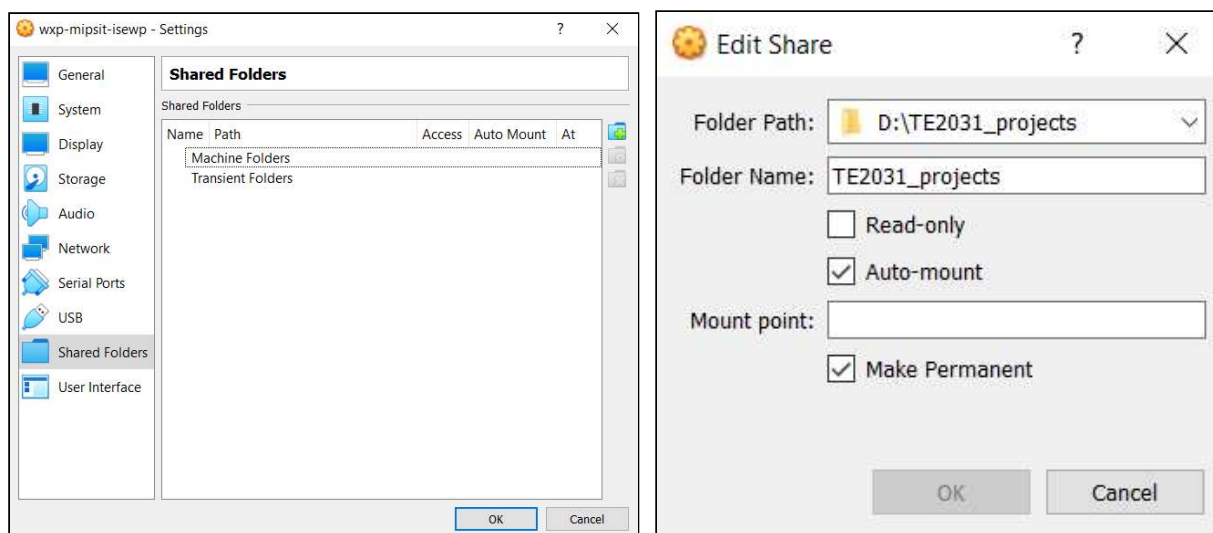


Imagen 1.4. Creación de carpeta compartida

Método 2

En primera instancia, tendrás que bajar el **ISE Design Suite** en su versión más reciente del sitio oficial de **Xilinx**:

<https://www.xilinx.com/support/download/index.html/content/xilinx/en/downloadNav/vivado-design-tools/archive-ise.html>

Se recomienda seguir las guías de instalación específicas para la versión que se seleccione, sin embargo es común que el proceso se asemeje a los siguientes pasos. Ejecuta **xsetup.exe** y notarás que comenzará inmediatamente el proceso de instalación. Aparecerá una ventana de bienvenida como lo muestra la siguiente figura:

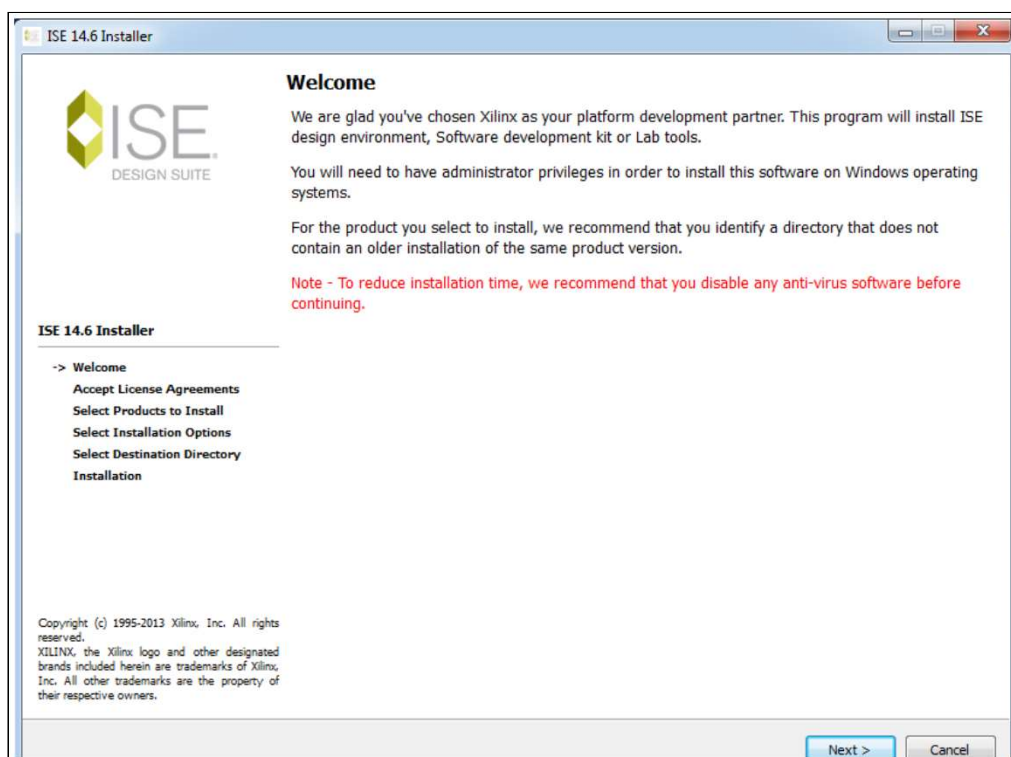


Imagen 2.1. Instalación primeros pasos

Dando click en **Next** y aceptando los acuerdos de licencia en las siguientes dos ventanas, te encontrarás con lo siguiente:

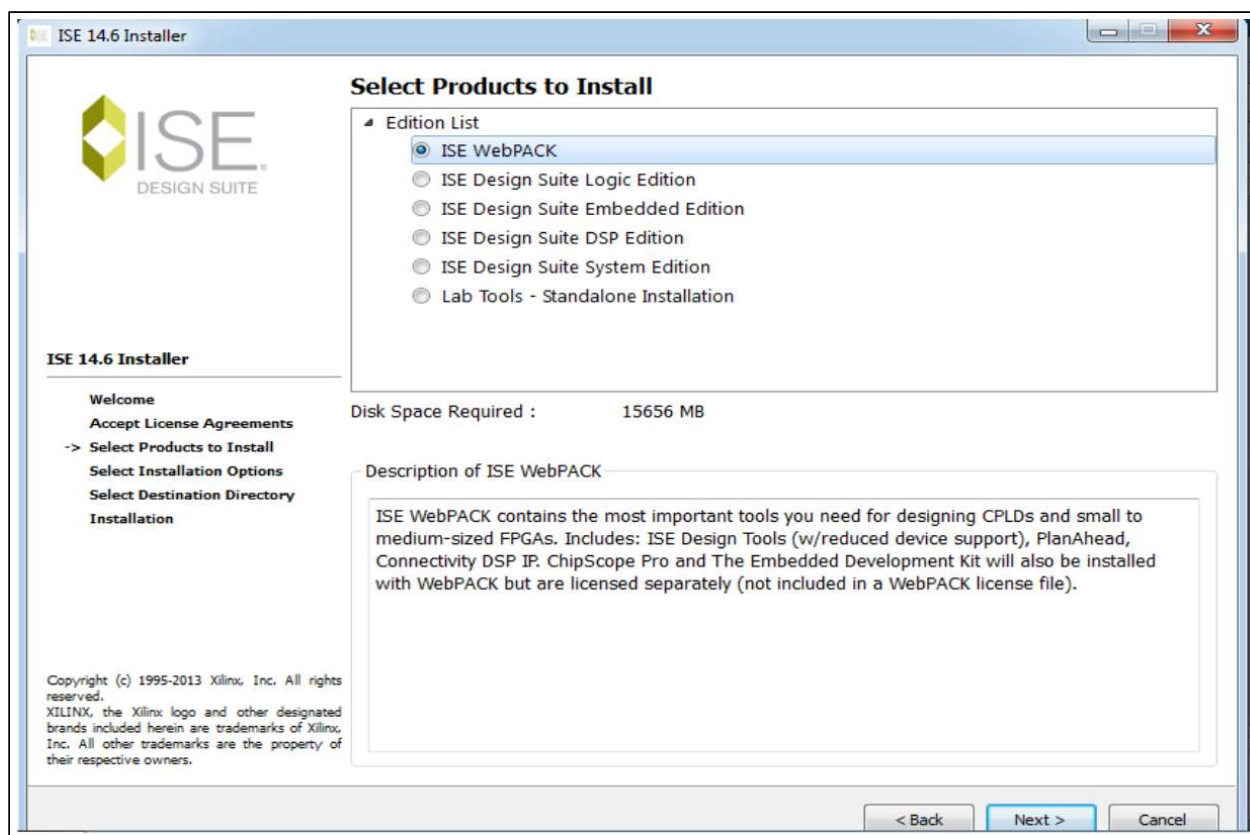


Imagen 2.2. Instalación primeros pasos

Escoge la opción **ISE Webpack** y da click en **Next** hasta que el proceso de instalación concluya. Es recomendable que los nombres de las carpetas que el 'ISE Webpack' pone por default no se alteren. Posteriormente, solo restaría esperar a que se termine de instalar completamente el programa.

Concluido el proceso de instalación, se abrirá la ventana de **Xilinx License Configuration Manager**. Aquí, escoge la opción de **Get Vivado/ISE Webpack free License** y da click en **Connect Now**. Entonces, se abrirá tu navegador por defecto y te enviará directo a la página de **Xilinx.com**.

Dentro de dicha página, tendrás que hacer tu propia cuenta (**Create Account**). El registro es gratis y no habrá problema alguno mientras sea con fines académicos. Llena todos los campos requeridos y recibirás la licencia en tu correo personal. Dicha licencia, **Xilinx.lic**, descárgala y en la pestaña de **Manage Xilinx Licenses** da click en **Load**

License y encuentra la ruta de ubicación de tu archivo **Xilinx.lic**. Por último, haz click en **Refresh** y **Close**. De esta forma ya podrás utilizar el ISE Design Suite sin ningún problema.

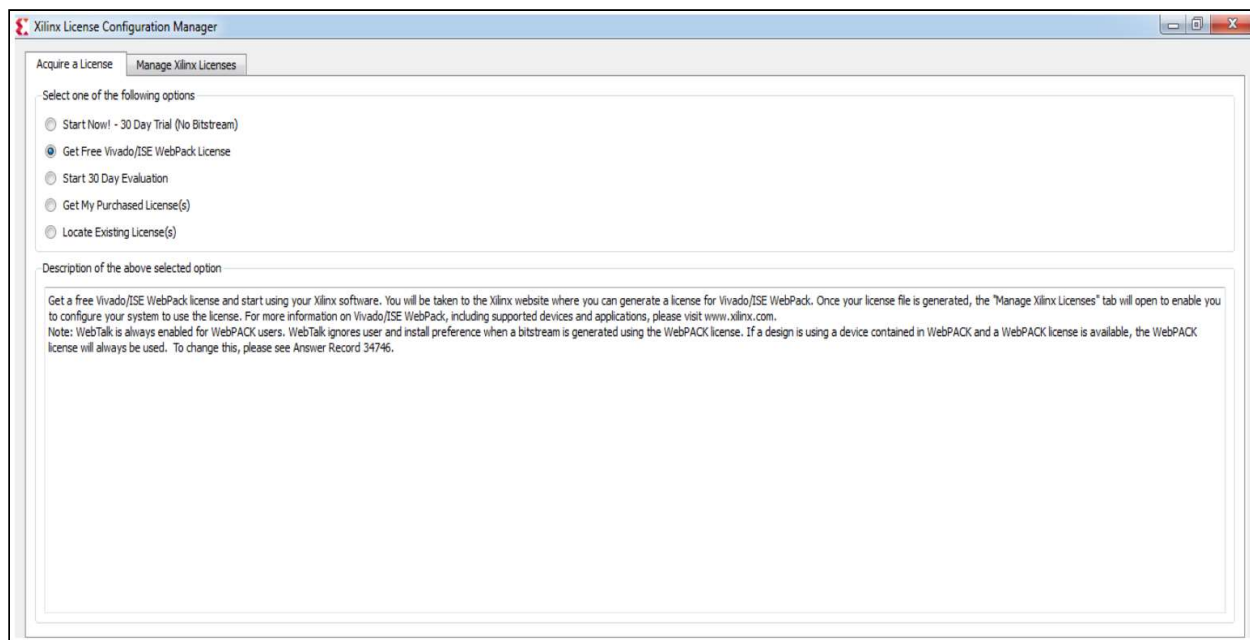


Imagen 2.3. Licencia

Abre el ícono que se genera automáticamente en tu Desktop del **ISE Design Suite**.

Creación proyecto

Ahora, nos dispondremos a verificar que en efecto la instalación fue correcta creando un nuevo proyecto. Al abrir el software verás la ventana del **ISE Project Navigator** como lo muestra la siguiente imagen:

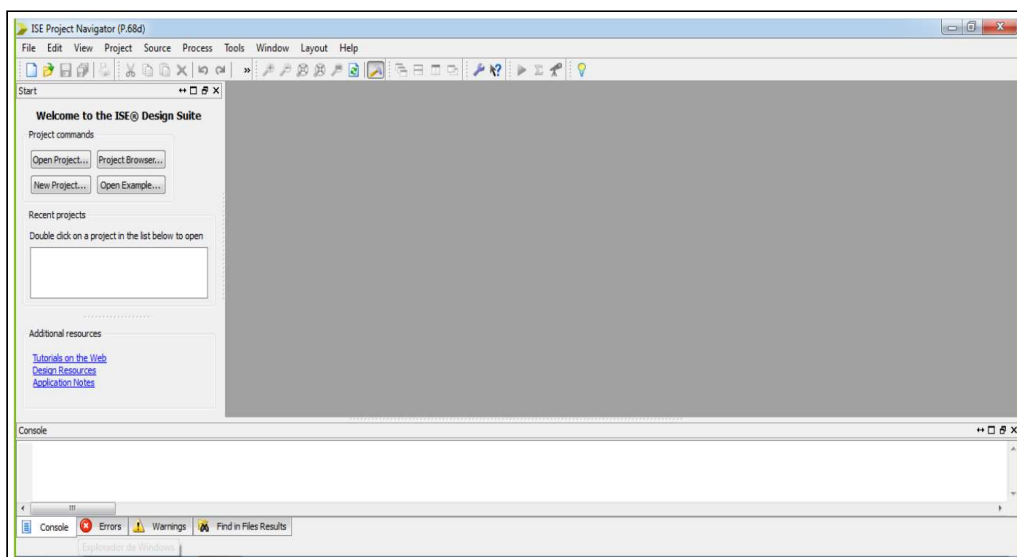


Imagen 3.1. ISE

Da click en **New Project** y enseguida podrás observar lo siguiente:

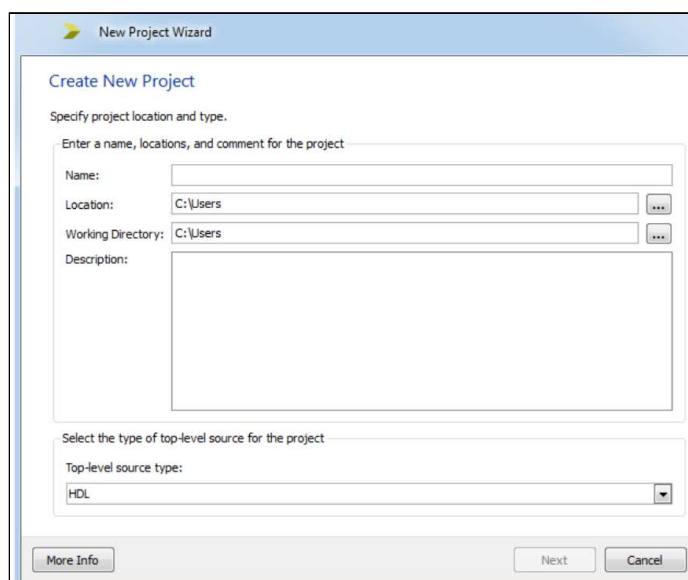
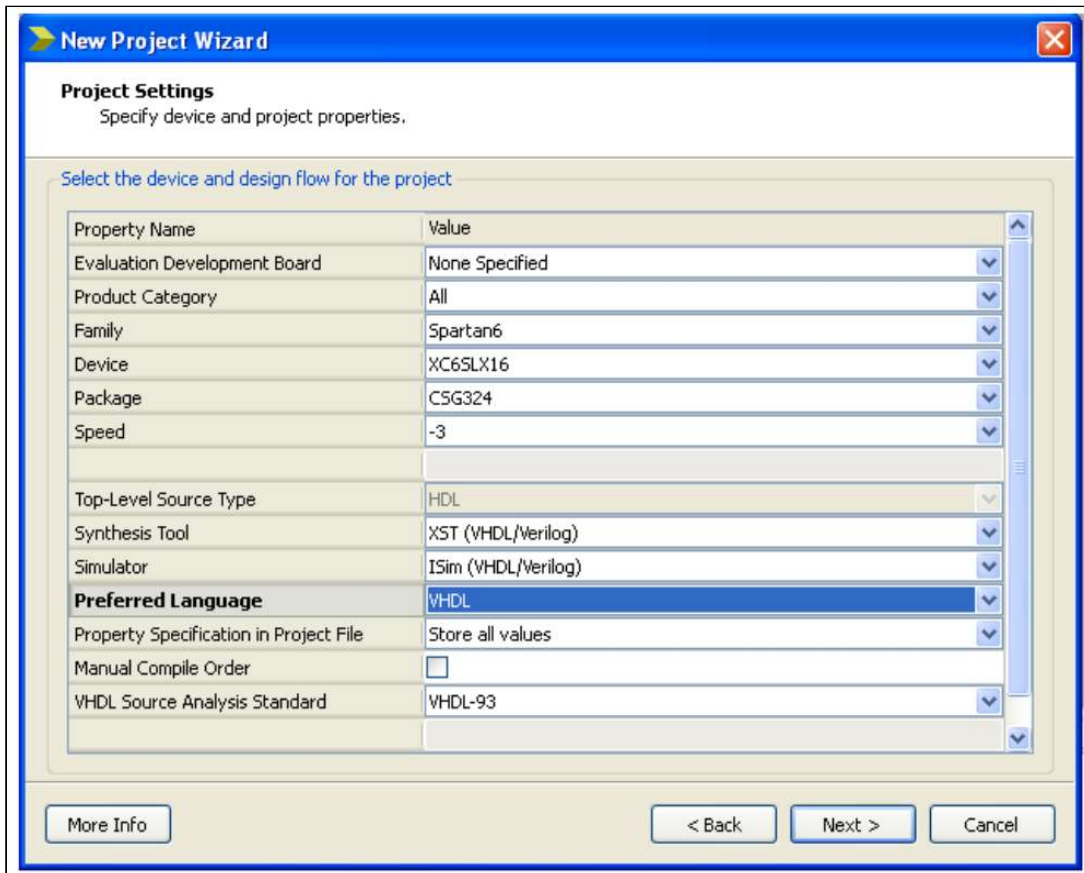


Imagen 3.2. Creación proyecto

Aquí, nombrarás al proyecto y designarás la ubicación de la carpeta correspondiente que lo albergará. Procura guardar todos los archivos que se generen en distintos folders, por ejemplo: Práctica1, Práctica2, etc. Todo esto con el fin de no revolver de alguna forma todos tus proyectos y tengas un control de todos ellos. La opción de **Top-level source type** déjala como viene por defecto como **HDL** y haz click en **Next**.

El siguiente paso es seleccionar la familia, dispositivo y paquete adecuados para el proyecto. Esto depende del chip con el que se esté trabajando. Los valores apropiados para un proyecto en nuestra tarjeta de **SPARTAN 6 Nexys 3** son los siguientes:



New Project Wizard

Project Settings
Specify device and project properties.

Select the device and design flow for the project

Property Name	Value
Evaluation Development Board	None Specified
Product Category	All
Family	Spartan6
Device	XC6SLX16
Package	C5G324
Speed	-3
Top-Level Source Type	HDL
Synthesis Tool	XST (VHDL/Verilog)
Simulator	ISim (VHDL/Verilog)
Preferred Language	VHDL
Property Specification in Project File	Store all values
Manual Compile Order	<input type="checkbox"/>
VHDL Source Analysis Standard	VHDL-93

More Info < Back Next > Cancel

Imagen 3.3. Ajustes proyecto

Una vez que se han introducido los ajustes correspondientes, haz clic en **Next**. Antes de crear el nuevo proyecto, el **New Project Wizard** te muestra un resumen donde aparecen todas las especificaciones que has elegido para el proyecto. Asegúrate de que todos los ajustes sean correctos antes de hacer clic en **Finish**.

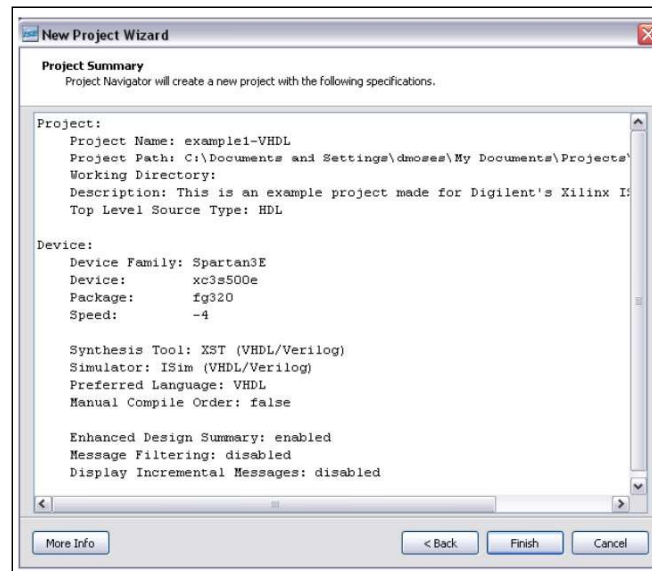


Imagen 3.4. Resumen proyecto

El **Design panel (1)** contiene dos ventanas: una ventana **Sources** que muestra todos los archivos de origen asociados con el diseño actual y una ventana de **Process** que muestra todos los procesos disponibles que se pueden ejecutar en un archivo de origen seleccionado. El **Console Panel (2)** muestra los mensajes de error y warnings que pudieran surgir en tu programación. La **HDL editor window (3)** muestra el código fuente de los archivos seleccionados en el **Design panel**.

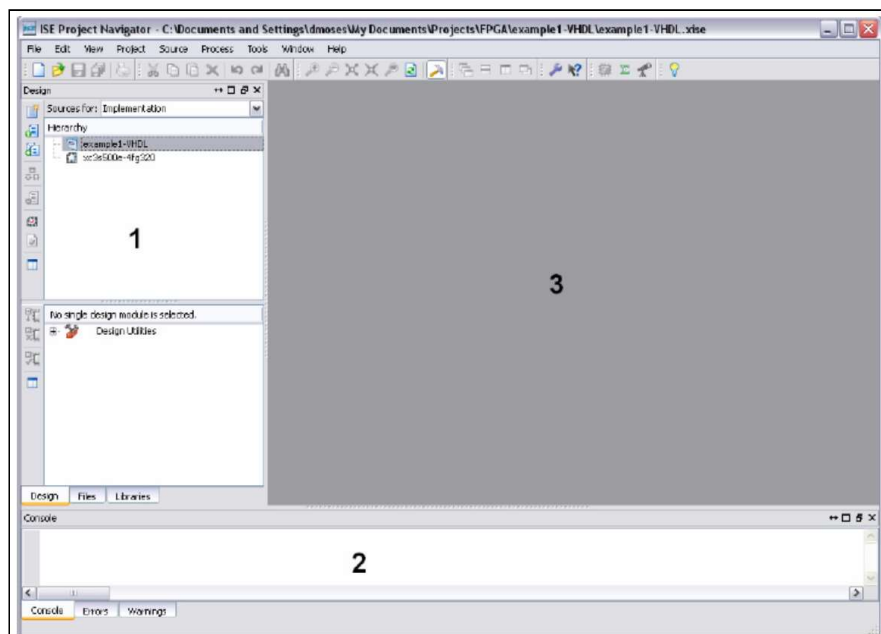


Imagen 3.5. Disposición ISE

Con el proyecto creado, hay dos archivos (sources) que se enlistan en el **Design Panel**: El nombre del **Project File** y el **Device** que se procederá a programar.

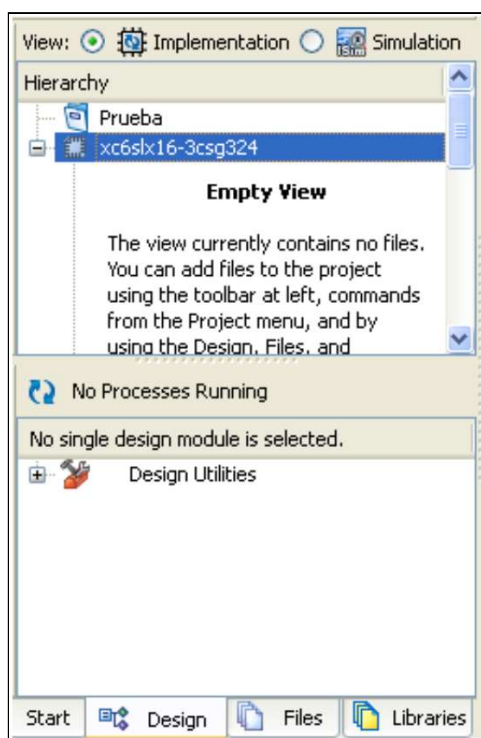


Imagen 3.6. Device

Añadir y sintetizar archivos

Ahora, puedes agregar Source Files nuevos o ya existentes. Comienza descargando de Canvas los archivos **hola.vhd** y **hola.ucf** que encontrarás en Laboratorio>Software>P0, y sitúa los mismos dentro de la carpeta asignada al proyecto. A continuación, da click derecho en el nombre del dispositivo y elige la opción **Add Source**.

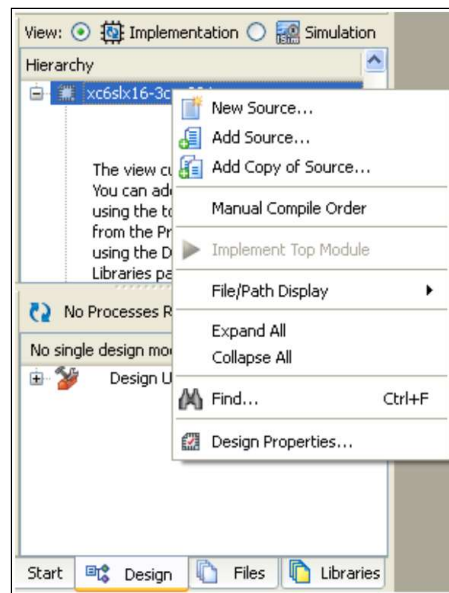


Imagen 4.1. Añadir archivos

Navega hasta donde los hayas colocado, selecciona **hola.vhd** y da click en **Open**. Este archivo de VHDL consiste de un programa sencillo que muestra “HOLA” en los displays de 7 segmentos de la Nexys 3. Repite el proceso para el archivo de tipo Implementation Constraint File **hola.ucf**.

Hecho lo anterior, toca el turno de sintetizar, implementar y generar el archivo de programación. Para cada uno de estos pasos haz click derecho y elige la opción **Run** en el siguiente orden: **Synthesize-XST**, **Implement Design** y **Generate Programming File**.

- **Synthesize**: verifica que no haya errores de compilación en sintaxis y estructura.

- **Implement Design:** Rutea y traduce las entradas y salidas del usuario en elementos físicos del SPARTAN-3.
- **Generate Programming File:** genera el archivo **.bit** que será el mismo que se cargue a la tarjeta e interactúe con ella.

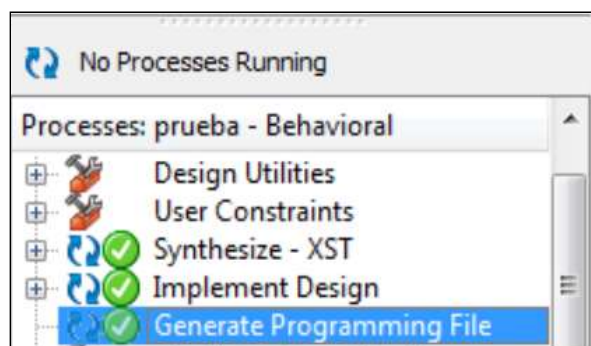


Imagen 4.2. Sintetizar proyecto

Si no hay errores de ningún tipo las tres opciones anteriores aparecerán como en Imagen 4.2.

Simulador

Los siguientes pasos permitirán darse cuenta si el simulador funciona correctamente. En primera instancia, haz click derecho sobre el archivo .vhd que importaste y selecciona **New Source**.

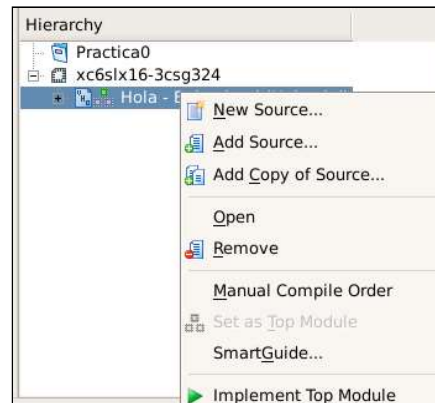


Imagen 5.1. Añadir archivo

A continuación selecciona **VHDL Test Bench** como el tipo de archivo y teclea un nombre para tal. Es recomendable elegir uno que claramente indique que se trata de una testbench e.g. tbHola. Termina de crear el archivo.

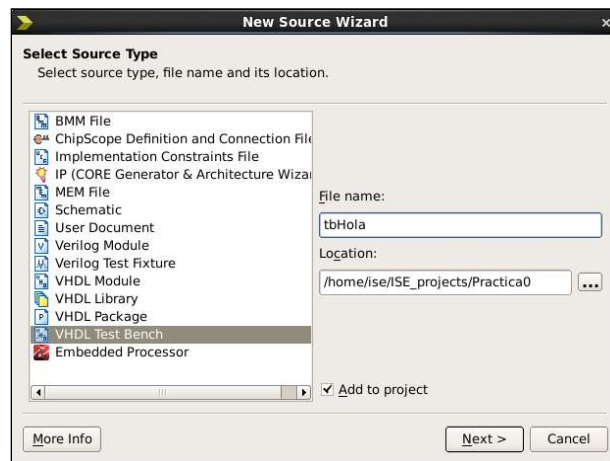


Imagen 5.2. Creación testbench

Después, tendrás que cambiar la vista de **Implementation** a **Simulation** como en Imagen 5.3. Podrás entonces seleccionar el archivo testbench que creaste para checar

su sintaxis al hacer doble click en **Behavioral Check Syntax**. Posteriormente, procede a simular dando doble click en **Simulate Behavioral Model**.

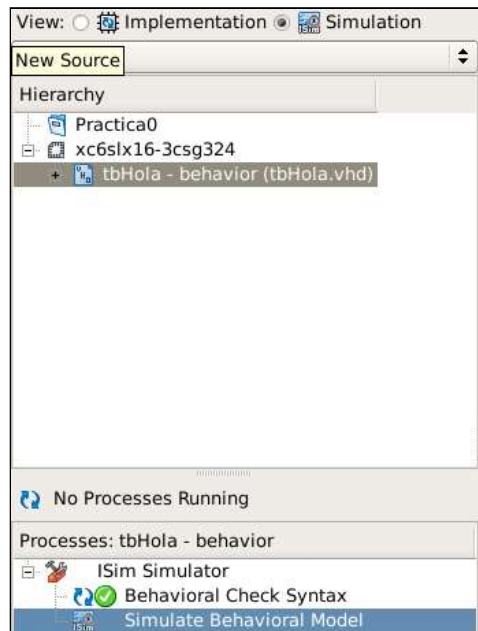


Imagen 5.3. Checar sintaxis

Ahora, ya que has sido direccionado a la aplicación del simulador, cambia el tiempo de simulación a 5 milisegundos y da click en el botón **Restart** como se muestra en Imagen 5.4.

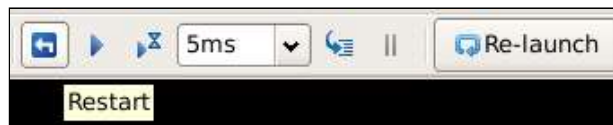


Imagen 5.4. Tiempo simulación

Entonces, da click en el botón **Run for the time specified on the toolbar** y espera a que se terminen de generar las señales. Con estas listas, prosigue dando click en **Zoom to Full View** para que puedas tener una visualización de las señales a lo largo de todo el tiempo simulado. Para este punto deberías poder observar a las señales **display** y **segmentos** adquirir los valores que conformarán cada letra de la palabra "HOLA" como en Imagen 5.7.

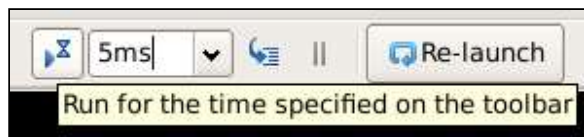


Imagen 5.5. Añadir archivo

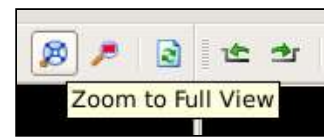


Imagen 5.6. Cambiar zoom

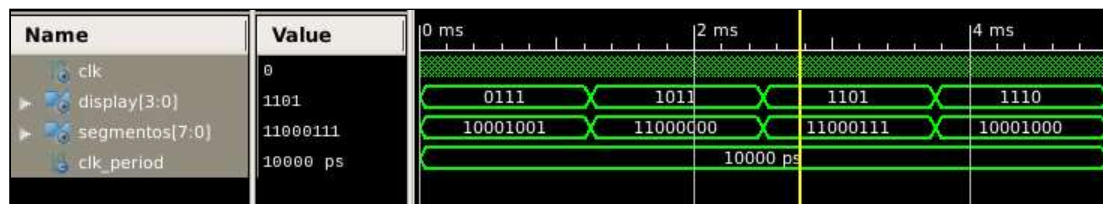


Imagen 5.7. Resultado final

Cargar programa a FPGA

Para realizar esto, tendrás que bajar ADEPT de DIGILENT de la siguiente liga:

https://reference.digilentinc.com/reference/software/adept/start?redirect=1#software_downloads

Instálalo dando doble click al archivo ejecutable que bajaste de la página, acepta las condiciones y “palomea” las dos opciones que te muestra la ventana de **Choose Components**. De ahí sólo da click en Next y deja que termine la instalación.

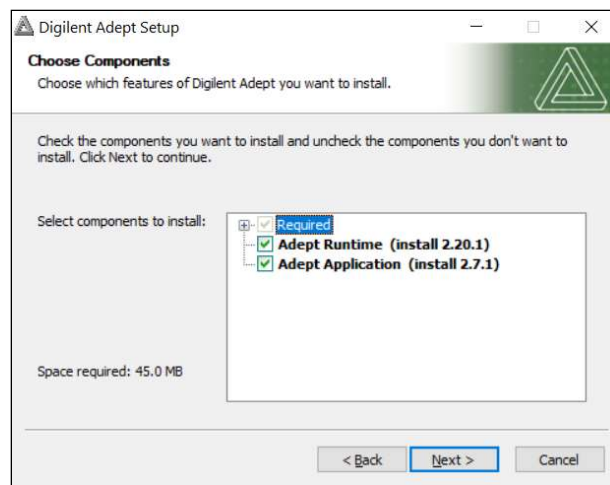


Imagen 6.1. Instalación Adept

Terminada la instalación, obtén los plug-in de DIGILENT para tu Sistema Operativo:

<https://reference.digilentinc.com/reference/software/digilent-plugin-xilinx-tools/start?redirect=1>

La carpeta que descargues, descomprímela y navega en ella hasta que llegues a un folder llamado **libCseDigilent**. Por ejemplo:

C:\Users\libCseDigilent_2.4.3-x86-x64\Windows\ISE14x\plugin\nt64\plugins\Digilent.

Si tu máquina es de 32 bits, entonces en lugar de nt64 deberás entrar a nt. Copia la carpeta **libCseDigilent** en **C:\Xilinx\14.6\ISE_DS\ISE\lib\nt64\plugins\Xilinx** (Si su máquina es de 32 bits sería nt en lugar de nt64).

Para finalizar, reinicia tu computadora. Hecho esto, conecta el USB JTAG de la Nexys3 a tu computadora, y abre Adept para cargar el código a la tarjeta. En la ventana del software, da click en browse y navega a donde guardaste la prueba, ahí deberá estar el archivo **hola.bit**. Por último, selecciónalo y da click en Program. Ahora sólo tendrás que ver lo que hace tu tarjeta. Si el programa fue cargado correctamente, los displays mostrarán HOLA como en Imagen 6.2.

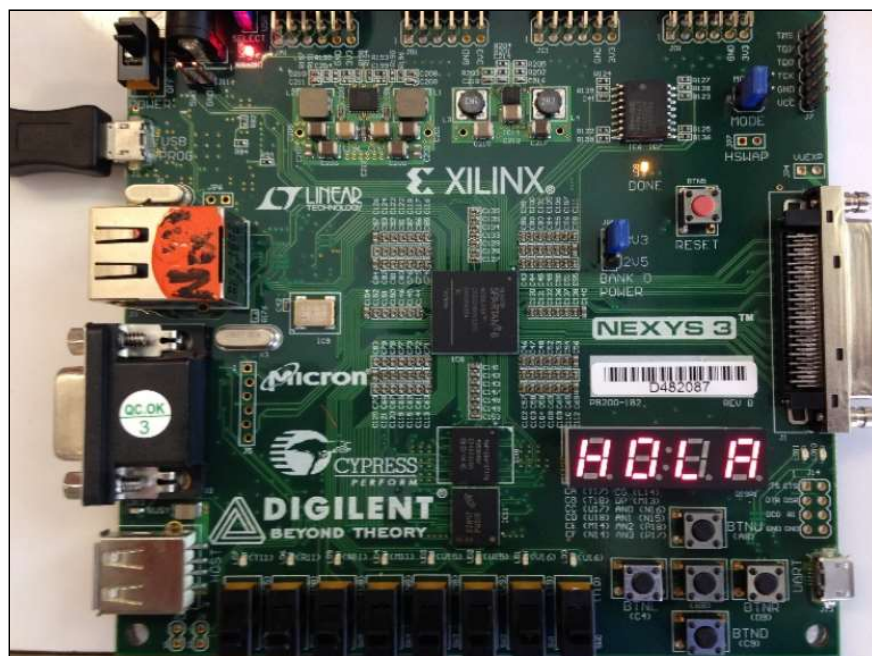


Imagen 6.2. Resultado