Universidad de las Fuerzas Armadas – ESPE. Frías Rashel, Guanoluisa Fernanda, Gallegos Jorge

DISEÑO E IMPLEMENTACIÓN DE UN CIRCUITO SUMADOR DE 8 BITS

Frías Rashel, Guanoluisa Fernanda, Gallegos Jorge mrfrias@espe.edu.ec, cfguanoluisa@espe.edu.ec, jgallegos@espe.edu.ec

Resumen - El propósito de este laboratorio fue diseñar e implementar un circuito de sumadores para operar dos números de ocho bits, utilizando integrados de cuatro entradas. De tal forma que se debió realizar la simplificación y simulación correspondiente para elaborar sumadores en cascada. Los sumadores en cascada son dos integrados conectados por medio de las llamadas salidas y entradas de acarreo, que se dedican a transferir cualquier unidad resultante de una suma. Al conectarlos de esta manera se busca que la respuesta se vea representada al iluminarse los leds correspondientes a los bits sumados.

Palabras clave: Circuito, ocho bits, sumador, cascada, acarreo.

I. INTRODUCCIÓN

En la rama de los circuitos digitales se emplean operaciones aritméticas binarias en el diseño de diversos circuitos, entre estas operaciones se encuentra la suma. Si bien se conoce que existen compuertas lógicas que permiten realizar este proceso como es el caso del circuito integrado 74LS32 que posee cuatro compuertas en su estructura, existen otros integrados que realizan la misma operación y se denominan sumadores.

Cuando se utilizan compuertas lógicas OR (suma) se tiene un número limitado de variables de entrada puesto que, si se desea trabajar con un número elevado de estas variables, el proceso de obtención de las funciones lógicas resultantes y la implementación del diseño van a complicarse debido al elevado número de circuitos integrados que se utilizarán y por consecuencia no habrá una optimización de diseño y su construcción será más costosa.

Para esta limitante se emplean los circuitos integrados sumadores; un solo integrado de este tipo realiza la suma de hasta 8 variables de entrada (dos números 4 bits) lo cual facilita el diseño, interpretación, optimización e implementación.

En base los puntos planteados se pretende implementar un circuito sumador de dos números de 8 bits (16 variables de entrada) utilizando un circuito integrado sumador: LS74283 y visualizar su resultado en displays de 7 segmentos.

II. PROCEDIMIENTO

Para realizar el circuito sumador de dos números de 8 bits primero se definen las variables de entrada y salida que tendrá el circuito:

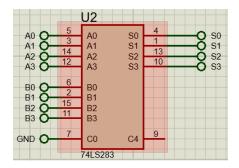
Entradas

Número A: A7, A6, A5, A4, A3, A2, A1, A0 Donde: A0 es el bit menos significativo y A7 es el más significativo

Número B: B7, B6, B5, B4, B3, B2, B1, B0 Donde: B0 es el bit menos significativo y B7 es el más significativo

Salidas: S8, S7, S6, S5, S4, S3, S2, S1, S0 Donde: S0 es el bit menos significativo y S8 (acarreo) es el más significativo.

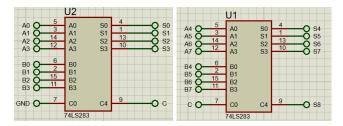
Para realizar el proceso de la suma binaria se utiliza el circuito integrado 74LS283 que cumple la función de sumador.



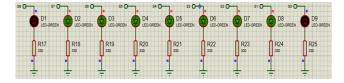
Para que se cumpla el proceso se debe conocer las reglas de la suma binaria:

	ACARREO	SUMA
0+0	0	0
0+1	0	1
1+0	0	1
1+1	1	1

El integrado 74LS283 tiene dos pines que representan el acarreo de entrada y salida, entonces para realizar la conexión en cascada: el acarreo de salida del primer sumador es el acarreo de entrada del segundo, por lo tanto, ambos se encuentran conectados y en las entradas del integrado se colocan las cuatro variables restantes de los números A y B, las cuales son: A4 - A7 y B4 - B7 identificando la conexión de los bits más y menos significativos.

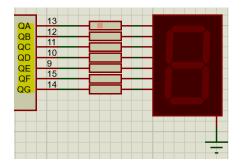


Las salidas de los sumadores representan el resultado de la suma realizada por el circuito integrado y se encuentran conectadas a unos LEDS, de tal forma que cuando el LED se enciende, representa un 1 y cuando se apaga representa un 0.



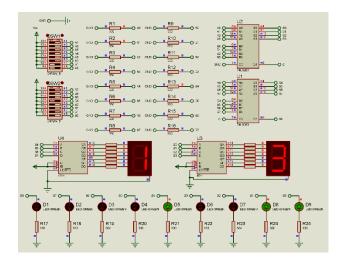
Para visualizar este resultado en un display de 7 segmentos se utiliza el decodificador 4511 conectado a las salidas de cada sumador y a su vez a las entradas del display junto con resistencias para evitar que el dispositivo sufra daños. Para conectar el display se debe tomar en cuenta la estructura que posee, para este circuito se usa un display 7

segmentos cátodo común. Esto quiere decir que el pin común del display debe ir conectado a tierra.

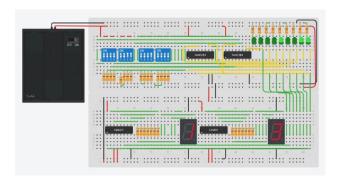


III. RESULTADOS

El circuito implementado cumple con las características establecidas y funciona de forma óptima y optimizada. La simulación del circuito en el software Proteus se muestra de la siguiente forma:



La implementación del circuito en el laboratorio virtual Tinkercad se presenta de la siguiente manera:



Se están ingresando los números:

A: 00000011 (3) B: 00010000 (16)

Resultado: 000010011 (19)

Display 1: 0001: Número 1 en decimal Display 2: 0011: Número 3 en decimal

IV. CONCLUSIONES

- Para realizar la suma de dos números de 8 bits se debe realizar una conexión en cascada de dos sumadores para que se refleje el resultado completo.
- Para el resultado de cualquier operación suma se debe considerar cuales son los números más grandes que se pueden sumar y por lo tanto siempre aumenta un bit a la salida, por lo tanto, si se operan dos números de 8 bits cada uno, el resultado será un binario de 9 bits.
- Hay que tomar en cuenta que para los displays de 7 segmentos el número más alto que se puede visualizar es el nueve, por lo tanto, cuando el resultado de la suma implique un número mayor al indicado, no se va a encender el display
- La manera idónea para conectar sumadores es atar el acarreo de salida del sumador de menor peso, con el acarreo de entrada del integrado de mayor peso, y de esta manera el residuo de la suma es transferido para tomar en cuenta cualquier valor que venga acumulado.

V. REFERENCIAS

- https://wilaebaelectronica.blogspot.co m/2017/01/sumador-binario.html
- https://iesbernatguinovart.com/04v_tec nologia/carpeta_arxius/elec%20dig%2 Obasica.pdf
- https://www.studocu.com/pe/document /universidad-nacional-delcallao/circuitos-digitales-turno-01tciclo-5/informe/circuitosaritmeticos/5637738/view
- http://homepage.cem.itesm.mx/garcia. andres/PDF201411/Aritmetica(Basis). pdf
- http://circuitos-aritmeticos.blogspot.com/
- http://serdis.dis.ulpgc.es/~giifc/material_clases_teoria/Tema3/Tema 3_1_Componentes_combinacionales FC_GII.pdf

Autores

Frías Cajas Melanie Rashel Guanoluisa Analuisa Cynthia Fernanda Gallegos Medrano Jorge Antonio

Estudiantes de pregrado Ing. Telecomunicaciones