

OS IC Design Workshop - Tarea 1

Prof. Jorge Marin - jorge.marinn@usm.cl

30-06-2025

Actividades

Actividad 1.- Caracterización del transistor MOSFET

- (a) Utilizando el archivo de simulación de Xschem 'tb_nmos_charac.sch', genere la curva I_{DS} vs V_{GS} para $V_{DS} = 0,45V$, $V_{DS} = 0,9V$ y $V_{DS} = 1,35V$ en un NMOS low voltage (lv) de la tecnología IHP-sg13g2 en escala lineal y logarítmica, y comente con respecto a las regiones de operación discutidas hasta ahora (cuadrática, saturación de velocidad, inversión débil e inversión moderada).
- (b) Genere la familia curvas I_{DS} vs V_{DS} para $V_{GS} = 0,4V, 0,8V y 1,5V$, y comente con respecto a las regiones de operación discutidas hasta ahora (lineal, de saturación y transición).
- (c) Grafique las curvas gm/I_D vs V_{GS} y f_T vs V_{GS} para $V_{DS} = 0,75V$, y comente con respecto a las regiones de operación discutidas hasta ahora y los usos potenciales de los dispositivos diseñados en tales regiones.
- (d) Modifique el testbench para extraer las curvas de más arriba, ahora para un PMOS de idénticas dimensiones.

Actividad 2.- Exploración de otros dispositivos del PDK [actividad extra]

- (a) Modifique el script para NMOS LV para obtener las características de los dispositivos: HV y HBTs. Compare los tres tipos de dispositivo desde el punto de vista de la resistencia de encendido y la capacitancia de puerta.
- (b) Genere testbenches para explorar las características de los elementos pasivos del PDK.

Reporte y plazo

A convenir durante las sesiones.

Créditos

Los archivos de simulación y análisis están basados en el curso IPD413 dictado en la USM, Valparaíso, Chile. Los créditos de algunos de ellos van para Andrés Martínez, ayudante del curso.