

¿Qué vamos a ver?

- FPGAs → ¿Qué son?
- ¿De donde vienen las FPGAs?
- ASICs → ¿Qué son?
- FPGAs → Bloques básicos
- FPGAs → Tecnologías de programación

Objetivos

 Entender el concepto de que es una FPGA y de que familia de dispositivos proviene.

 Entender el concepto de que es un ASIC

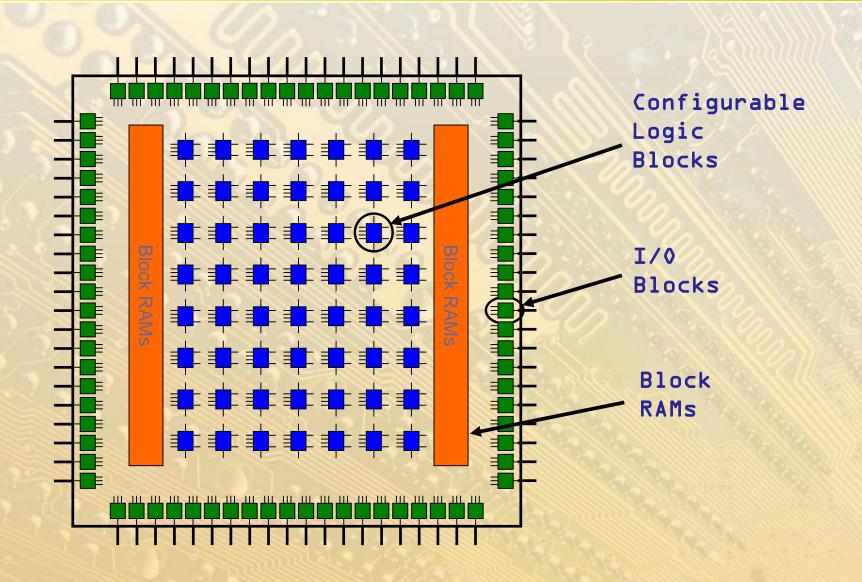
 Entender las bases de las distintas tecnologías de FPGAs

FPGAs: ¿Que son?

 Field programmable gate arrays (FPGAs)

 Son circuitos integrados que contienen bloques lógicos programables junto con interconexiones configurables entre dichos bloques.

FPGAs: Arquitectura genérica

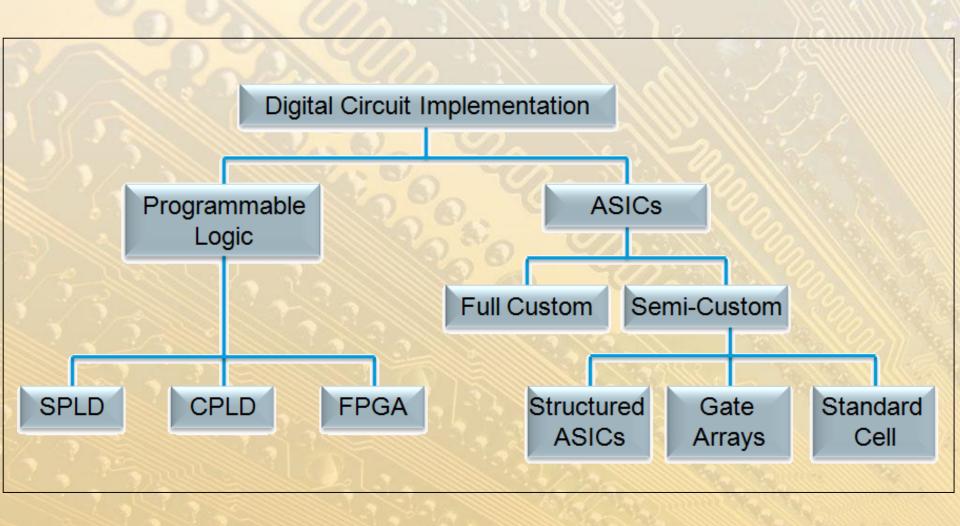


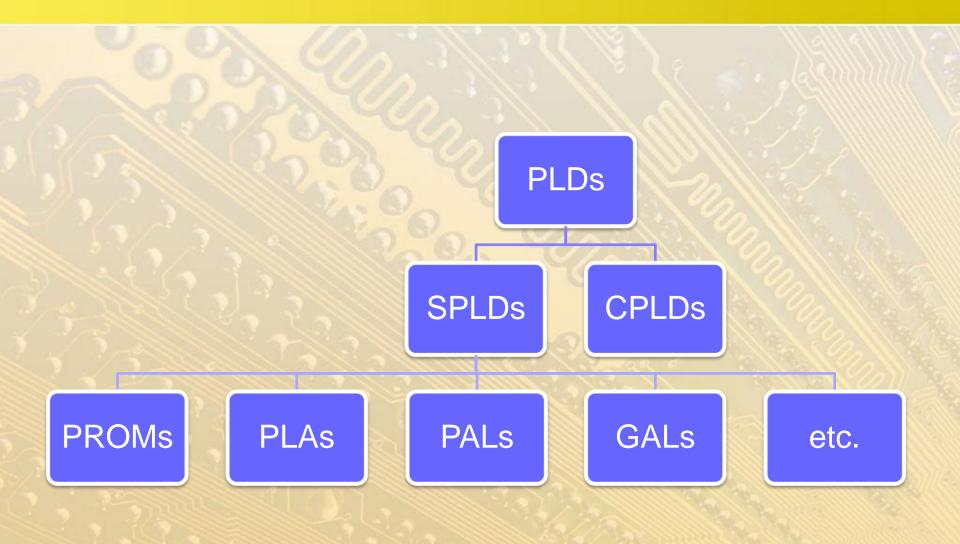
FPGAs: ¿Para que se usan?

Cualquier circuito de aplicación específica puede ser implementado en un FPGA, siempre y cuando esta disponga de los recursos necesarios.

- DZP
- Glue logic
- Sistemas aeroespaciales y de defensa
- Prototipos de ASICs
- Computación reconfigurable

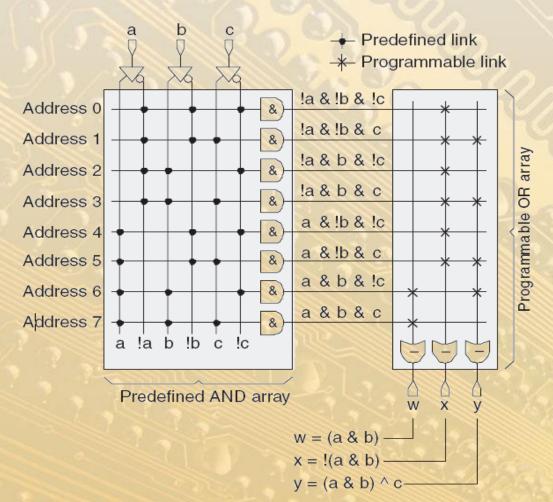
Aplicaciones que requieren alto grado de paralelismo.





- Antes de las FPGAs: Simple PLDs (SPLDs)
 - PROMs

usaba matrices para hacer todas las combinaciones



 Solo es configurable la matriz OR.

 Útiles para ecuaciones con pocas entradas y muchos términos producto

- Antes de las FPGAs: Simple PLDs (SPLDs)
 - PLA

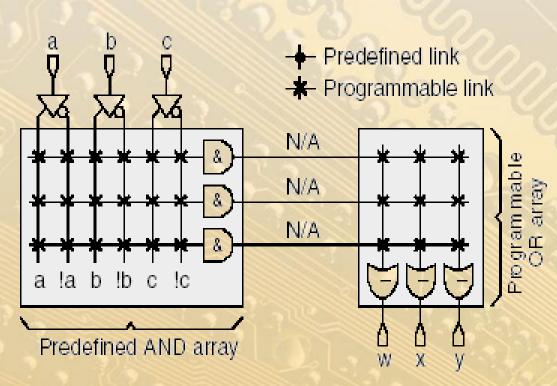


Figure 3-6. Unprogrammed PLA (programmable AND and OR arrays).

- Se pueden programar los dos arrays.
- Se hicieron algunas variantes: arrays AND con arrays NOR. No mucho éxito en el mercado
- Son útiles cuando diversas funciones usan o comparten términos producto.
- Son mas lentas que las PROMS

Antes de las FPGAs: Simple PLDs (SPLDs)

- PAL

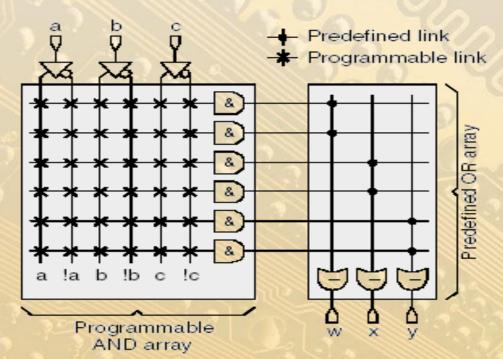


Figure 3-8. Unprogrammed PAL (programmable AND array, predefined OR array).

- Al revés de las PROM, la parte programable es la matriz AND
- Las GAL (Generic Array Logic) son variaciones de las PAL, mas sofisticados (EE)
- Mas opciones: inversión de las salidas, salidas triestado, salidas registradas, etc. Además de tener un número mas presente de entradas y salidas

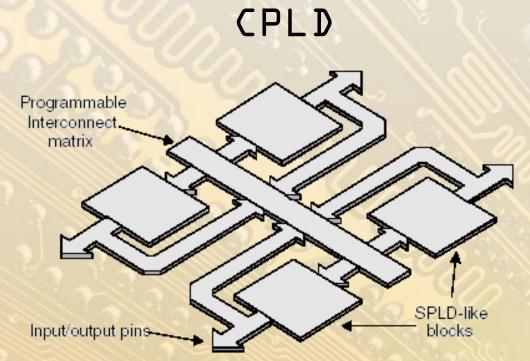
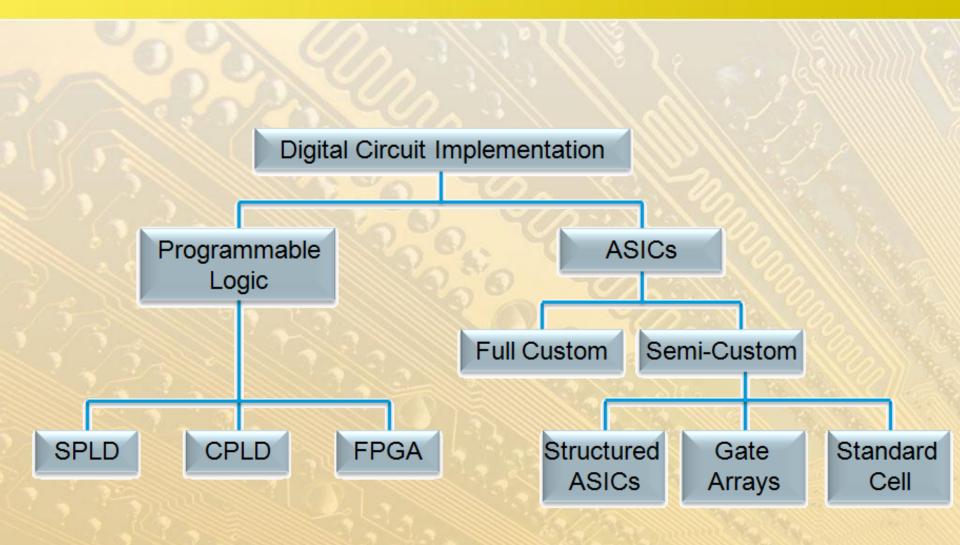
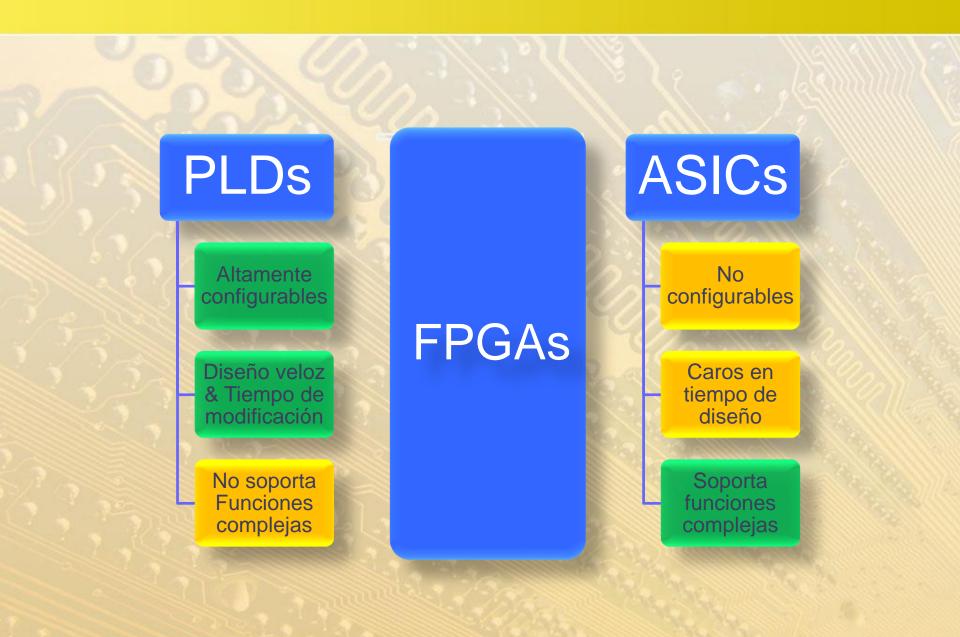


Figure 3-9. A generic CPLD structure.

Un CPLD contiene un cierto número de bloques PLD que comparten una matriz común de interconexiones programables. Además de poder programar los PLD, también se pueden programar las interconexiones entre ellos.



FPGAs Vs ASICs



- Elementos lógicos
- •Recursos de memoria
- •I/O configurables
- Recursos de ruteo cables internos entre distintos circuitos logicos
- Recursos adicionales

registro, buffer, etc

• Elementos lógicos: Todas las FPGA se basan en arrays de pequeños elementos de lógica digital. Los problemas de lógica digital son descompuestos en circuitos lógicos que puedan ser mapeados a uno o mas de estas "celdas lógicas". Este proceso es llamado "Technology Mapping"

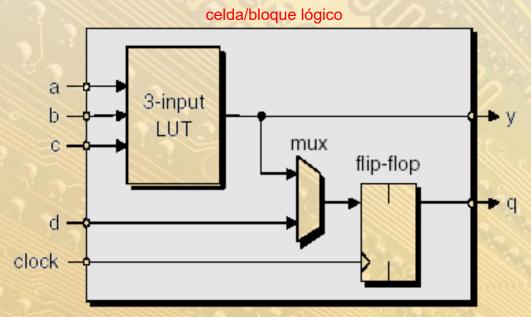


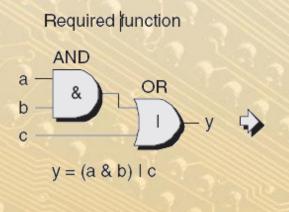
Figure 3-18. The key elements forming a simple programmable logic block.

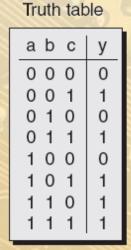
Elementos lógicos:

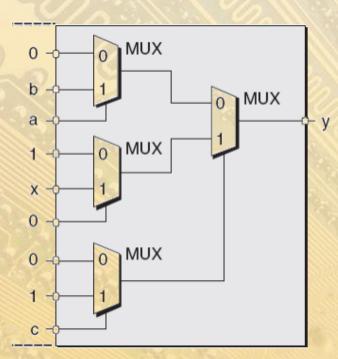
- MUX-based logic blocks
- LUT-based logic blocks

- Hay dos clases fundamentales de bloques lógicos utilizados en las arquitecturas de las FPGA y son:
 - MUX (Multiplexer) based; -> Actel
 - LUT (LookUp Table) based: -> Xilinx

• Mux-based: Los elementos lógicos de una FPGA están compuestos de al menos un registro programable (flip-flop) y alguna lógica de entrada, que esta implementada como un "arreglo" multiplexores de 'n' entradas. Estos MUXs son capaces de implementar cualquier función combinacional de sus entradas







Lookup Tables: Los elementos lógicos de una FPGA están compuestos de al menos un registro programable (flip-flop) y alguna lógica de entrada que esta implementada como una lookup table (LUT) de 'n' entradas. Estas LUTS son capaces de implementar cualquier función combinacional de sus entradas

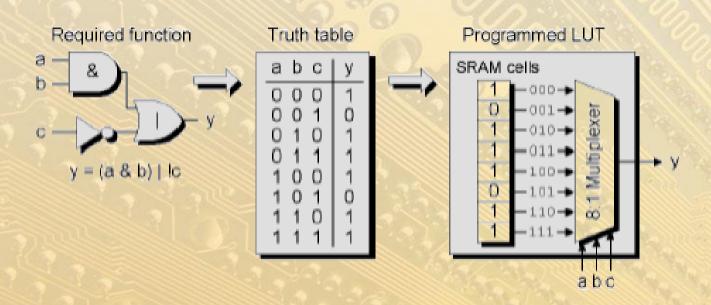


Figure 3-19. Configuring a LUT.

- Recursos de Memoria: las FPGAs actuales incorporan memorias on-chip tales como SRAM. Estas memorias pueden ser accedidas en forma jerárquica, tal como la memoria local de cada celda y la memoria global de los bloques compartidos de memoria.
- I/O Configurables: Las FPGAs tienen pines TTL¬ CMOS¬ PCI¬ LVDS¬ y otros que les permiten hacer de interface y/o convertir tecnologías diferentes. Las FPGAs tienen I/O dedicados para clocks¬ global resets¬ También incluyen PLL y esquemas de administración de clocks permitiendo multiples dominios de clock¬

• Recursos de ruteo: El ruteo es la clave de la flexibilidad de las FPGA. El ruteo típicamente incluye una jerarquía de canales que van desde líneas de alta velocidad que atraviesan el chip a conexiones locales flexibles entre bloques. Switches programables conectan los distintos recursos de las FPGAs.

Cuando sintetizamos, la herramienta busca hacer la implementacion con los bloques mas cercanos posibles pero si el interconexionado se vuelve complicado podemos tener un timing mas elevado, lo que nos limita en frecuencia y tiempos de ejecucion

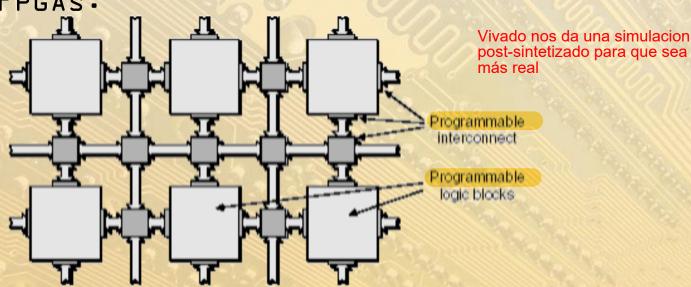
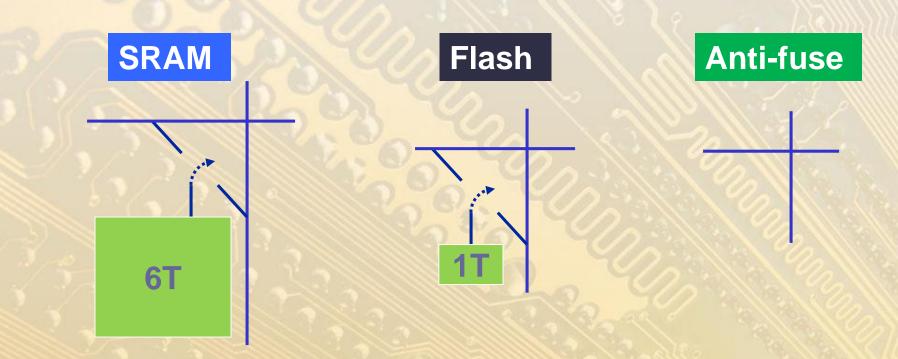
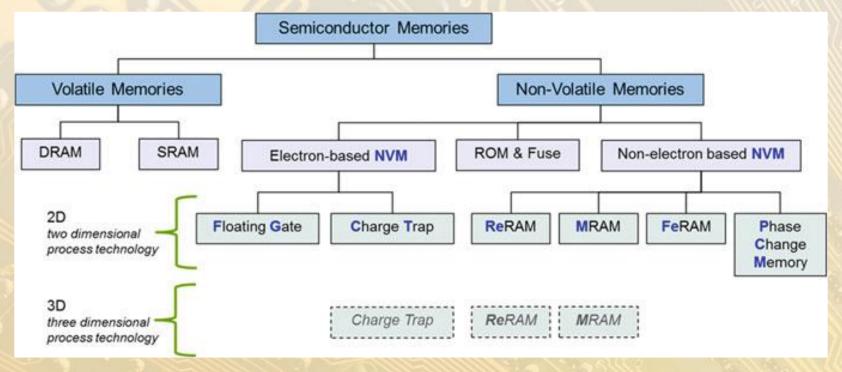


Figure 3-20. Top-down view of simple, generic FPGA architecture.

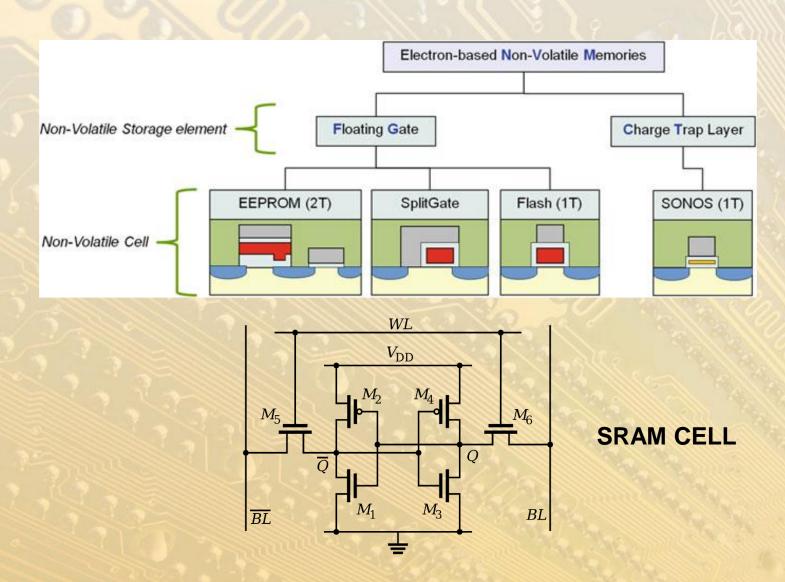




- Lectura Recomendada:
 - Memory Systems Cache, DRAM, Disks Bruce Jacob Cap. 29 Power and Leakage
 - Flash Memories Detlev Richter Cap. 2 Fundamentals of Non-Volatile Memories



- Lectura Recomendada:
 - Memory Systems Cache, DRAM, Disks Bruce Jacob -Cap. 29 - Power and Leakage
 - Flash Memories Detlev Richter Cap. 2 Fundamentals of Non-Volatile Memories



FPGAs basadas en SRAM

Ventajas

- Reconfigurables
- Rápido prototipado
- Procesos estándar de fabricación (CMOS al igual que el resto del chip) Que el proceso de fabricación CMOS mejore implica un aumento en la performance de la FPGA.
- Programables in-system (ISP)

Desventajas

- Menos veloces
- Vulnerables (a robo del IP)
- Sensibles a glitches
- Consumo
- Memoria externa para cargar sistema (se debe reconfigurar cada vez que se energiza)
- Cada celda necesita 5 o 6 transistores mas un transistor extra por elemento de ruteo (Ocupan más área)
- pass transistor utilizados para realizar los switches tienen una apreciable carga capacitiva y resistiva

FPGA basadas en FLASH

Ventajas

- Reprogramables (un numero limitado de veces)
- Relativamente veloces
- Seguras
- Consumo por switch bajo
- Mejor aprovechamiento de área que en SRAM pero el circuito de programación es mayor, como los buffer de alto y bajo voltaje necesarios para programar una celda.

Desventajas

- El proceso de fabricación requiere aprox. 5 pasos mas de fabricación al proceso estándar de CMOS
- Consumo estático relativamente alto (dado el alto numero de resistores de pull-up)

FPGAs basadas en Antifuse

Ventajas

- No-volatiles (OTP)
- No sensibles a glitches (salvo los FF)
- seguras
- Consumen menos
- Baja resistencia y corrientes parasitas → permite incluir mayor numero de switches
- Funcionan "instantáneamente" al ser energizadas.

Desventajas

- No-volatiles
- Proceso de fabricación muy complejo!
- Necesitan de un programador especial
- Overhead de área por transistores para permitir la programación (gran corriente) pero se amortiza con el ahorro de área dado los "antifusibles"

	Featur	re	SRAM	Anti-fuse	Flash
	Technology node		State of the art	Behind by 1-2 generations	Behind by 1-2 generations
	Reprogrammable		Yes	No	Yes
	Preserves configuration when off		No	Yes	Yes
	Requires external configuration file		Yes	No	No
	Instantly on		No	Yes	Yes
	IP security		Acceptable	Excellent	Excellent
	Power consumption		Medium	Low	Low
		Area (storage element size) Manufacturing process?	High (6 transistors) Standard CMOS	Low (0 transistors) Anti-fuse needs special development	Moderate (1 transistor) Flash Process
		Switch resistance Switch capacitance	\sim 500–1000 Ω \sim 1–2 fF	20–100 Ω <1 fF	∼500–1000 Ω ∼1–2 fF

FPGAs: Fabricantes

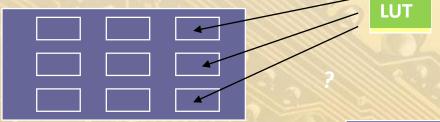
- Xilinx Inc. uno de los grandes líderes en la fabricación de FPGA.
- Intel (ex Altera) es el otro gran líder.
- <u>Lattice Semiconductor</u> FPGA basadas en tecnología Flash.
- Microsemi FPGAs basados en tecnología Flash y anti-fuse (aplicaciones espaciales)
- QuickLogic tiene productos basados en anti-fuse.
- Atmel-Microchip es uno de los fabricantes cuyos productos son reconfigurables. Se enfocaron en proveer microcontroladores AVR con FPGAs, en el mismo encapsulado.

Compilación de un circuito

Technology Mapping



Placement



Routing

