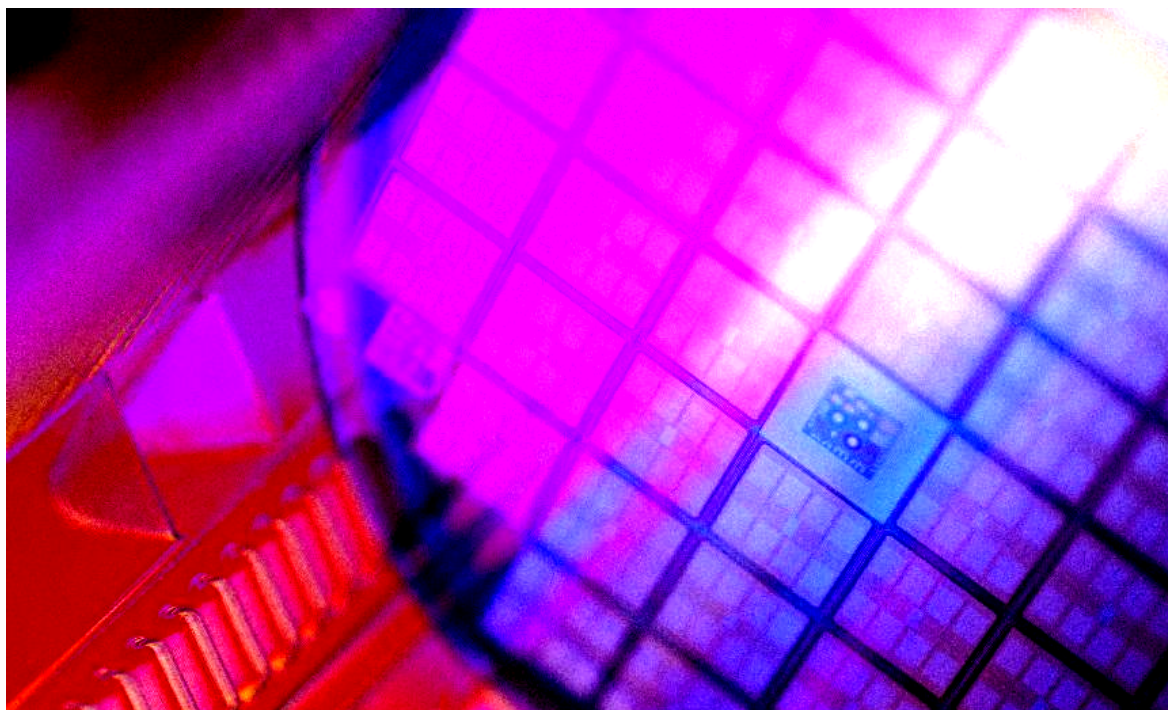


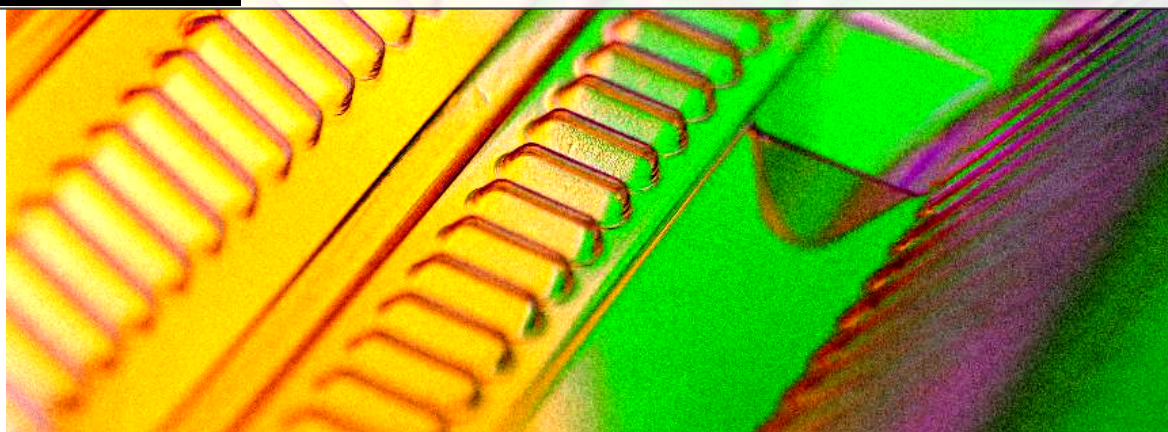
FES1301T03-V0.00



ZRtech

FPGA 开发套件 NIOS 实验教程

—NIOS 程序 EPCS 固化

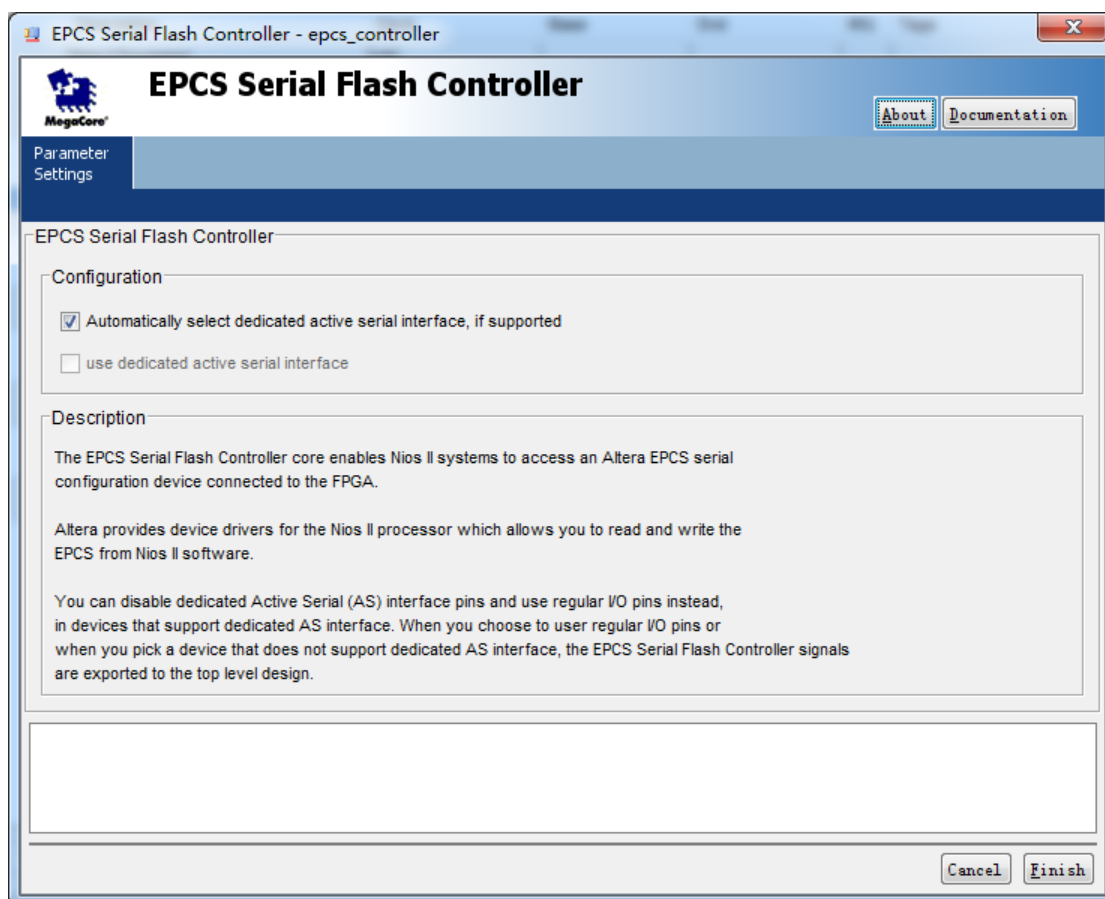


www.zr-tech.com

实验三、NIOS 程序 EPCS 固化

为 NIOS II 开发完成相应的软件之后，我们需要让开发板上电自动运行 NIOS II 程序。一般情况下，软件程序编译完成之后生成的二进制文件都是存入 NOR FLASH，FPGA 配置完成之后，自动从 NOR FLASH 读入二进制文件到 NIOS II 内存并开始运行。但是 NOR FLASH 封装大管脚多，对于 EP4CE6 来说太浪费，所以可以把程序固化在 EPCS FLASH 里，节省管脚和成本。

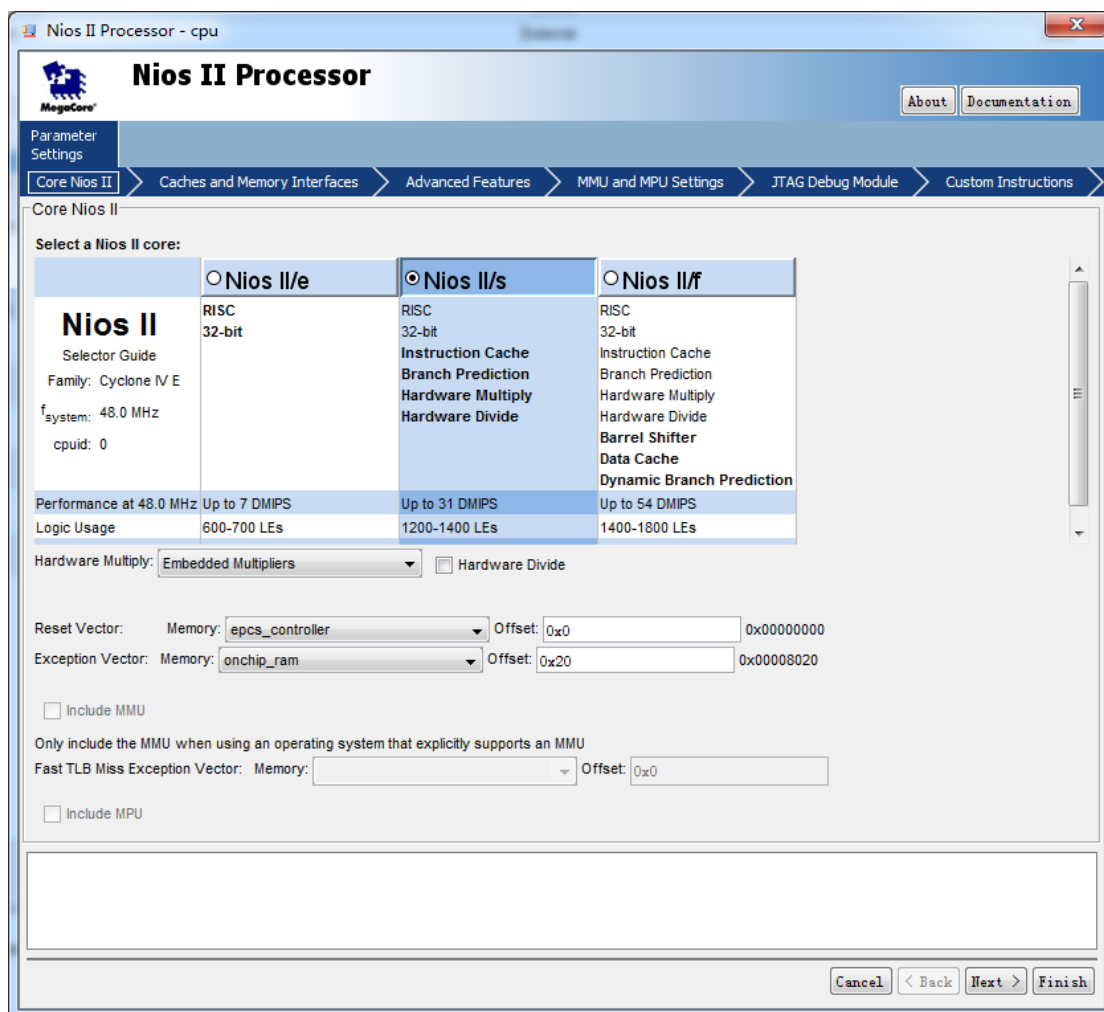
1. 首先需要在 SOPC 中增加 EPCS 串行 FLASH 控制器，这里几乎没有设置项，直接点击 Finish。



2. 回到 SOPC 界面，我们必须确保 EPCS 控制器的基地址设置为 0x00000000，并点击地址前的小锁，使其变成锁定状态。

Use	Conn...	Name	Description	Clock	Base	End	IRQ
<input checked="" type="checkbox"/>		<input type="checkbox"/> cpu	Nios II Processor	[clk]			
		instruction_master	Avalon Memory Mapped Master	clk			
		data_master	Avalon Memory Mapped Master	clk			
		jtag_debug_module	Avalon Memory Mapped Slave	clk			
<input checked="" type="checkbox"/>		<input type="checkbox"/> onchip_ram	On-Chip Memory (RAM or ROM)	[clk1]			
		s1	Avalon Memory Mapped Slave	clk	0x00008000	0x0000bfff	
<input checked="" type="checkbox"/>		<input type="checkbox"/> epcs_controller	EPCS Serial Flash Controller	clk			
		epcs_control_port	Avalon Memory Mapped Slave	clk	0x00000000	0x000007ff	
<input checked="" type="checkbox"/>		<input type="checkbox"/> sysid	System ID Peripheral	[clk]			
		control_slave	Avalon Memory Mapped Slave	clk	0x00001880	0x00001887	
<input checked="" type="checkbox"/>		<input type="checkbox"/> sys_clk_timer	Interval Timer	clk			
		s1	Avalon Memory Mapped Slave	clk	0x00001800	0x0000181f	

- 在 CPU 设置里必须把 Reset Vector 对应的 Memory 设置为 epcs_controller , 偏移地址设为 0x0。



4. 值得注意的是，EPCS 串行 FLASH 控制器的描述里写明如果选用的 FPGA 器件不支持 AS 加载模式，那么 EPCS 控制信号会被引出到 SOPC 顶层文件。例如我们选用的 EP4CE6 就是这样。

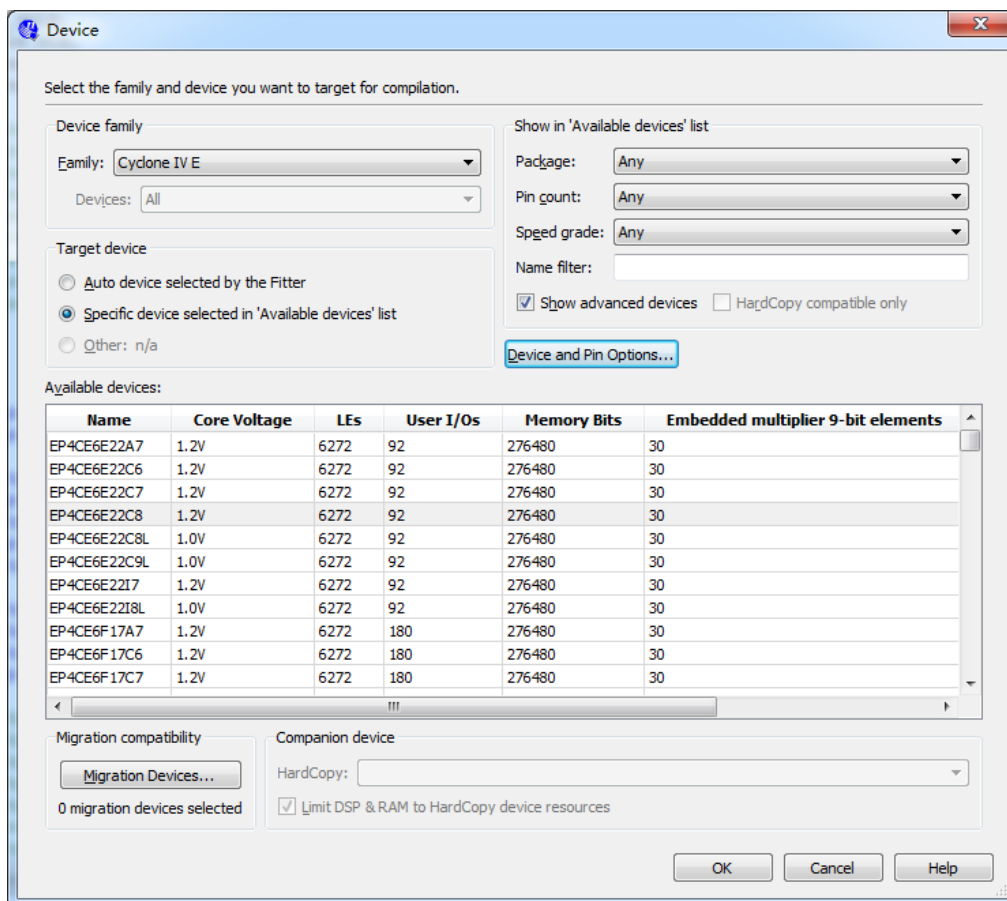
```
// The NIOS
ESPIER_I_niosII_standard_sopc ESPIER_I_niosII_standard_sopc_inst
(
    .clk                (clk),
    .reset_n            (resetn),

    .data0_to_the_epcs_controller    (epcs_data),
    .dclk_from_the_epcs_controller   (ep_dclk),
    .sce_from_the_epcs_controller    (epcs_ncs),
    .sdo_from_the_epcs_controller    (epcs_asdi)
```

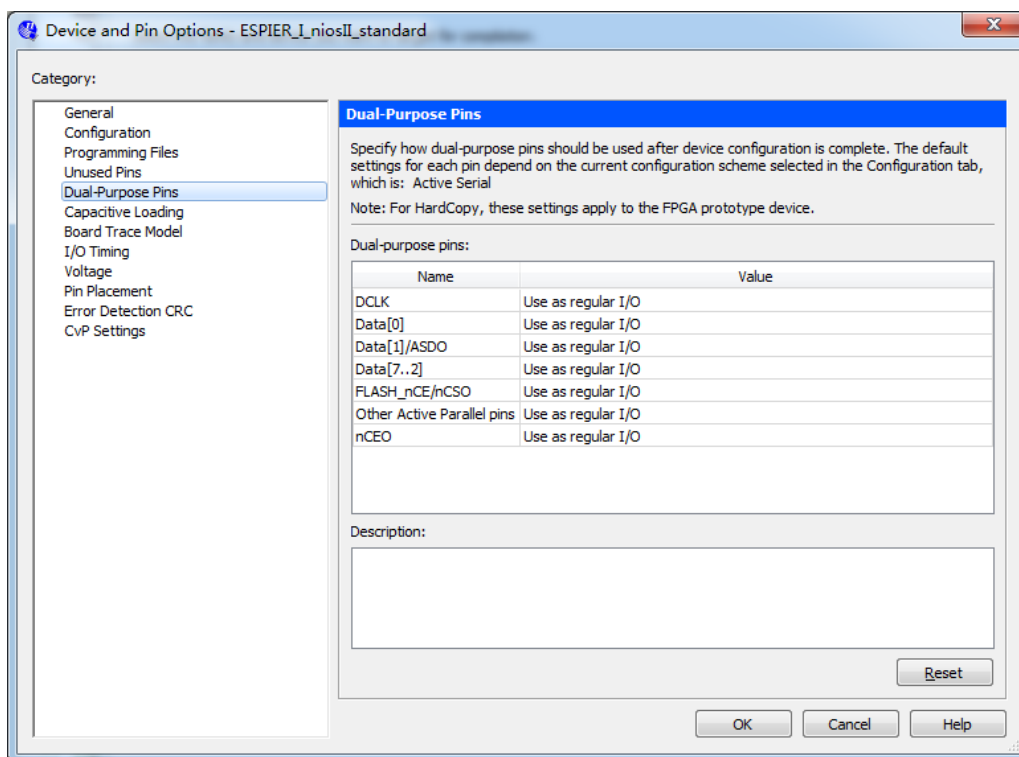
其中 epcs_data、ep_dclk、epcs_ncs、epcs_asdi 引入工程顶层文件对应到相应的管脚。

Node Name	Direction	Location	I/O Bank	VREF Group	I/O Standard
epcs_ncs	Output	PIN_8	1	B1_N0	3.3-V LV...default)
epcs_data	Input	PIN_13	1	B1_N0	3.3-V LV...default)
epcs_asdi	Output	PIN_6	1	B1_N0	3.3-V LV...default)
ep_dclk	Output	PIN_12	1	B1_N0	3.3-V LV...default)

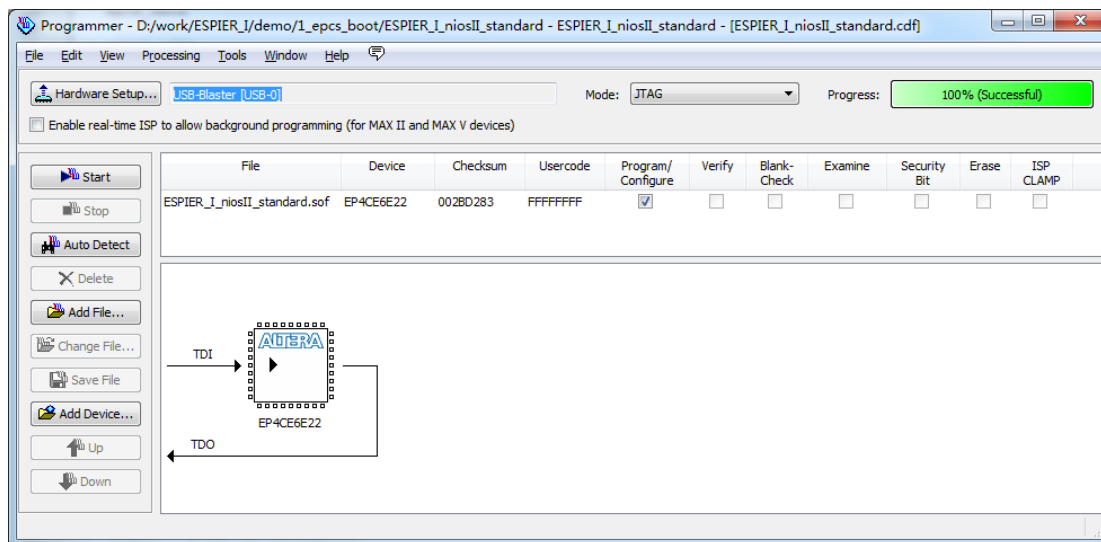
5. 另外还需要设置复用管脚在 FPGA 配置完成后的用途。点击 Quartus 菜单 Assignments 下的 Device。



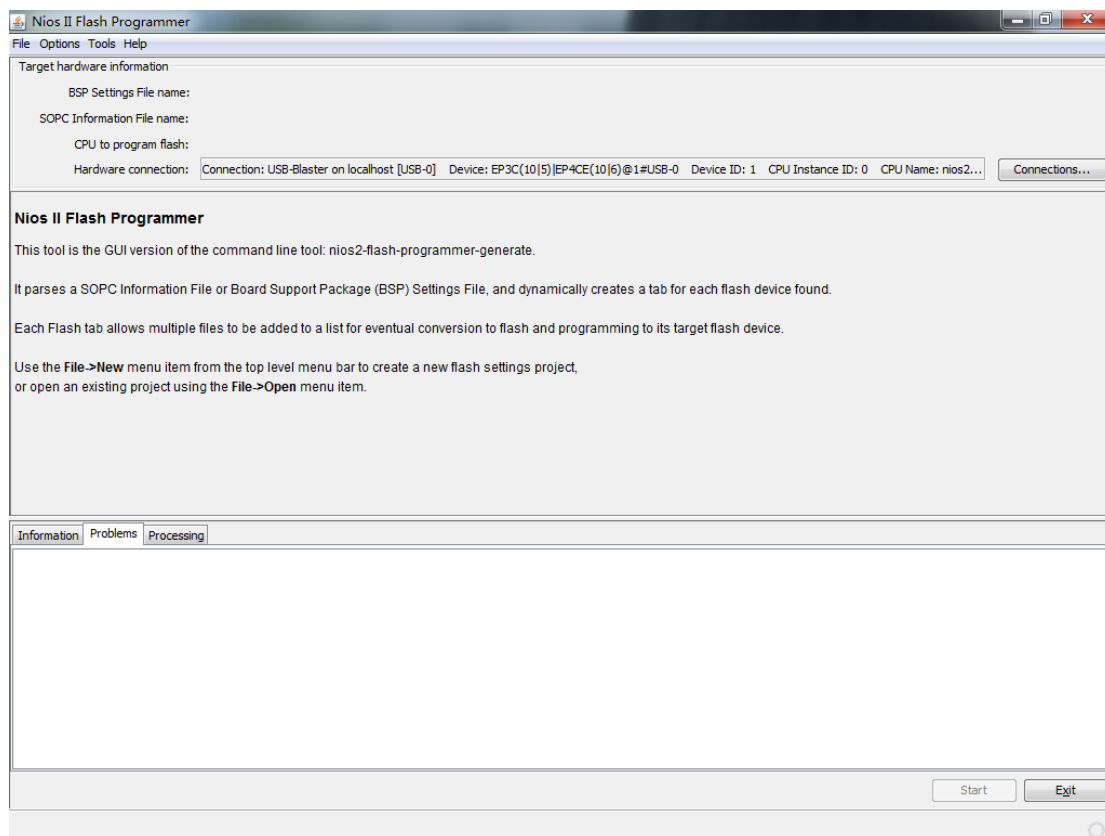
6. 再点击 Device and Pin Options , 选中 Daul-Purpose Pins , 设置如下 :



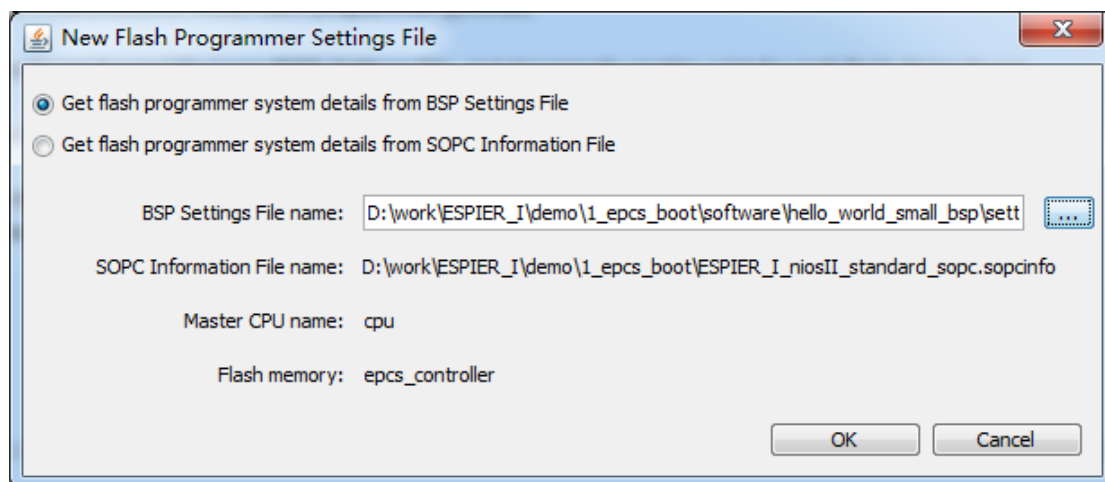
7. 编译后生成 SOF 文件，对 FPGA 进行配置。



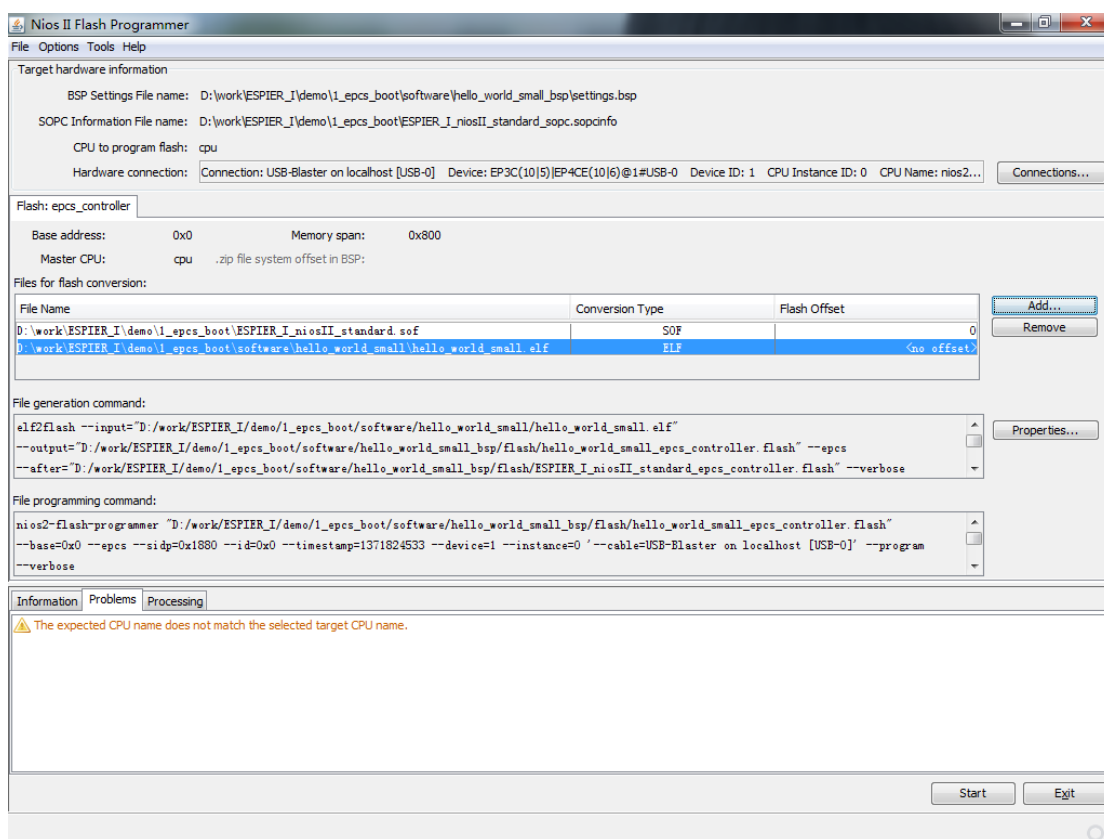
8. 进入 Eclipse 开发环境进行软件开发。完成软件开发之后生成 elf 二进制文件，我们就可以对 EPCS 进行固化了。点击 Eclipse 菜单 NIOS II 选中 Flash Programmer。



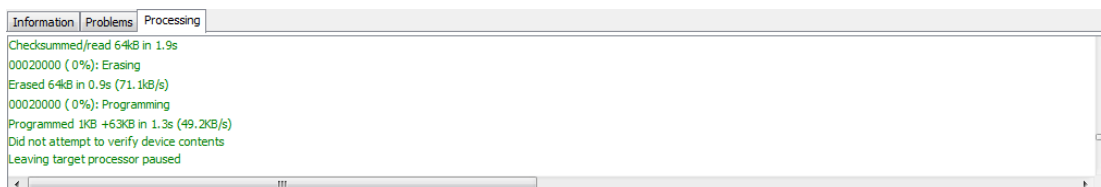
9. 点击 File 选择 New，在这里有 2 种方式来设置编程器，一种是通过 Eclipse 产生的 BSP 文件，另外一种是通过 SOPC 文件，两种方式的结果实际是一样，这里我们选择 BSP 方式。



10. 然后选择需要转换为 Flash 内容的文件，其他设置保持默认即可。



11. 点击 Start，开始对 EPCS Flash 进行编程，完成后显示如下



12. 重新上电或者按下复位按钮，NIOS II 程序即可运行。

文档内部编号：FES1301T03

编号说明：

首一字母：F-FPGA系列

首二字母：L-理论类 E-实验类 T-专题类

首三字母：C-普及类 Q-逻辑类 S-软核类

数字前两位：代表年度

数字后两位：同类文档顺序编号

尾字母/数字：C目录，T正文，数字表示章节号

修订记录

版本号	日期	描述	修改人
0.00	2013.9.25	FES1301T03 文档建立	kdy