

Instituto Tecnológico de Costa Rica

Escuela de Ingeniería en Computadores



Fundamentos de Arquitectura de Computadores

Taller #1

Compuertas y consideraciones eléctricas

Estudiante	Carné
Andrés Rodríguez Rojas	2019279722
Óscar Soto Varela	2020092336

Profesor:

Luis Chavarría Zamora

06/03/2025

Sesión asincrónica semana 2

Compuertas y consideraciones eléctricas

Fecha de asignación: 25 febrero 2025

Grupo: 2 personas

Fecha de entrega: 6 marzo 2025

Profesores: Luis Chavarría Zamora

1. Descripción

En el ámbito de arquitectura de computadores es importante conocer los límites del hardware y las formas de medir sus características eléctricas. Por esta razón este tipo de actividades se realizarán en este taller, para mejorar el nivel de abstracción de los sistemas.

2. Simulación

Conteste las siguientes preguntas con referencias verificadas en cada una:

1. ¿Qué es un modelo SPICE? ¿Usa operaciones matriciales? ¿Cómo lo usan? **(10 pts)**
2. ¿Qué son compuertas de drenaje o colector abierto? ¿Cómo se debe conectar al sistema? **(10 pts)**
3. ¿Cómo se importa un modelo SPICE en LTSPICE? De los pasos **(10 pts)**
4. Usando un modelo SPICE de cada compuerta en el software LTSPICE con su integrado obtenga en una sola imagen las entradas y salidas de la tabla de verdad de las siguientes compuertas: **(30 pts)**
 - a) Buffer.
 - b) NOT.
 - c) AND.
 - d) NAND.
 - e) OR.
 - f) NOR.
 - g) XOR.

Obtenga lo siguiente:

- a) Imagen con tabla de verdad en tiempo de cada compuerta (puede ser CMOS o TTL) **(5 pts)**. No usar transistor genérico en una sola imagen, use períodos para realizar la inducción perfecta.
- b) Grafique los tiempos de subida y bajada de cada una de las compuertas propuestas anteriormente indicadas, en tensión. Etiquete los tiempos importantes como tiempos de propagación, contaminación. Discuta los resultados y relaciónelos con la teoría **(35 pts)**.

3. Implementación

Usando una batería de 9V, un regulador de 5V y un LED (dimensione la resistencia para iluminar correctamente), obtenga la tabla de verdad de las compuertas: NOT, AND, OR, XOR, NAND, NOR. **No use jumpers o cables ni switches, use botones con resistencias de pull-up o pull-down.** Esto deberá ser presentado en la oficina del profesor en protoboard funcional con cita previa **(30 pts)**.

Para esta parte no es necesario documento, solo con la defensa es suficiente.

4. Entregable

Se debe de subir en la sección de Evaluaciones los siguientes archivos en una carpeta comprimida en formato **.zip** con lo siguientes documentos:

1. PDF con la parte simulada, de la sección 2. El documento debe contar con introducción, desarrollo y conclusiones del trabajo realizado (con referencias). Estas deben tener títulos explícitos.
2. La sección 3 no requiere documentación, solo defensa.

Los PDF pueden ser realizado en Word o \LaTeX , lo mostrado debe ser legible.

Si tienen dudas puede escribir al profesor al [correo electrónico de Luis Chavarría](#). **Los documentos serán sometidos a control de plagios.** La entrega se debe realizar por medio del TEC-Digital en la pestaña de evaluación. Después de las 11:59 pm se rebajará un punto por minuto.

I. INTRODUCCIÓN

A través de este trabajo, se profundizará sobre el funcionamiento de diversas compuertas lógicas y su comportamiento, tanto a la hora de simularlas utilizando el software de simulación de circuitos LTSPICE, como al ensamblarlas prácticamente en un circuito real. A su vez, se detallará sobre el uso de modelos SPICE específicos y la forma de importarlos para utilizarlos en LTSPICE, con el fin de lograr simulaciones mas certeras y garantizar resultados más coincidentes con los esperables en un posible circuito real.

II. DESARROLLO: SIMULACIÓN

II-A. ¿Qué es un modelo SPICE?

Un modelo SPICE de un componente electrónico es una representación matemática detallada que describe el comportamiento eléctrico de dicho componente en diversas condiciones de operación. Estos modelos resultan fundamentales en simulaciones de circuitos, ya que permiten predecir con precisión cómo responderá cada componente dentro de un circuito específico. Del mismo modo, los simuladores SPICE resultan cruciales a la hora de representar el funcionamiento de un circuito real, a través de un modelo digital que emplea el uso de los componentes SPICE coincidentes con los componentes utilizados en el circuito real; de modo que permiten realizar un análisis del circuito previo al ensamblado de los componentes, reduciendo la existencia de daños o funcionamientos indebidos dentro del circuito final y por ende, dentro de sus posibles aplicaciones [3].

Los modelos SPICE realizan un análisis matricial de los circuitos, por lo que llevan a cabo diferentes operaciones matriciales que les permiten simular para el usuario, el funcionamiento del circuito en el tiempo. Dicho proceso consiste de una primera etapa en la que se realiza un análisis de todos los nodos del circuito, cuyas ecuaciones son escritas en disposición de matriz. Posteriormente, la matriz de ecuaciones es resuelta a partir de métodos como el método de eliminación de Gauss o de Gauss-Jordan, el de factorización L-U, el método de Newton o de Quasi-Newton o diferentes técnicas de integración numérica. De modo que, finalmente se concluye el análisis del circuito dado, una vez que se conocen las propiedades de todos sus nodos [4].

II-B. ¿Qué son compuertas de drenaje o colector abierto?

Las compuertas de drenaje o colector abierto, según lo explica Floyd (2006) son compuertas con un tipo de configuración que no pueden generar una señal de alto nivel (HIGH), estas sólo pueden asegurar por sí mismas la salida de un estado de bajo nivel (LOW) o permanecer en un estado de alta impedancia. Y para lograr un estado de alto nivel (HIGH) se debe conectar una resistencia de pull-up la cual va conectada a una fuente de tensión. Esto permite que aunque los transistores que se utilizan solo pueden manipular unidades bajas de corriente o tensión, poder controlar la alimentación con mayor tensión y corriente a otras partes del circuito[1].

II-C. ¿Cómo se importa un modelo SPICE en LTSPICE?

Importar un modelo SPICE de un componente en LTSPICE es un proceso sencillo que permite disponer del modelo real de un componente, dentro del simulador de circuitos, con el fin de garantizar el correcto funcionamiento del circuito final y mantener la precisión de las mediciones que se realicen sobre el circuito, una vez que este se encuentre ensamblado. Para ello, es necesario seguir el proceso que se detalla a continuación:

1. En primera instancia, es necesario descargar el modelo SPICE del componente deseado, el cual es facilitado por el fabricante del componente y puede encontrarse en distintos tipos

de archivo: .lib o .cir (Si el modelo SPICE descargado se encuentra dentro de un archivo comprimido, es necesario descomprimir dicho archivo primero). Para efectos de proceso, se detallará el proceso de modelos cuya extensión sea .cir, sin embargo, también se considerará el proceso a seguir para archivos cuya extensión sea .lib.

2. Para modelos .lib:

- a) Una vez conseguido el modelo en formato .lib, es necesario incluir dicho archivo en el directorio del proyecto de LTSPICE.
- b) Posteriormente, utilizando el administrador de directivas SPICE de LTSPICE, se incluirá el archivo dentro del proyecto de LTSPICE, utilizando el comando ".include [nombre-del-archivo].lib"
- c) Ahora, es necesario agregar un componente integrado de LTSPICE coincidente con el componente del cual se cuenta con el modelo SPICE, agregándolo en el espacio adecuado del circuito y realizando las conexiones necesarias.
- d) Abriendo el archivo .lib utilizando un editor de texto, se debe copiar el modelo (.model) que se encuentra en este archivo.
- e) Una vez copiado el modelo (.model), es necesario incluirlo utilizando el administrador de directivas SPICE de LTSPICE.
- f) Finalmente, es oportuno identificar el nombre del modelo (usualmente coincide con el nombre del archivo .lib descargado) y, haciendo clic derecho en el componente agregado en el paso c), se debe escribir el nombre del modelo en el espacio denominado como "SPICE model" del componente.

Una vez realizados los pasos anteriormente listados, el modelo SPICE del componente se encontrará debidamente agregado y sus efectos serán diferenciables dentro del circuito final.

3. Para modelos .cir:

- a) Una vez descargado el modelo .cir del componente, es necesario abrirlo utilizando LTSPICE, para ello, se debe hacer clic en ^Archivo"("File"), ^Abrir"(.open") y abrir el archivo descargado.
- b) En el archivo abierto, es necesario localizar el subcircuito (.subckt), haciendo clic derecho sobre el subcircuito, es pertinente crear un símbolo de LTSPICE (Çreate symbol").
- c) Al hacer clic en la creación de un nuevo símbolo, se abrirá un editor gráfico en el que es posible modificar las terminales y etiquetas del símbolo creado, sin embargo, esto no es necesario. Para finalizar la creación del nuevo símbolo, solamente es necesario hacer clic en "Guardar"("Save").
- d) Una vez guardado el símbolo dentro del directorio del proyecto de LTSPICE, este podrá ser agregado como un componente según el proceso tradicional de LTSPICE: Haciendo clic en Çomponente"(Çomponent"), buscando el componente creado y agregándolo dentro del circuito (conectando sus terminales adecuadamente).

Al finalizar el proceso detallado anteriormente, el modelo SPICE del componente se encontrará debidamente agregado y será completamente funcional dentro del circuito final.

II-D. Simulación de compuertas en LTSPICE utilizando su modelo SPICE

A continuación, se muestra una simulación de diferentes compuertas lógicas, las cuales fueron agregadas en LTSPICE según sus modelos SPICE (obtenidos de las hojas de datos facilitadas por el fabricante Texas Instruments), utilizando el proceso para archivos .cir descrito en la sección anterior [2].

II-D1. Buffer:

- Tabla de verdad en el tiempo:

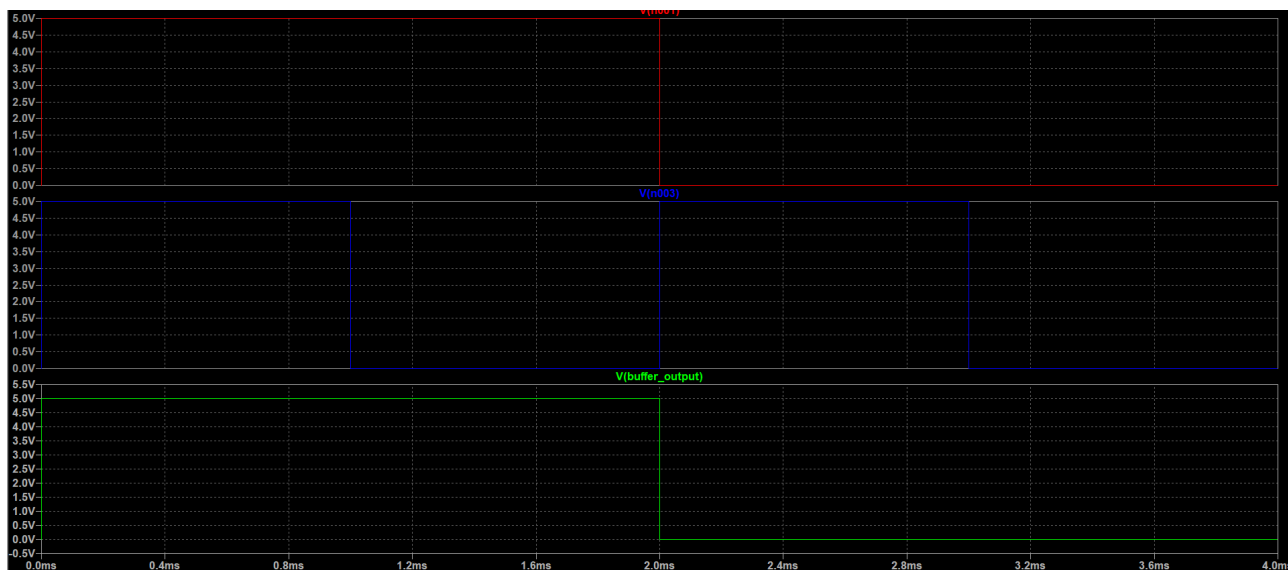


Figura 1: Tabla de verdad de compuerta buffer.

- Tiempo de subida:

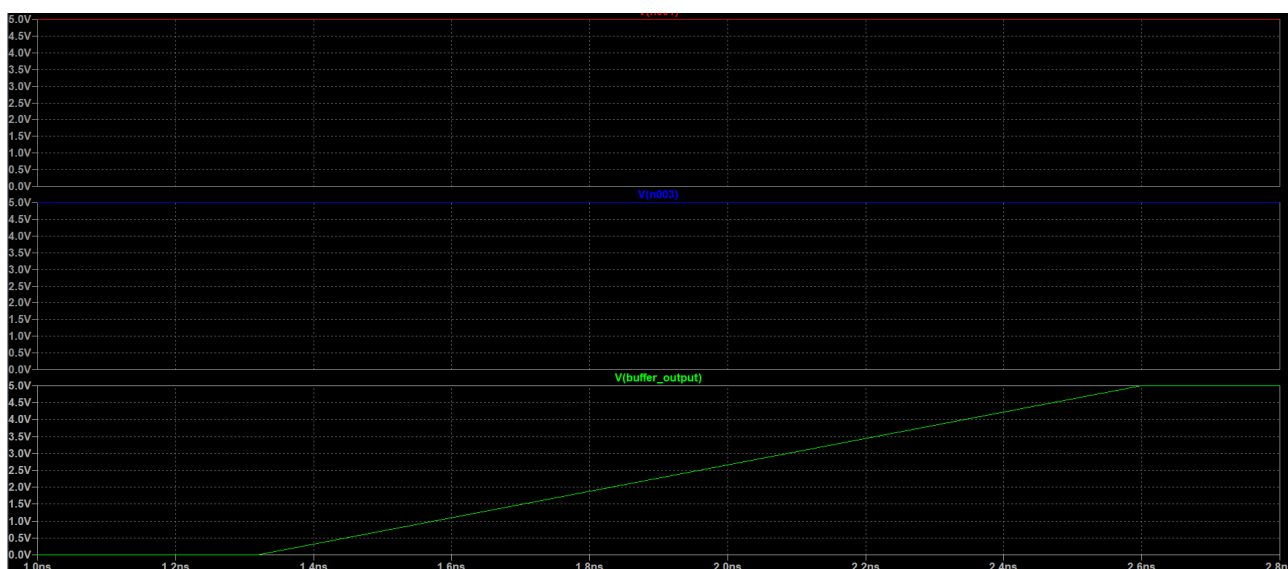


Figura 2: Tiempo de subida de compuerta buffer.

- Tiempo de bajada:

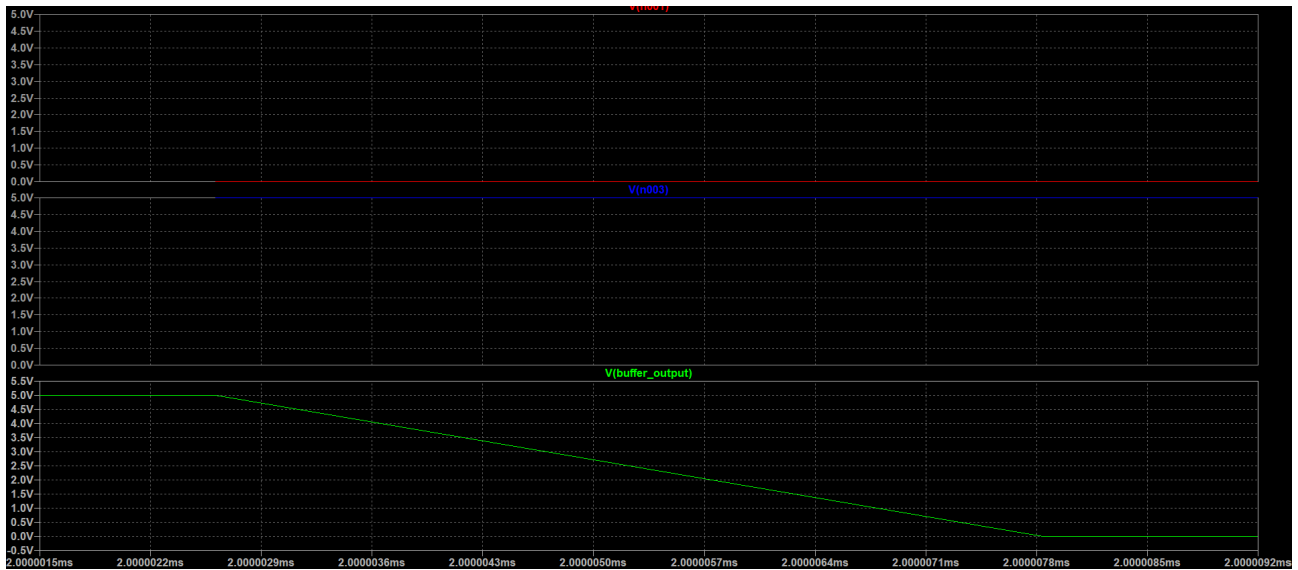


Figura 3: Tiempo de bajada de compuerta buffer.

Consideraciones técnicas de funcionamiento: Según la información del fabricante del componente utilizado para la simulación de este circuito, se espera un tiempo de transición de estado de menos de $5ns$; el tiempo de subida de esta compuerta fue de aproximadamente $1,3ns$, mientras que el tiempo de bajada de la misma fue de aproximadamente $4,8ns$, por lo cual, se considera que los tiempos de transición de estado obtenidos a través de la simulación, fueron correctos y corresponden a los datos esperados según la información técnica provista por el fabricante.

II-D2. NOT:

- Tabla de verdad en el tiempo:



Figura 4: Tabla de verdad de compuerta NOT.

- Tiempo de subida:

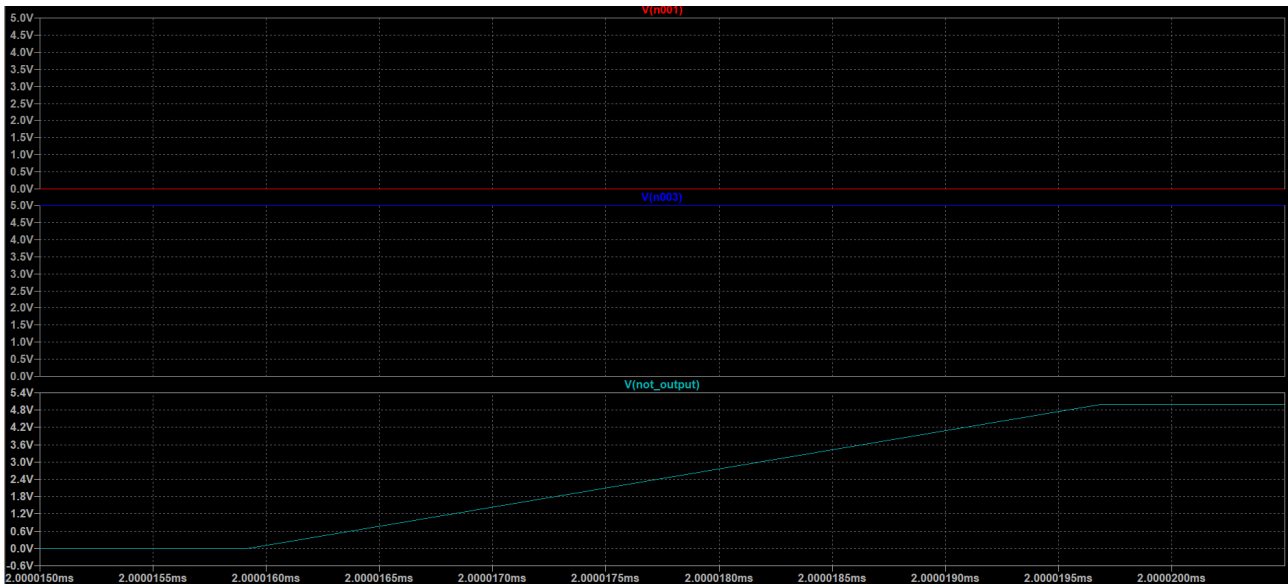


Figura 5: Tiempo de subida de compuerta NOT.

- Tiempo de bajada:

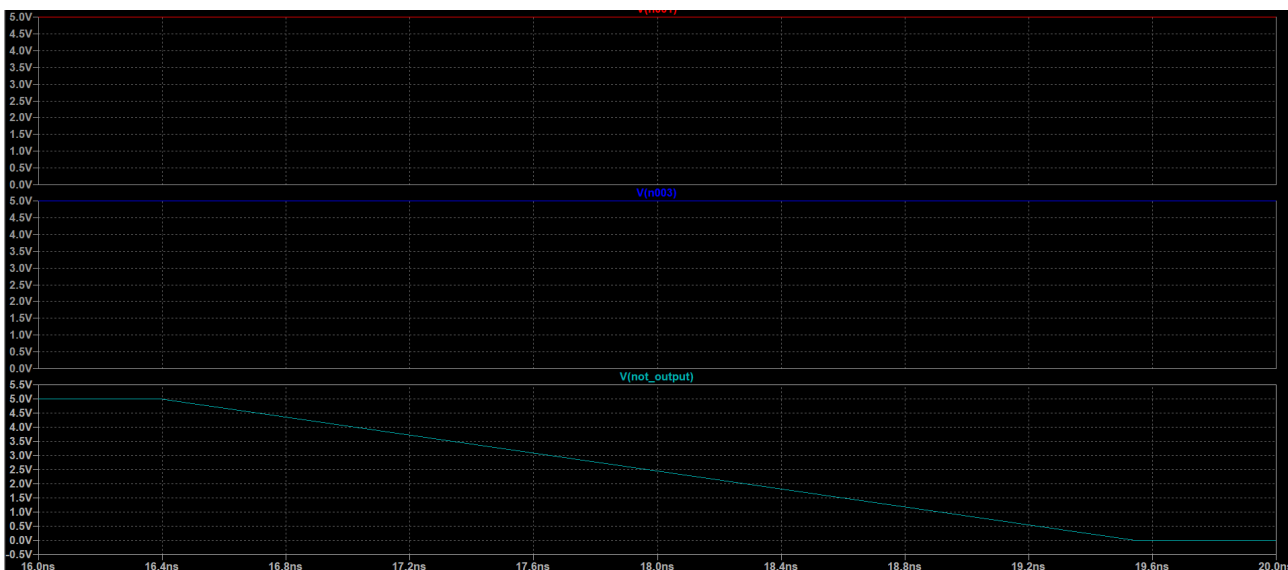


Figura 6: Tiempo de bajada de compuerta NOT.

Consideraciones técnicas de funcionamiento: Según la información del fabricante del componente utilizado para la simulación de este circuito, se espera un tiempo de transición de estado de menos de $5ns$; el tiempo de subida de esta compuerta fue de aproximadamente $3,8ns$, mientras que el tiempo de bajada de la misma fue de aproximadamente $3,1ns$, por lo cual, se considera que los tiempos de transición de estado obtenidos a través de la simulación, fueron correctos y corresponden a los datos esperados según la información técnica provista por el fabricante.

II-D3. AND:

- Tabla de verdad en el tiempo:



Figura 7: Tabla de verdad de compuerta AND.

- Tiempos de subida:

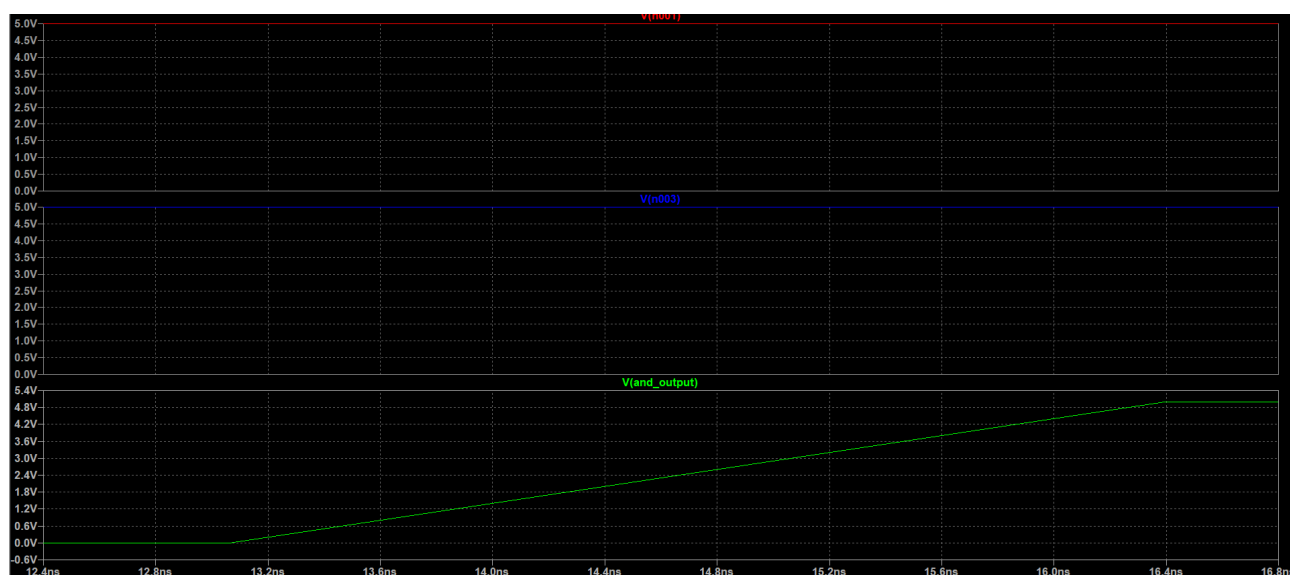


Figura 8: Tiempo de subida de compuerta AND.

- Tiempos de bajada:



Figura 9: Tiempo de bajada de compuerta AND.

Consideraciones técnicas de funcionamiento: Según la información del fabricante del componente utilizado para la simulación de este circuito, se espera un tiempo de transición de estado de menos de $5ns$; el tiempo de subida de esta compuerta fue de aproximadamente $3,4ns$, mientras que el tiempo de bajada de la misma fue de aproximadamente $3,6ns$, por lo cual, se considera que los tiempos de transición de estado obtenidos a través de la simulación, fueron correctos y corresponden a los datos esperados según la información técnica provista por el fabricante.

II-D4. NAND:

- Tabla de verdad en el tiempo:



Figura 10: Tabla de verdad de compuerta NAND.

- Tiempos de subida:

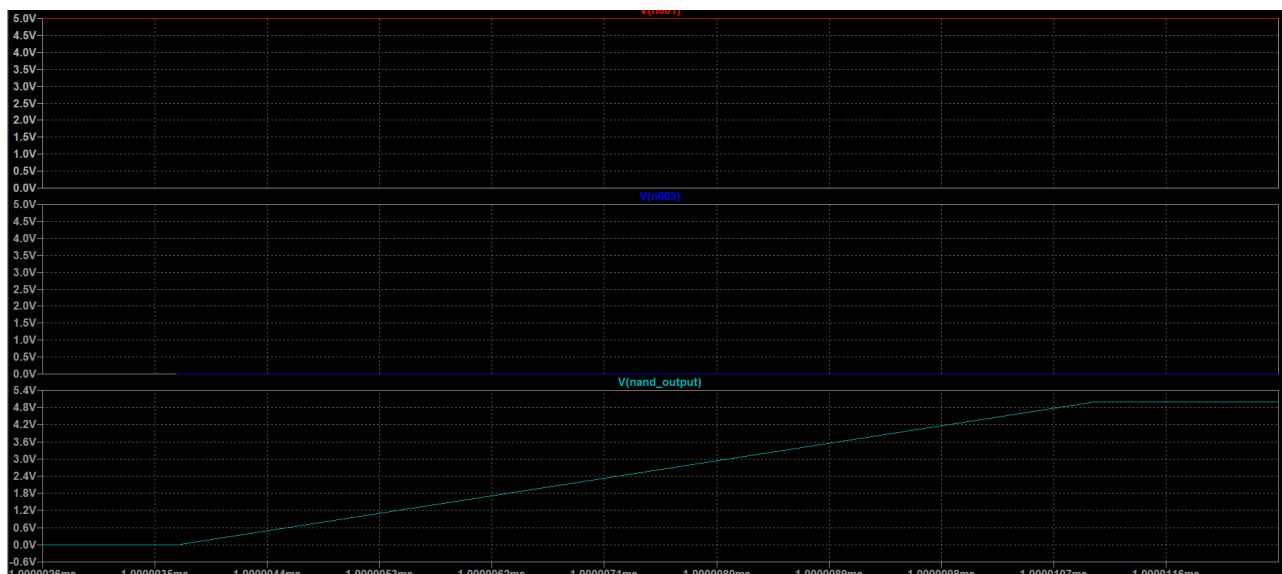


Figura 11: Tiempo de subida de compuerta NAND.

■ Tiempos de bajada:

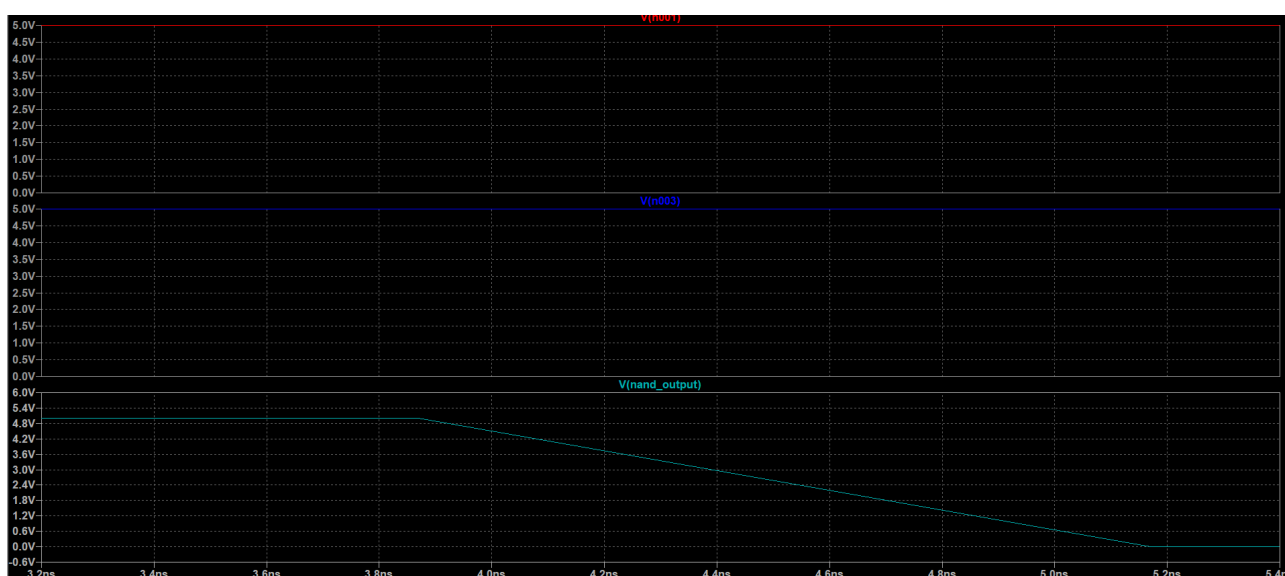


Figura 12: Tiempo de bajada de compuerta NAND.

Consideraciones técnicas de funcionamiento: Según la información del fabricante del componente utilizado para la simulación de este circuito, se espera un tiempo de transición de estado de menos de $5ns$; el tiempo de subida de esta compuerta fue de aproximadamente $4,9ns$, mientras que el tiempo de bajada de la misma fue de aproximadamente $1,2ns$, por lo cual, se considera que los tiempos de transición de estado obtenidos a través de la simulación, fueron correctos y corresponden a los datos esperados según la información técnica provista por el fabricante.

II-D5. OR:

■ Tabla de verdad en el tiempo:



Figura 13: Tabla de verdad de compuerta OR.

- Tiempos de subida:

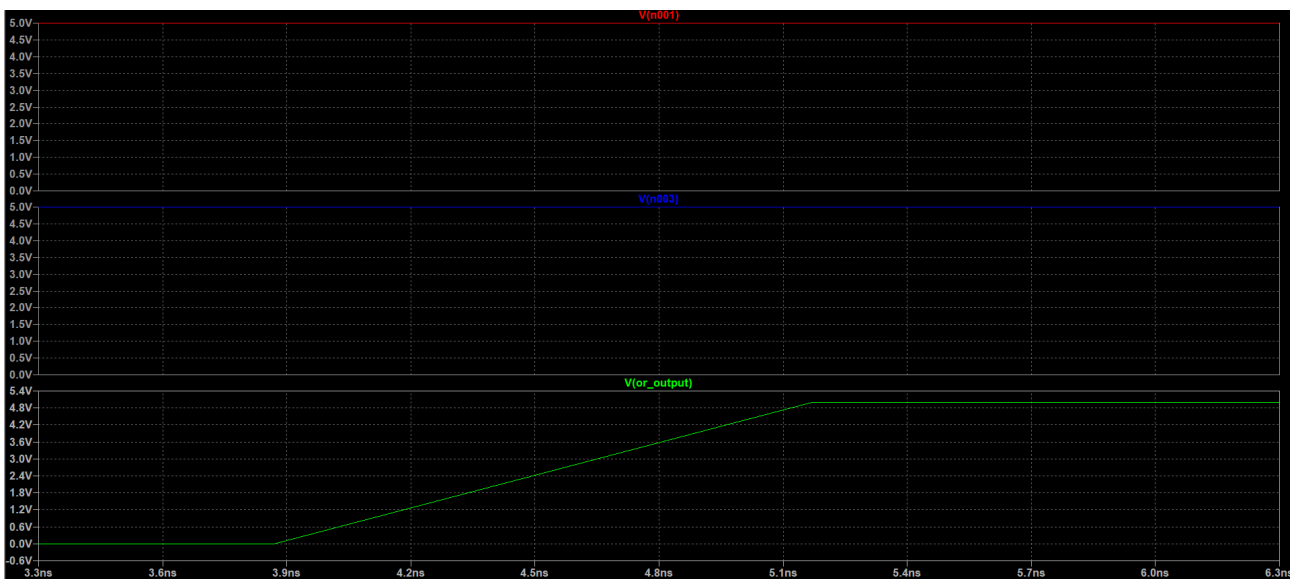


Figura 14: Tiempo de subida de compuerta OR.

- Tiempos de bajada:

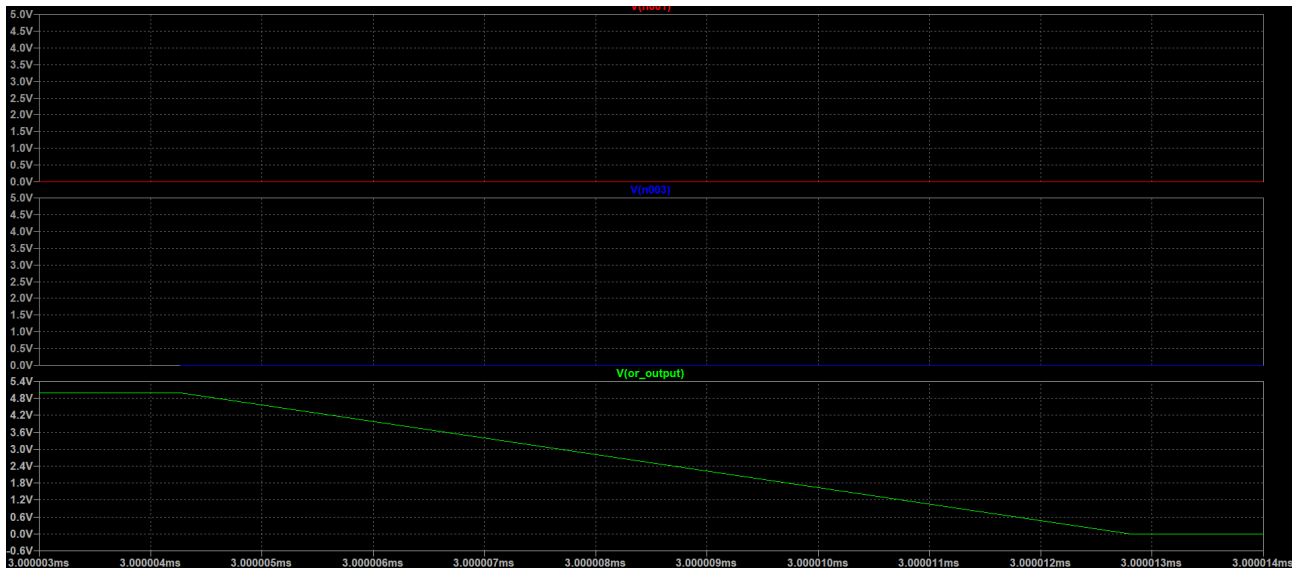


Figura 15: Tiempo de bajada de compuerta OR.

Consideraciones técnicas de funcionamiento: Según la información del fabricante del componente utilizado para la simulación de este circuito, se espera un tiempo de transición de estado de menos de $5ns$; el tiempo de subida de esta compuerta fue de aproximadamente $1,4ns$, mientras que el tiempo de bajada de la misma fue de aproximadamente $4,9ns$, por lo cual, se considera que los tiempos de transición de estado obtenidos a través de la simulación, fueron correctos y corresponden a los datos esperados según la información técnica provista por el fabricante.

II-D6. NOR:

- Tabla de verdad en el tiempo:



Figura 16: Tabla de verdad de compuerta NOR.

- Tiempos de subida:

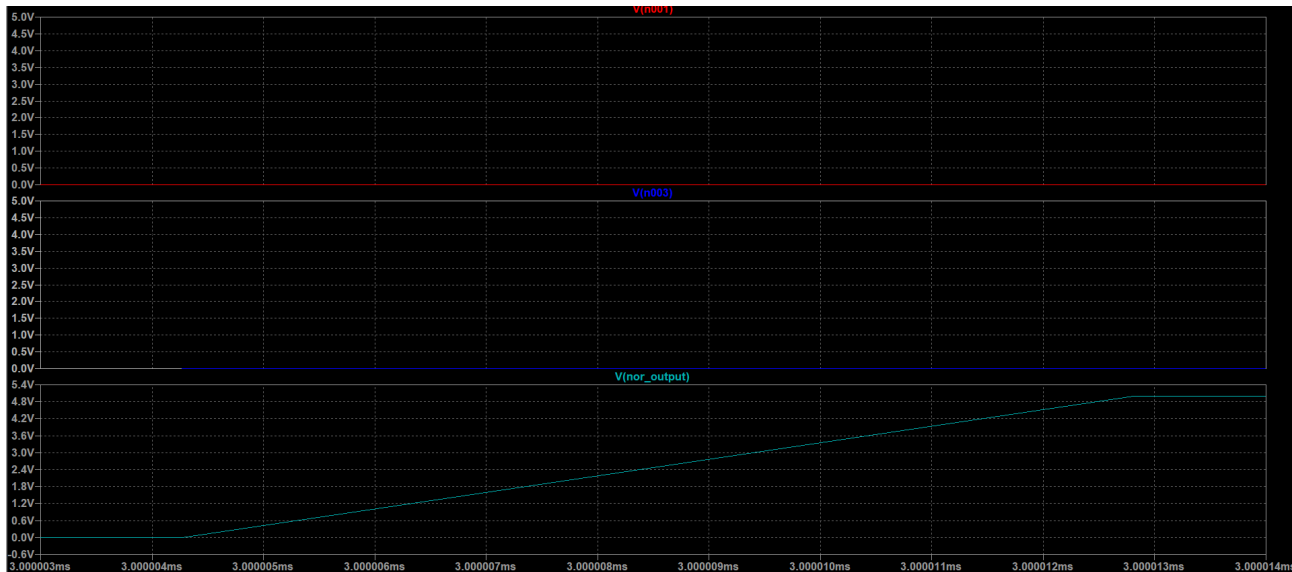


Figura 17: Tiempo de subida de compuerta NOR.

■ Tiempos de bajada:

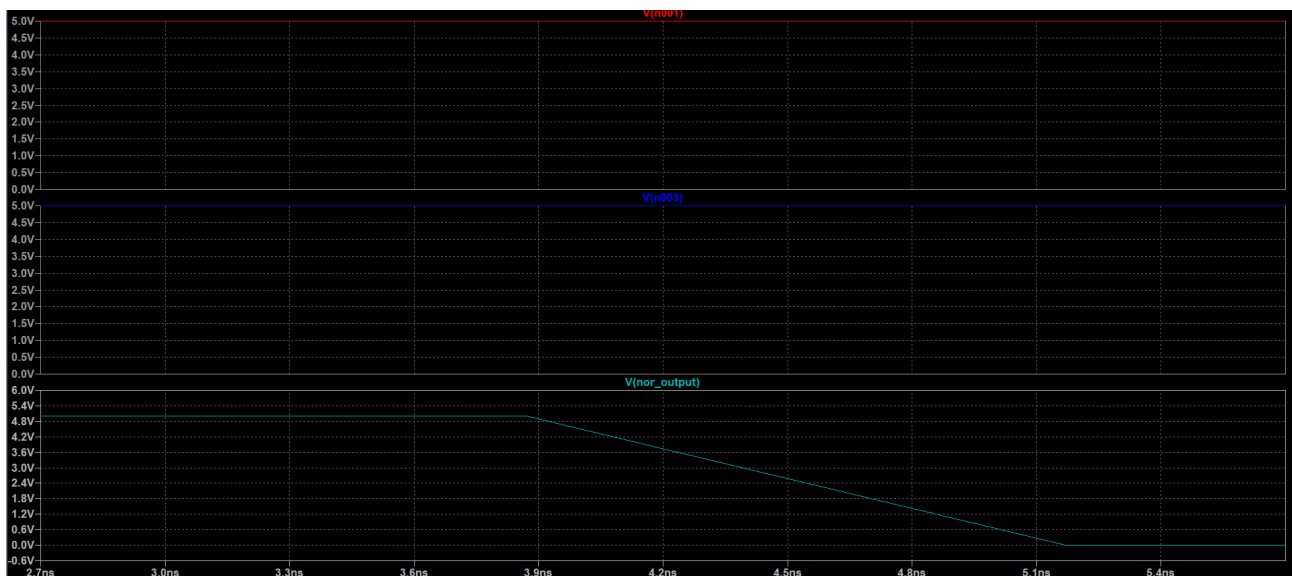


Figura 18: Tiempo de bajada de compuerta NOR.

Consideraciones técnicas de funcionamiento: Según la información del fabricante del componente utilizado para la simulación de este circuito, se espera un tiempo de transición de estado de menos de $5ns$; el tiempo de subida de esta compuerta fue de aproximadamente $4,8ns$, mientras que el tiempo de bajada de la misma fue de aproximadamente $1,3ns$, por lo cual, se considera que los tiempos de transición de estado obtenidos a través de la simulación, fueron correctos y corresponden a los datos esperados según la información técnica provista por el fabricante.

II-D7. XOR:

■ Tabla de verdad en el tiempo:



Figura 19: Tabla de verdad de compuerta XOR.

■ Tiempos de subida:

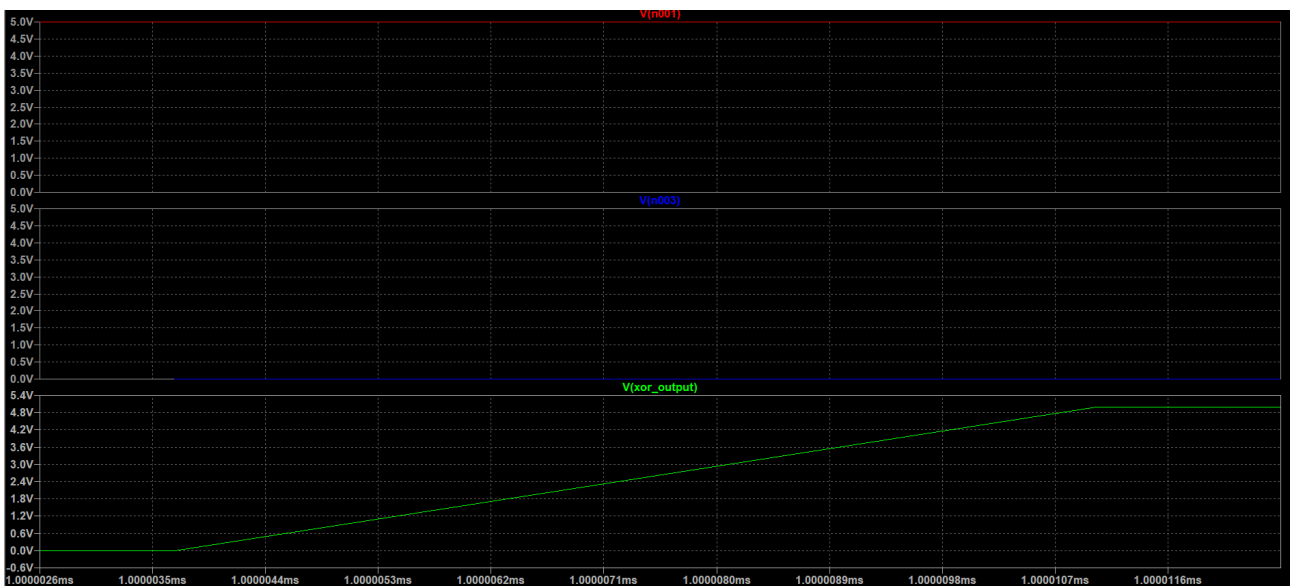


Figura 20: Tiempo de subida de compuerta XOR.

■ Tiempos de bajada:

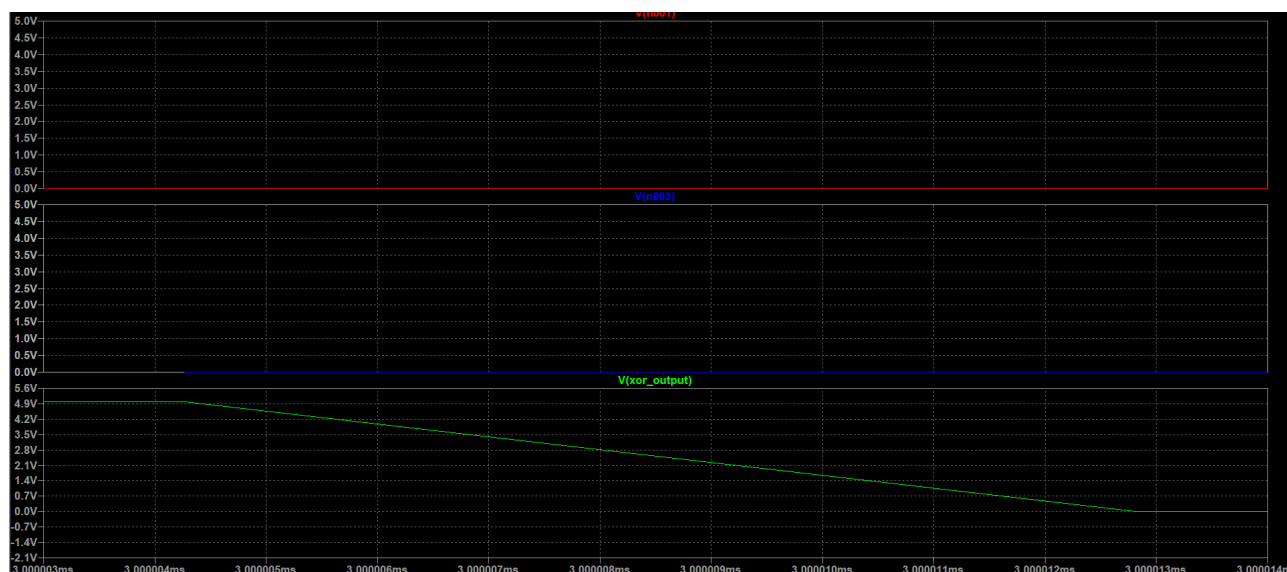


Figura 21: Tiempo de bajada de compuerta XOR.

Consideraciones técnicas de funcionamiento: Según la información del fabricante del componente utilizado para la simulación de este circuito, se espera un tiempo de transición de estado de menos de $5ns$; el tiempo de subida de esta compuerta fue de aproximadamente $4,9ns$, mientras que el tiempo de bajada de la misma fue de aproximadamente $4,7ns$, por lo cual, se considera que los tiempos de transición de estado obtenidos a través de la simulación, fueron correctos y corresponden a los datos esperados según la información técnica provista por el fabricante.

III. CONCLUSIONES

Según el análisis realizado, tanto teórica como prácticamente a lo largo de este informe, fue posible demostrar e identificar el comportamiento de diferentes compuertas lógicas, las cuales son claves a la hora de diseñar circuitos lógicos discretos, junto con sus aplicaciones en el ámbito de la electrónica moderna. Asimismo, fue posible ejemplificar sobre el uso de componentes reales, a la hora de realizar simulaciones de circuitos físicos utilizando la herramienta LTSPICE, el cual representa un hecho clave para la prueba de circuitos reales y su funcionamiento, ya que permite alcanzar resultados más aproximados a las mediciones que se realicen en un circuito específico.

IV. REFERENCIAS BIBLIOGRÁFICAS

- [1] Thomas L Floyd. *Fundamentos de sistemas digitales*. 2006.
- [2] Texas Instruments. *Logic gates*. 2025-02-27. 2025. URL: https://www.ti.com/logic-voltage-translation/logic-gates/overview.html?keyMatch=logic%20gates&tisearch=universal_search.
- [3] Zachariah Peterson. *¿Qué es una simulación SPICE en el diseño electrónico?* 2021. URL: <https://resources.altium.com/es/p/what-spice-simulation-electronics-design> (visitado 25-02-2025).
- [4] José Ernesto Rayas-Sánchez. *Introducción a la simulación de circuitos con SPICE*. 2020. URL: https://desi.iteso.mx/erayas/documents/cad_course/lectures/SPICE/spice_intro.pdf (visitado 25-02-2025).