Arquitctura de Computadores I Prof. Ing. Luis Chavarría Zamora.

Práctica. Diseño de un computador

Se requiere diseñar un computador utilizando un microprocesador ARMv4, con tamaño de dirección máxima de 32 bits, y los chips de soporte necesarios según las características del problema.

Descripción del problema

El sistema debe poseer 32KB de memoria de programa y 64KB de memoria de datos. Además una frecuencia de operación de 1MHz. Se cuenta únicamente con chips de memoria de 32KB.

El sistema responde al siguiente proceso:

El usuario interactúa por medio del teclado que se muestra en la figura 1, por medio de la siguiente secuencia:

- 1. Al presionar la tecla 0, se genera un reset general en el sistema.
- 2. Al presionar la tecla 1, el sistema entra en modo de operación 1.
- 3. Al presionar cualquier otra tecla, el sistema entra en modo de operación 2.

Modos de operación:

<u>Modo 1:</u> En el modo de operación 1, el sistema debe realizar un proceso de muestro determinístico de señales de vibración (8 bits), provenientes de un acelerómetro inteligente (figura 2), con una frecuencia de 1KHz. A cada muestra se le debe sumar un offset de 0x20 y el resultado se debe almacenar en memoria, iniciando en la posición 0x80000H. Al realizar 4096 muestras, el sistema debe hacer una transferencia masiva de memoria con los datos adquiridos hacia un módulo de Hardware que calcula la Transformada discreta de Fourier. Este módulo, a su vez, toma 5000 ciclos de reloj en terminar su proceso y al finalizar, debe escribir los resultados (8192 datos) a memoria, empezando en la dirección 0x81000H.

<u>Modo 2</u>: En el modo de operación 2, el sistema deberá mostrar el mensaje "Presiona la tecla 1 para iniciar el proceso o 0 para reiniciar el sistema" en un dispositivo LCD, como el que se muestra en la figura 3.

Para el problema descrito anteriormente:

- 1. Describa la estrategia de administración de los dispositivos de E/S de manera que haga el uso más eficiente de los recursos de hardware disponibles.(5 puntos)
- 2. Describa el mapeo de memoria que propone implementar para resolver el problema.** (5 puntos)
- 3. Diseñe el decodificador de selección de dispositivos de entrada salida y memoria (chipset). Para ello indique la tabla de verdad y el diagrama de bloques correspondiente. (15 puntos)
- 4. Implemente el diagrama de bloques que corresponda con el diseño del computador que propone para resolver el problema descrito anteriormente. (15 puntos)
- **5.** Usando lenguaje ensamblador ARMv4 implemente las rutinas necesarias para llevar a cabo el proceso de inicialización y adquisición de datos desde el acelerómetro a memoria. (**10 puntos**)

^{**}Nota, si lo requiere asuma que puede utilizar PPIs, PICs y DMA's de cantidad de canales que considere necesarios.

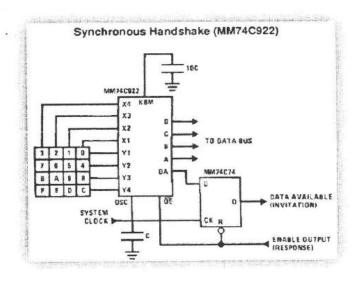


Fig1. Teclado matricial alfa-numérico con controlador.

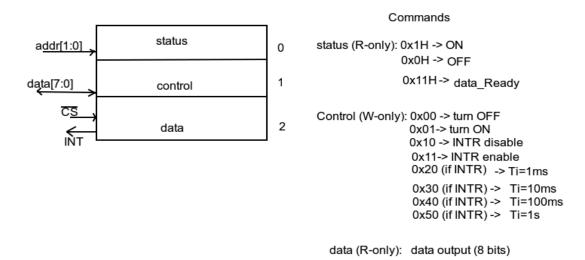


Fig 2. Funcionamiento del acelerómetro inteligente de 8 bits.

