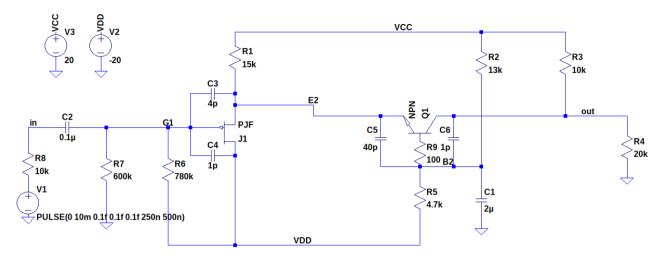
## Resultados de Simulación



# Aclaración:

La resistencia de polarización del gate se ajusta para obtener tensión de acople nula del valor teórico de 810 kOhm a 780 kOhm

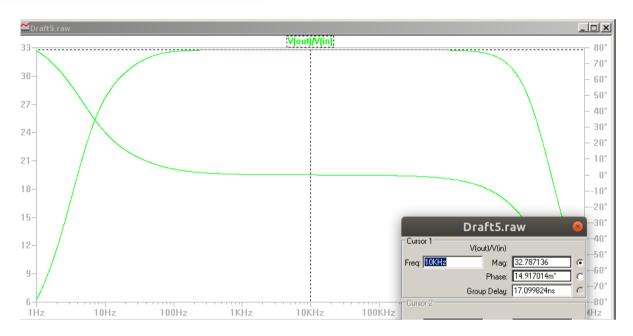
## Punto de reposo:

			Id(J1):	-0.00396375	device_current
V(out):	0.396769	voltage	Ig(J1):	1.28161e-011	device_current
V(b2):	-9.41202	voltage	Is(J1):	0.00396375	device_current
V(e2):	-10.2034	voltage	I(R8):	-8.69566e-019	device_current
V(vdd):	-20	voltage	I(R7):	-1.44928e-005	device_current
V(g1):	-8.69566	voltage	I(R6):	1.44927e-005	device_current
V(vcc):	20	voltage	I(R5):	0.00225276	device_current
V(in):	-8.69566e-015	voltage	I(R4):	1.98384e-005	device_current
V(n001):	0	voltage	I(R3):	0.00196032	device_current
<pre>Ic(Q1):</pre>	0.00194048	device_current	I(R2):	0.00226246	device_current
Ib(Q1):	9.70241e-006	device_current	I(R1):	0.00201356	device_current
<pre>Ie(Q1):</pre>	-0.00195019	device_current	I(V3):	-0.00623635	device_current
I(C2):	-8.69566e-019	device_current	I(V2):	0.006231	device_current
I(C1):	-1.8824e-017	device_current	I(V1):	-8.69566e-019	device_current

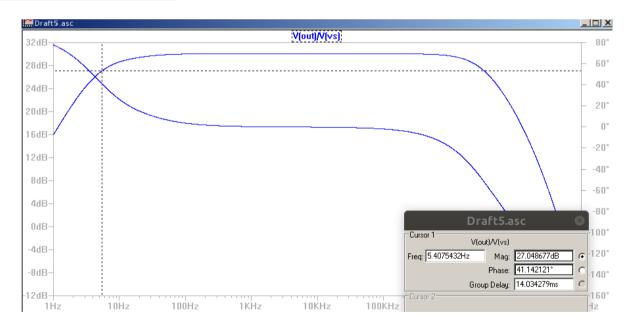
## Parámetros de señal:

Name:	<u>q1</u>	Cbx: 0.00e+00
Model:	npn	Ft: 0.00e+00
Ib:	9.70e-06	
Ic:	1.94e-03	JFET Transistors
Vbe:	7.91e-01	Name: j1
Vbc:	-9.81e+00	Model: pjf
Vce:	1.06e+01	Id: -3.96e-03
BetaDC:	2.00e+02	Vgs: 1.51e+00
Gm:	7.50e-02	Vds: -9.80e+00
Rpi:	2.67e+03	Gm: 5.31e-03
Rx:	0.00e+00	Gds: 0.00e+00
Ro:	NaN	Cgs: 0.00e+00
Cbe:	0.00e+00	Cgd: 0.00e+00
Cbc:	0.00e+00	
Cjs:	0.00e+00	
BetaAC:	2.00e+02	

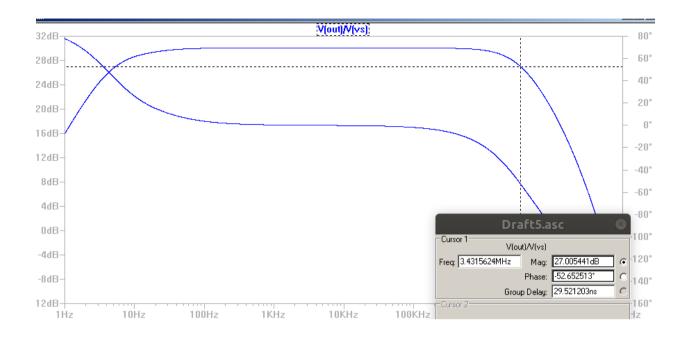
### Ganancia de tensión a frecuencias medias:



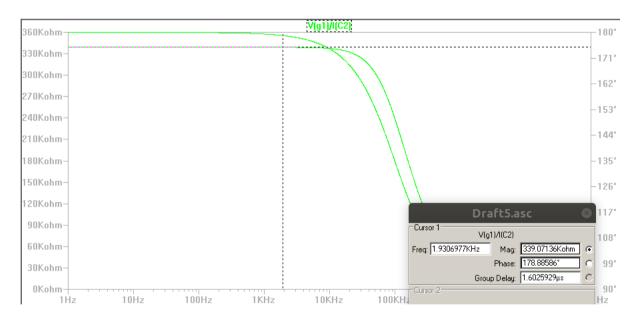
#### Frecuencia de corte inferior:



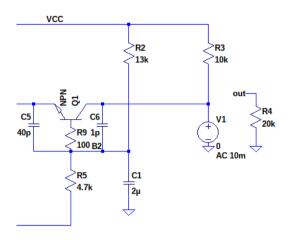
### Frecuencia de corte superior:

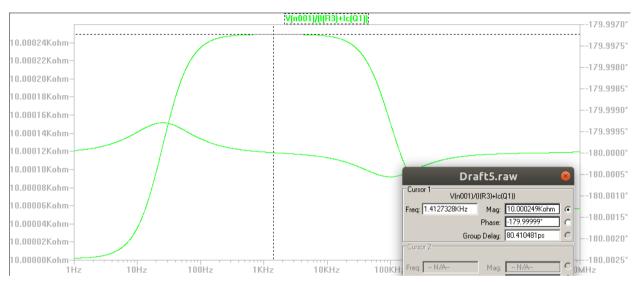


### Resistencia de entrada:

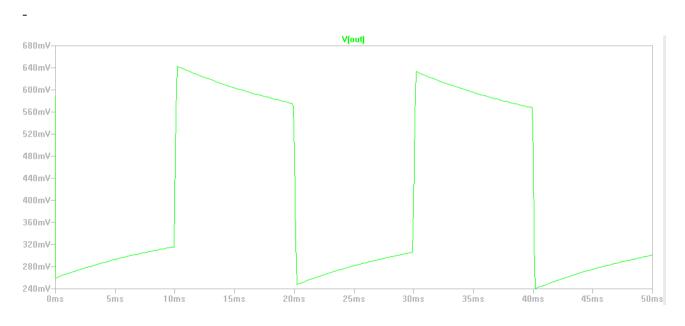


#### Resistencia de salida:





# Respuesta a tren de pulsos de frecuencia 50Hz, T = 20ms, delta=10ms < 5\*TL



# Respuesta a tren de pulsos de frecuencia 1MHz

