

Jose Antonio Mora M

C15114

CI-0120 - Arquitectura de Computadoras

Profesor Oscar Caravaca Mora

SIMICS parte 2

Investigación

Principalmente, la computación paralela y concurrente describen la práctica de crear y ejecutar software de manera paralela en vez de serial, como se realizaba tradicionalmente, por lo que surge como resultado el aumento de velocidad y rendimiento de ejecución. Esta métrica de aumento de rendimiento o velocidad se conoce como “speed up”, y determina qué tanto puede ser paralelizado un programa. Ambas la Ley de Amdahl y la Ley de Gustafson Barsis ofrecen una perspectiva con respecto a los límites de rendimiento y “speed up” que puede tener un programa en la computación paralela y concurrente. La ley de Amdahl se enfoca en programas y problemas de tamaño fijo, en la cantidad de procesadores utilizados, y en la fracción del programa que es paralela y la que es serial, que termina limitando o determinando el “speed up” del programa. Por otro lado, la ley de Gustafson se enfoca en problemas o programas escalables y de tamaño variable, y en su efecto con respecto al aumento de procesadores utilizados. En general, las dos leyes miden parámetros parecidos, pero poseen sus diferencias, ya que la ley de Amdahl es más reservada y se utiliza en casos donde existen problemas de tamaño fijo, o cuando la cantidad de procesadores utilizados es pequeña, mientras que la ley de Gustafson es más abierta y se utiliza con problemas más escalables y variables [1].

Por otra parte, el benchmark Dhrystone, es un programa diseñado para medir el rendimiento de sistemas computacionales, enfocándose especialmente en el rendimiento basado en cálculos de números enteros. El benchmark simula una aplicación común que contiene una mezcla de operaciones matemáticas y operaciones predominantemente de enteros. Se trata de un programa sintético, pequeño, escrito en C, que reporta un puntaje simple y único, lo que hace que tenga numerosas ventajas como desventajas. Entre sus ventajas se encuentran que puede ser adaptado a numerosas plataformas y arquitecturas, es fácil de entender y utilizar y por esto mismo se ha vuelto un estándar en la industria. Aún así posee desventajas, como que se enfoca sólo en un pequeño porcentaje de operaciones de una aplicación real, es fácil de conseguir puntajes altos, es antiguo y ya no se le da soporte [2].



E2 Series VS ARM Cortex-M



The E2 Series can be configured to meet your application requirements

E2 Series VS ARM Cortex-M Comparison Table						
	E2 Series Options	E20 Standard Core	E21 Standard Core	Cortex-M0+	Cortex-M3	Cortex-M4
Dhrystone	Up to 1.38 DMIPS/MHz	1.1 DMIPS/MHz	1.38 DMIPS/MHz	0.95 DMIPS/MHz	1.25 DMIPS/MHz	1.25 DMIPS/MHz
CoreMark	Up to 3.1	2.4 CoreMarks/MHz	3.1 CoreMarks/MHz	1.8 CoreMarks/MHz	2.76 CoreMarks/MHz	2.76 CoreMarks/MHz
Integer Registers	31 Useable	31 Useable	31 Useable	13 Useable	13 Useable	13 Useable
FPU	Optional FPU	None	None	None	None	Optional
Hardware Multiply and Divide	Yes, Optional	Yes	Yes	Hardware Multiply Only	Yes	Yes
Memory Map	Customizable	SiFive Freedom Platform	SiFive Freedom Platform	Fixed ARMv6-M	Fixed ARMv7-M	Fixed ARMv7-M
Atomics	Optional: RISC-V standard AMO support via Peripheral Port	No Peripheral Port	RISC-V AMO standard support via Peripheral Port	None	Bit-band and Load/Store Exclusive	Bit-band and Load/Store Exclusive
Number of Interrupts	Up to 1024	32	127	32	240	240
Interrupt Latency into C Handler	6 Cycles – CLIC Vectored Mode	6 Cycles	6 Cycles	15 Cycles	12 Cycles	12 Cycles
Memory Protection	Optional up to 8 Regions	N/A	4 Regions	Optional, ARMv6-M	0 or 8 Region	0 or 8 Region
Tightly Integrated Memory	Optional 2 Banks	None	2 Banks	No	No	No
Bus Interfaces	Configurable: Up to 3 masters and 1 slave with support for TIElink, AXI, AHB-Lite, APB	1 Master	2 Master, 1 Slave	1 AHB-Lite	3 AHB-Lite	3 AHB-Lite

SiFive
13

Figura #1. E2 Series VS ARM Cortex-M.

Fuente: <https://riscv.org/wp-content/uploads/2018/07/DAC-SiFive-Drew-Barbier.pdf>

Con respecto a la relación entre el benchmark Dhrystone y la Figura 1, se puede observar cómo el benchmark es utilizado a la hora de comparar o analizar el rendimiento de sistemas computacionales. Los resultados o puntajes se perciben en DMIPS o “Dhrystone Million Instructions Per Second”, y ayudan a proveer una métrica de rendimiento normalizada entre diferentes frecuencias de reloj. En la figura, los puntajes del benchmark son utilizados para indicar que un procesador puede ejecutar más instrucciones por segundo a la misma frecuencia de reloj, por lo que es utilizado para comparar la eficiencia entre los mismos.

Por último, con respecto a la importancia de RISC-V y de X86 en la industria, se puede enfatizar en que son estas arquitecturas las que impulsan el desarrollo de la industria de la computación hoy en día, ya que proveen las bases fundacionales para el funcionamiento del software en sus campos respectivos, X86 para computadoras tradicionales, “data centers” y “HPC”, mientras que RISC-V impulsa el desarrollo en ámbitos como lo son los sistemas embebidos, “IoT” y dispositivos móviles.

Referencias:

- [1] A. Kumari, «An Analytical Study of Amdahl’s and Gustafson’s Law», *SSRN Electronic Journal*, ago. 2019, doi: 10.2139/ssrn.3435202.
- [2] A. R. Weiss, «Dhrystone Benchmark: History, Analysis, “Scores” and Recommendations», *EEMBC*, 1 de octubre de 2002. https://www.eembc.org/techlit/datasheets/dhrystone_wp.pdf.