

Universidad De San Carlos De Guatemala

Facultad de Ingeniería

Escuela de Ciencias y Sistemas

Organización Computacional

Ing. Otto Escobar

Aux. Ricardo Menendez

Aux. Diego Berrios



USAC
TRICENTENARIA
Universidad de San Carlos de Guatemala

Practica #2

Objetivos

- Construcción de una Unidad Aritmética Lógica Básica (ALU).
- Poner en práctica los conocimientos de Lógica Combinacional y Mapas de Karnaugh.
- Aprender el funcionamiento de Operaciones Lógicas, Aritméticas y Comparativas con números binarios.
- Construir un diseño óptimo, logrando utilizar la menor cantidad de Dispositivos.
- Resolución de problemas mediante Electrónica Digital.
- Aprender el funcionamiento de Multiplexores, Demultiplexores, Comparadores y Decodificadores.

Descripción

Intel Corporation, desea contratar a un grupo de ingenieros de sistemas para que brinden una solución óptima, para un nuevo prototipo basado en lógica combinacional, que logre realizar cálculos aritméticos y lógicos. Por lo cual Intel necesita que usted y sus compañeros le provean de una unidad Aritmética Lógica Simple (ALU), con especificaciones únicas de Intel. Dicho lo anteriormente mencionado Intel les provee de los siguientes requerimientos que especifican el ALU que necesitan:

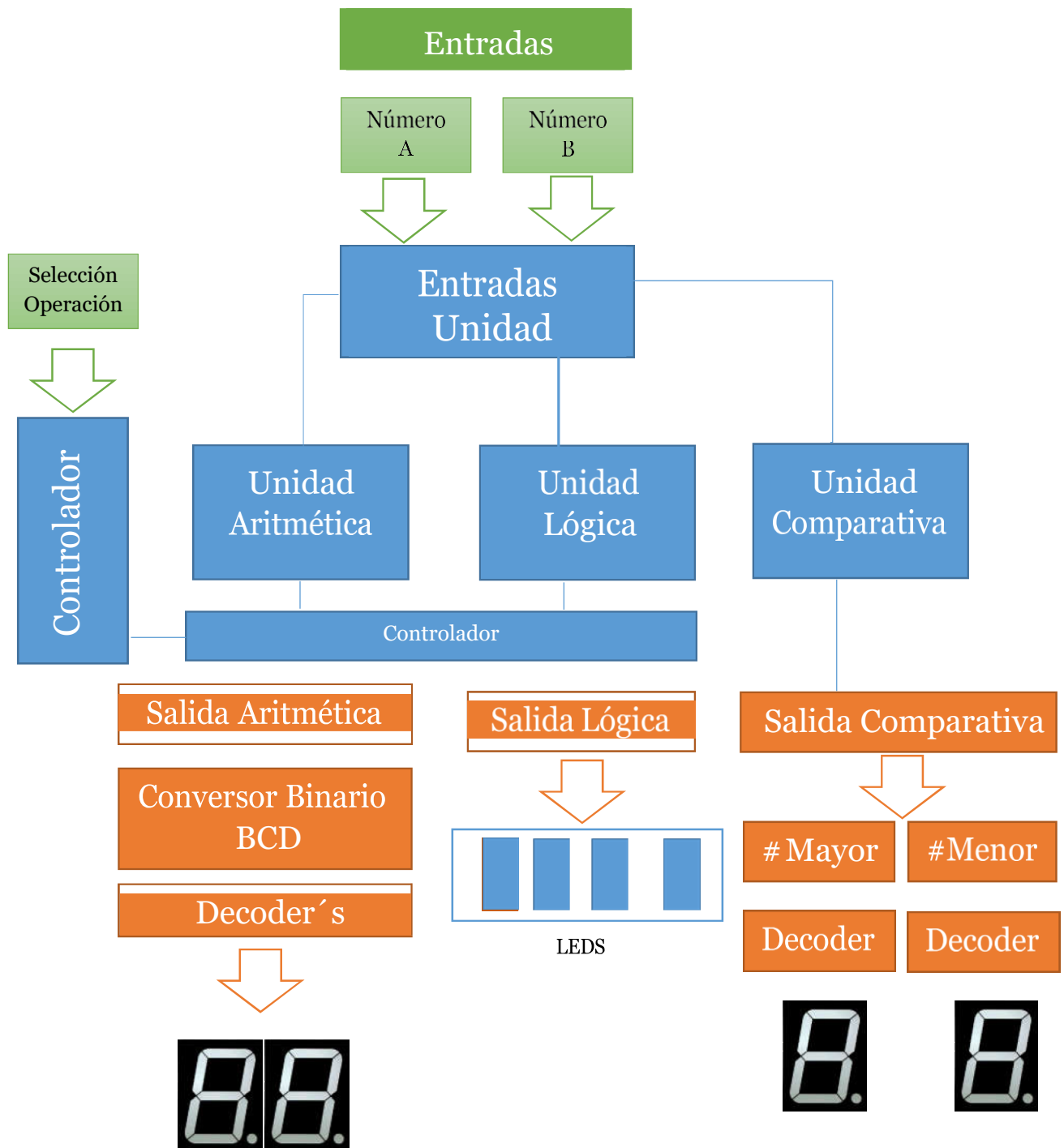
Requerimientos

Se desea elaborar un circuito combinacional, el cual sea capaz de resolver operaciones Aritméticas, Lógicas y Comparativas entre 2 números binarios de 4 bits. Para lo cual se debe de implementar un controlador que será el encargado de seleccionar la operación deseada por el usuario. El controlador maneja las operaciones deseadas por medio de la definición de la siguiente tabla:

C	B	A	Operación
0	0	0	Suma
0	0	1	Resta
	1	0	Multiplicación
0	1	1	Número Elevado al Cuadrado
1	0	0	NOT
1	0	1	AND
1	1	0	OR
1	1	1	XOR

Nota: Se deberá de implementar el circuito del controlador de manera física.

Definición en Bloques del ALU Requerido



Unidad Aritmética

Esta unidad estará encargada de realizar el cálculo aritmético de las entradas a la Unidad. Por lo cual se deberá tener en cuenta la selección de la operación en el controlador:

- **Suma (000):** Procederá a realizar la *Suma* entre 2 Números binarios A y B (Entradas), teniendo en cuenta los valores de acarreo respectivamente. Para las entradas se manejarán solo números positivos.
- **Resta (001):** Procederá a realizar la *Resta* entre 2 Números binarios A y B (Entradas), teniendo en cuenta los valores de préstamo respectivamente. Para las entradas se verificara si el minuendo es mayor que el sustraendo, si es así, realizar la resta y mostrar el resultado, de lo contrario, mostrar un mensaje de Error en el Display.

Validación	Resultado
$A \geq B$	Realizar resta, mostrar Resultado
$A < B$	Mostrar EE en display

- **Multiplicación (010):** Procederá a realizar la *Multiplicación* entre 2 Números binarios A y B (Entradas), teniendo en cuenta los valores de acarreo respectivamente. Esta operación se tendrá que implementar enteramente con sumadores.
- **Número Elevado (011):** Procederá a *Elevar al Cuadrado al Cubo* el Número binario A (Entrada), teniendo en cuenta los valores de acarreo respectivamente. Para definir a que potencia se elevara el número, se tomara como base el valor del numero B, si este es 2, el numero A se elevara al cuadrado (Números del 0-9); si este el valor de B es 3, el numero A se elevara al cubo (Números del 0-4).

Nota: Todos los resultados de esta Unidad se deberán mostrar en 2 Display de 7 Segmentos. Teniendo en cuenta que el máximo resultado será la multiplicación de 4 bits, es decir 9 x 9.

Unidad Lógica

Esta unidad estará encargada de realizar el cálculo Lógico de las entradas a la Unidad. Por lo cual se deberá tener en cuenta la selección de la operación en el controlador:

- **NOT (100):** Procederá a realizar la Negación Lógica del Numero Binario A (Entrada).
- **AND (101):** Procederá a realizar la Multiplicación Lógica entre 2 Números binarios A y B (Entradas).
- **OR (110):** Procederá a realizar la Suma Lógica entre 2 Números binarios A y B (Entradas).
- **XOR (111):** Procederá a realizar la OR Exclusiva entre 2 Números binarios A y B (Entradas).

Nota: Todos los resultados de esta Unidad se deberán mostrar en 4 LEDS que representarán los 4 bits resultantes como se muestra en el diagrama en bloques. Además de esto se deberá tener en cuenta que la unidad Aritmética y Lógica son mutuamente excluyentes, es decir que solo se deberá mostrar el resultado de la operación de la unidad en un tiempo dado.

Ej: Si se selecciona una operación Aritmética, solo se deberá mostrar el resultado en display de la operación aritmética, no se deberá mostrar nada en los 4 bits resultantes de la unidad lógica.

Unidad Comparativa

Esta unidad estará encargada de realizar el cálculo Comparativo entre las entradas de la Unidad. Por lo cual se deberá mostrar en 2 display de 7 segmentos, el número mayor y menor de la operación dada. No importando que operación sea. Si en dado caso las entradas son iguales se deberá mostrar en los 2 display el mismo número.

Nota: Se deberá de mostrar mediante un Led de diferente color la unidad que está ejecutando la operación, por lo cual se definen los colores de cada unidad:

Unidad	Color
Unidad Aritmética	Verde
Unidad Lógica	Rojo

Para la calificación de la práctica se tomará en cuenta el orden del circuito, todo debe ser claro y legible.

Consideraciones

- La práctica debe realizarse en Grupos no mayores a 5 Integrantes.
- La documentación digital a entregar debe contener:
 - Caratula
 - Introducción
 - Descripción del Problema
 - Funciones Booleanas y Mapas de Karnaugh
 - Diagramas del Diseño del Circuito
 - Equipo Utilizado
 - Conclusiones
- La práctica será calificada sobre el 100% y se estará preguntando a los integrantes sobre el desarrollo de esta, de no responder correctamente se restará un cierto porcentaje a la nota obtenida para asegurar que hayan realizado dicha práctica.
- Los circuitos del controlador se deberán elaborar en protoboard y Proteus. Los demás circuitos deben ser elaborados sobre Proteus.
- El horario de calificación se estará subiendo días antes para que los estudiantes puedan anotarse, de no anotarse o incumplir con su horario serán los últimos en ser calificados además de una penalización del 10% de la nota final.

- Cualquier duda relacionada con la elaboración de la práctica, se deberá preguntar al auxiliar correspondiente a su sección en la sección de foros.
- Si se detectan **copias tendrán nota de 0 y serán reportadas** a la Escuela de sistemas.

A continuación se describen algunos circuitos integrados y compuertas lógicas permitidas. No se permite el uso de otro integrado que no esté en esta lista, si se desea usar un integrado que no se encuentre en esta lista abocarse al auxiliar de su sección.

Número de Integrado	Función
7408	And
7404	Not
7486	Xor
7432	Or
7485	Comparador
7447 / 7448	Decoder
7483	Sumador
74157	Multiplexor
74138	Demultiplexor

Fecha de Entrega y Calificación: sábado 14 de septiembre 23:59hrs