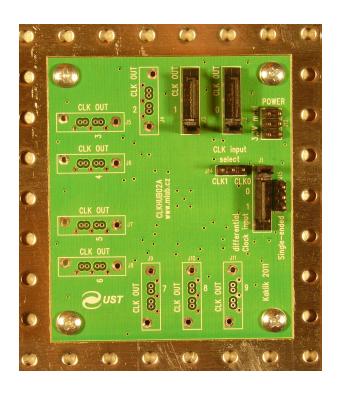
Distributor hodin CLKHUB02A

Jakub Kákona, kaklik@mlab.cz

25. ledna 2013

Abstrakt

Budič přesných digitálních hodin. Výstupy jsou v logice LVPECL vyvedené na deset SATA konektorů. Vstup signálu může být LVPECL nebo LVDS, případně pro nízké frekvence i CMOS. Budič je použitelný do frekvence 3,5GHz.



Obsah

| 2 Por | ois konstrukce |
|----------------|-----------------------|
| _ | m Zapojeni |
| | Odrušení |
| 2.3 | Mechanická konstrukce |
| D T 7.4 | roba a testování |

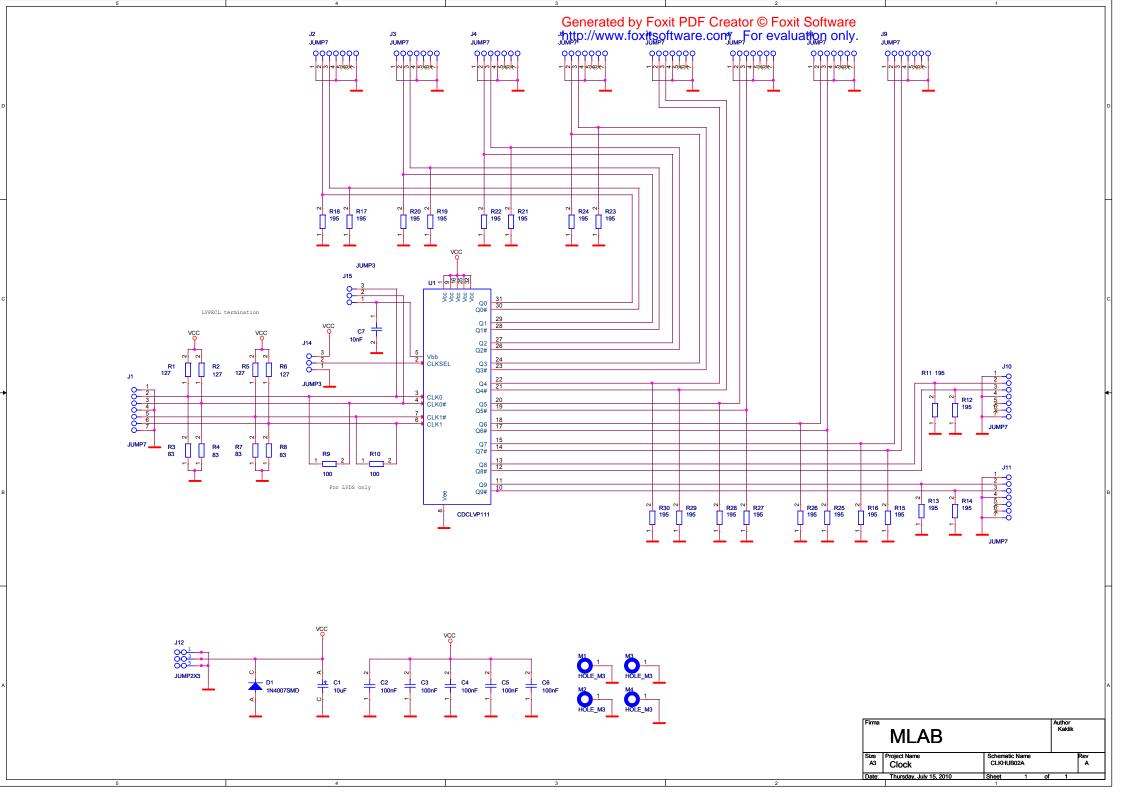
1 Technické parametry

| Parametr | Hodnota | Poznámka |
|--------------------------------------|--------------|---------------------------|
| Napájecí napětí | max 3,3V | Záleží na konkrétním typu |
| | | logiky |
| Frekvenční rozsah | 0 - 3500 MHz | |
| Jitter výstupní hrany jednoho budiče | < 0.3 ps | |

2 Popis konstrukce

2.1 Zapojení

Modul předpokládá stabilizované napájení $3{,}3\mathrm{V}$



Jak je vidět ze zapojení, výstup je předpokládán diferenční v logice PECL.

2.2 Odrušení

Vzhledem k tomu, že modul je ze své podstaty generátorem signálu, je s ním i třeba tak pracovat a dbát na dostatečné odrušení vůči jiným součástem aparatury. Tomuto výrazně pomáhá vhodná volba základní desky, z MLABu nejlépe ALBASE.

2.3 Mechanická konstrukce

Modul klasicky předpokládá uchycení na čtyřech šroubech, z důvodu vhodného odstínění je vhodné zabezpečit aby všechny šrouby byly vodivě spojeny s podložkou.

3 Výroba a testování

Modul je z z důvodu zabezpečení kvalitního blokování i na vysokých frekvencích (až 1,5GHz) navržen na dvouvrstvém silně prokoveném plošném spoji. A proto je obtížná jeho amatérská výroba.

3.0.1 Osazení

Osazení modulu se liší podle použité diferenční logiky na vstupu modulu.