EJERCICIO (grupo 9)

Sea un ordenador elemental con una arquitectura tal y como se muestra en la figura, es decir, tres registros de propósito general, registro contador de programa (PC), registro de instrucción (IR) y registro de pila (SP). Describid lo que sucede desde el estado actual hasta que finalice la ejecución del programa. La instrucción actual ya se ha ejecutado.

		CE	21.1	Memoria	Di
Instrucción	Descripción	CPU		MOV M[23], RO	10
MOV M[N],Ri	Copia el valor de la dirección de memoria N al registro Ri	ALU R.	22	IN PD, M[26] MOV M[26], R1	11
COMP Ri,Rj	Si Ri == Rj, activa el bit de estado.	R ₂		COMP RO,R1	13
IN Pi, M[N]	Lee del Puerto (Pi)y lo deposita en dirección de memoria N.	CU PC IR SP	11 MOV M[23], R0	JNE 18 MOV M[24],R0 OUT RO,PD	15 16
JNE N	Si el bit de estado no está activo, salta a la dirección de memoria N.	SP 30		HALT CALL 20 HALT	17 18 19
OUT Ri, Pi	Escribe el contenido del registro Ri en el puerto Pi.	Dispositivo E/	Puerto Puerto Datos (PD) Estado (PE)	MOV M[25],R0 OUT RO,PD	20
HALT	Detiene al procesador			RET	1 22
CALL N	Guarda el PC en la pila y salta a la dirección de memoria N.			22	23
RET	Saca un elemento de la pila y lo almacena en PC.			1	25

PC	IR	R0	R1	R2	SP	PD	PE
11	MOV M[23],R0	22			30	12	0
12	IN PD, M[26]	22			30	12	0
13	MOV M[26,], R1	22	12		30	12	0
14	COMP R0, R1	22	12		30	12	0
15 / 18	JNE 18	22	12		30	12	0
19 / 20	CALL 20	22	12		29	12	0
21	MOV M[25], R0	1	12		29	12	0
22	OUT R0, PD	1	12		29	1	0
23 /19	RET	1	12		30	1	0
20	HALT	1	12		30	1	0

MEMORIA	DIR
	•••
	22
22	23
0	24
1	25
12	26
	27
	28