## Reservados todos los derechos. No se permite la explotación económica ni la transformación de esta obra. Queda permitida la impresión en su totalidad

## Tu talento, sin límites



Becas de grado para estudiantes excelentes con recursos económicos limitados *Hasta el 3 de junio. Infórmate aquí* 

Becas

Preguntas: 9

Respuestas

válidas: D

Puntuación: 1

> Nota: 1

> > V/F

El protocolo MESI utiliza posescritura (write-back).

Usuario Profesores

El protocolo MESI utiliza escritura con actualización (write-update). Usuario Profesores

V/F

F 1

En un multiprocesador con protocolo MESI, un controlador de caché observa en el bus una petición de lectura de un bloque que tiene en estado Texto E en su cache, entonces el estado siguiente del bloque en esta caché será de (ponga el nombre completo del estado, no la inicial, no se distingue entre minúsculas y mayúsculas, use "depende" si hay varias posibilidades):

> Usuario **Profesores**

compartido

1

En un multiprocesador con protocolo MSI, un controlador de caché observa 4 en el bus una petición de escritura de un bloque que tiene en estado M en Texto su caché, entonces el estado siguiente del bloque en esta caché será de (ponga el nombre completo del estado, no la inicial, no se distingue entre minúsculas y mayúsculas, use "depende" si hay varias posibilidades):

Usuario Profesores

invalido

1

En un placa NUMA se implementa un protocolo MSI de mantenimiento de 5



coherencia basado en directorios sin difusión. Un nodo solicitante envía una petición de acceso a memoria a otro nodo, que es el nodo origen del bloque al que quiere acceder, aunque realmente tiene copia válida del bloque en la caché. ¿Qué paquete de petición ha recibido el nodo origen del solicitante? (use las abreviaturas que hemos usado en clase para los paquetes)

Usuario Profesores

**PtEx** 

do

En un placa NUMA con 3 nodos se implementa un protocolo MSI de mantenimiento de coherencia basado en directorios sin difusión. Cada nodo tiene un trozo de memoria principal de 2 GiB y una caché de 1MiB, los bloques de memoria son de 64 bytes, se usa vector de bits de presencia y 1 bit para codificar el estado de un bloque en la memoria principal ¿Qué tamaño en bits tiene una entrada del subdirectorio? (el directorio está distribuido entre los nodos, directorio en un nodo=subdirectorio)

4

Usuario Profesores

Si el modelo de consistencia de memoria de un multiprocesador garantiza el orden W->R significa que una lectura de memoria de un procesador no puede adelantar a una escritura en la misma dirección del mismo procesador.

Usuario Profesores

V



Para implementar un lock() de un cerrojo simple en multiprocesadores que no garantizan el orden W->R se podría usar el siguiente código:

V/F lock(k) {
 while (Fetch\_and\_Add(k,1)==1) {};
}
Usuario Profesores

F



Para implementar un unlock() de un cerrojo simple en multiprocesadores con procesadores x86 bastaría con usar el siguiente código ensamblador:

V/F mov k,0 //k<-0

Usuario Profesores

٧



