

Nombre:		
DNI:		Grupo:

Test de Teoría (3.0p)

Todas las preguntas son de elección simple sobre 4 alternativas.

Cada respuesta vale 0.1p si es correcta, 0p si está en blanco o claramente tachada, -0.03p si es errónea.

Anotar las respuestas (a, b, c ó d) en la siguiente tabla.

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30

- En el direccionamiento inmediato el operando reside en:
 - en un registro del procesador
 - en la instrucción tras el código de operación
 - en memoria, en la dirección indicada
 - en la pila
- Una instrucción máquina del tipo "Add M,R" podría formar parte del repertorio de
 - una máquina pila
 - una máquina de acumulador
 - una máquina con arquitectura R/R
 - una máquina con arquitectura M/M
- La traducción a ASM de una función C con prototipo `void fun(<tipo> arg1, <tipo> arg2);` por parte de gcc empieza con el siguiente texto:


```
fun:
    movl (%rdi), %eax
    movl (%rsi), %edx
    ...
```

¿Cuál es el posible <tipo> mencionado en el prototipo?

 - long *
 - unsigned int *
 - short *
 - unsigned char *
- Se puede describir paso a paso la ejecución de la instrucción `add (%rbx, %rdx, 4), %eax;` de la siguiente manera (marcar la opción FALSA):
 - primero: se calcula la dirección efectiva $EA = RBX + RDX * 4$
 - segundo: se leen ocho bytes a partir de dicha dirección de memoria
 - tercero: se yuxtaponen los bytes leídos de forma que el de dirección más baja ("el primero leído") sea el menos significativo y el de dirección más alta ("el último leído") sea el más significativo
 - cuarto: se suma el valor obtenido con el registro EAX
- ¿Qué valor contendrá el registro rdx tras ejecutar las dos instrucciones siguientes?


```
movq $-1, %rdx
movl $1, %edx
```

 - 0xFFFF FFFF FFFF 0001
 - 0xFFFF FFFF 0000 0001
 - 0xFFFF 0000 0000 0001
 - 0x0000 0000 0000 0001
- En el fragmento de código


```
400544: e8 07 00 00 00 callq 400550 <f>
400549: 48 89 03      mov %rax, (%rbx)
```

la instrucción call suma al contador de programa la cantidad:

 - 0x00000007
 - 0x00400549
 - 0x400544
 - 0x48
- Una función C declarada como `int get_var_digit(size_t index, size_t digit)` genera como código ensamblador

```

movq var(,%rdi,8), %rax
movl (%rax,%rsi,4), %eax
ret

```

Se puede adivinar que:

- a. var es un array multi-nivel (punteros a enteros) de cuatro filas
 - b. var es un array multi-nivel pero no se pueden adivinar las dimensiones
 - c. var es un array bidimensional de enteros, con ocho columnas
 - d. var es un array bidimensional de enteros, con cinco columnas
-
8. En una unidad de control microprogramada se tiene un campo de 14 señales de control de las cuales sólo se activaría una o ninguna en un ciclo de reloj, nunca dos o más en el mismo ciclo de reloj. Sería entonces posible...
- a. codificarlas con 4 bits, y sobraría un código que quedaría sin uso
 - b. codificarlas con 5 bits, y sobrarían dos códigos que quedarían sin uso
 - c. solaparlas en un solo campo de 5 bits, ahorrando por tanto 9 bits
 - d. solaparlas en un solo campo de 7 bits, ahorrando por tanto 6 bits
-
9. En el contexto de microprogramación, el control residual...
- a. intenta disminuir la cantidad de "bits residuales", usando las técnicas de codificación y/o solapamiento de campos, como opuestas a la microprogramación directa o "inmediata".
 - b. se refiere a que cuanto más codificación y/o solapamiento se use, menos capacidad para expresar paralelismo se tiene, siendo ese menor control un "residuo" o consecuencia no deseada de dichas técnicas no "inmediatas"
 - c. clasifica las microinstrucciones del microcódigo según formen parte de microprogramas ("microinstr. inmediatas") o no ("microinstr. residuales")
 - d. consiste en almacenar señales de control en un "registro de control residual" para usarlas en ciclos posteriores, a diferencia del "control inmediato", en donde los bits se utilizan inmediatamente
-

10. Suponer que un procesador ideal que ejecuta cada instrucción en T segundos se segmenta en cuatro etapas ideales de duración T/4. ¿Cuál razonamiento es correcto?
- a. Se espera una reducción de prestaciones porque además de ejecutar las instrucciones hay que segmentarlas (coste de la segmentación)
 - b. Se espera una reducción de prestaciones porque la duración del ciclo de reloj vendrá impuesta por la etapa más lenta
 - c. Se espera un aumento de prestaciones debido al efecto de los riesgos (hazards) sobre el avance de las instrucciones en el cauce
 - d. Se espera un aumento de prestaciones debido a que las cuatro etapas solapan su funcionamiento, con una aceleración ideal de 4x
-
11. Un salto condicional del tipo "delayed branch", o salto retardado, ejecuta la(s) instrucción(es) siguiente(s)...
- a. sólo si el salto se produce (las ignora si NO se produce), de manera que instrucción(es) en el destino del salto podrían adelantarse tras la propia instrucción de salto
 - b. sólo si el salto NO se produce (las ignora si se produce), de manera que instrucción(es) en el destino del salto podrían adelantarse tras la propia instrucción de salto
 - c. siempre, de manera que instrucción(es) anterior(es) al salto podrían colocarse tras la propia instrucción de salto
 - d. nunca, de manera que instrucción(es) anterior(es) al salto no podrían colocarse tras la propia instrucción de salto
-
12. Un computador con 20 líneas de dirección y memoria de bytes tiene 640KB de RAM, 128KB de ROM, y utiliza E/S mapeada en memoria. ¿Cuál es el número máximo de periféricos que pueden conectarse, si cada uno de ellos utiliza 32 direcciones?
- a. 2^{10}
 - b. 2^{11}
 - c. 2^{12}
 - d. 2^{13}
-
13. La consulta de estado que se puede llevar a cabo en una operación de salida mediante E/S programada sirve para...

- a. consultar si el dispositivo tiene algún dato de salida disponible
 - b. consultar si el dispositivo está aún ocupado, por ejemplo con alguna operación de salida anterior
 - c. consultar si el dispositivo funciona correctamente
 - d. ninguna de las respuestas anteriores es correcta
-

14. ¿Qué conjunto de componentes permite construir una memoria 256Mx32? (sin que sobren componentes)

- a. 16 chips 64Mx4
 - b. 32 chips 64Mx4
 - c. 16 chips 64Mx16
 - d. Ninguna de las anteriores
-

15. ¿Cuántas líneas de dirección (patillas) son necesarias para direccionar un chip de memoria DRAM de 256K x 4?

- a. 9
 - b. 13
 - c. 18
 - d. 22
-

16. ¿Qué arquitectura es típica en procesadores RISC?

- a. registro-registro
 - b. registro-memoria
 - c. memoria-registro
 - d. memoria-memoria
-

17. ¿Cuál de las siguientes características es posterior a la segunda generación de computadores?

- a. Memoria de núcleos de ferrita
 - b. Compilador
 - c. Memoria cache
 - d. Lenguaje ensamblador
-

18. Si el registro rax contiene **x**, la sentencia en C **x &= 0x1;** se traducirá a ensamblador como:

- a. andq \$1, %rax
 - b. orq \$0x1, %rax
 - c. shrq %rax
 - d. sarq %rax
-

19. Para crear espacio en la pila para variables locales sin inicializar suele realizarse la siguiente operación:

- a. Restar una cantidad positiva a rbp.
 - b. Sumar una cantidad positiva a rbp.
 - c. Restar una cantidad positiva a rsp.
 - d. Sumar una cantidad positiva a rsp.
-

20. Si la estructura struct a ocupa un espacio de 26 bytes en memoria, ¿cuántos bytes ocupa la siguiente estructura struct b cuando se compila en 64 bits?

```
struct b {  
    struct a a1;  
    int i;  
    struct a a2;  
};
```

- a. 24
 - b. 58
 - c. 60
 - d. 64
-

21. En la secuencia de programa siguiente:

```
628: e8 cd ff ff ff    callq  5fa <suma>  
62d: 48 83 c4 20      add     $0x20,%rsp
```

¿cuál es el valor que introduce en la pila la instrucción callq?

- a. 0xffffffffcd
 - b. 0x5fa
 - c. 0x628
 - d. 0x62d
-

22. Un archivo .o que contiene código objeto reubicable:

- a. Contiene instrucciones máquina binarias.
 - b. Contiene instrucciones máquina y directivas en ensamblador.
 - c. Puede ejecutarse directamente.
 - d. Contiene las direcciones definitivas de las variables globales.
-

23. ¿Cuál de las siguientes sentencias sobre la unidad de control es FALSA?

- a. Cuanto más horizontal es la microprogramación, más largas son las microinstrucciones
- b. Debido al pequeño número de operaciones simples, la sección de control de un procesador RISC puede ser cableada en lugar de microprogramada
- c. El programador de lenguaje ensamblador necesita conocer la microarquitectura del ordenador

- d. Es posible realizar el diseño físico de una unidad de control cableada de manera semiautomática
-
24. En una unidad de control microprogramada con formato de microinstrucciones vertical, un subcampo que deba especificar 16 señales de control, codificadas de tal forma que pueda activarse sólo una o ninguna señal de control, habrá de tener una anchura mínima de:
- a. 4 bits
 - b. 5 bits
 - c. 16 bits
 - d. 17 bits
-
25. La técnica de "adelanto de registros" (register forwarding) en un cauce segmentado se usa para limitar el impacto de los riesgos...
- a. estructurales
 - b. organizativos
 - c. de control
 - d. de datos
-
26. Un sistema no segmentado tarda 10 ns en procesar una tarea. La misma tarea puede ser procesada en un cauce (pipeline) de 4 segmentos con un ciclo de reloj de 4 ns. Cuando se procesan muchas tareas, la ganancia máxima de velocidad que se obtiene se acerca a:
- a. 10
 - b. 4
 - c. 40
 - d. 2,5
-
27. ¿Cuál de las siguientes afirmaciones es cierta?
- a. La E/S en memoria emplea la patilla IO/M#.
 - b. En E/S independiente, las instrucciones de acceso a memoria suelen ser más largas que las de E/S.
 - c. La E/S en memoria facilita la protección.
 - d. En la E/S en memoria las instrucciones de E/S son fácilmente reconocibles.
-
28. La instrucción máquina di (Disable Interrupts), conocida como cli (Clear Interrupt Flag) en x86:
- a. Desactiva todas las interrupciones enmascarables.
 - b. Desactiva las interrupciones de inferior o igual prioridad a una dada.
 - c. Desactiva determinados niveles de interrupción de forma selectiva.
 - d. Desactiva las interrupciones software.
-
29. ¿Cuál de las siguientes afirmaciones sobre la jerarquía de memoria es cierta?
- a. Para aumentar la eficiencia se transfieren bloques completos.
 - b. Toda la información que el procesador necesita está en el nivel 1.
 - c. Si una palabra no se encuentra en el tercer nivel entonces se busca en el segundo nivel.
 - d. A medida que nos alejamos del procesador, el tamaño de memoria disminuye.
-
30. ¿Cuántas líneas de dirección (patillas) son necesarias para direccionar un chip de memoria DRAM de 4096 x 4?
- a. 6
 - b. 10
 - c. 11
 - d. 12
-