

UNIVERSIDAD DE GRANADA.

**ESCUELA TECNICA SUPERIOR DE
INGENIERIAS INFORMATICA Y DE
TELECOMUNICACIÓN.**



**Departamento de Arquitectura y
Tecnología de Computadores.**

**TECNOLOGÍA Y ORGANIZACIÓN DE
COMPUTADORES.**

**TEMA 5. SISTEMAS EN EL NIVEL DE
TRANSFERENCIA DE REGISTROS
GUÍA DE AYUDA PARA EL APRENDIZAJE
AUTÓNOMO.**

1º GRADO EN INGENIERÍA INFORMÁTICA.

TEMA 5º. SISTEMAS EN EL NIVEL DE TRANSFERENCIA DE REGISTROS .

GUÍA DE AYUDA PARA EL APRENDIZAJE AUTÓNOMO.

1.1.- PARTE TEÓRICA: El estudiante deberá:

1.1.1.- Descargar de la plataforma docente y leer detenidamente el fichero 05.-TEMA 5_TOC_SISTEMAS RT.PDF.

1.1.2.- Visualizar en los enlaces de más abajo dos videoclases referentes al Tema 3º de la asignatura:

Tema. 5. Clase 1. Introducción y Unidad de Procesamiento.

<https://drive.google.com/file/d/1ucdjmDHwWNZsH3djvE5oMBPC-D4iUt0/view?usp=sharing>

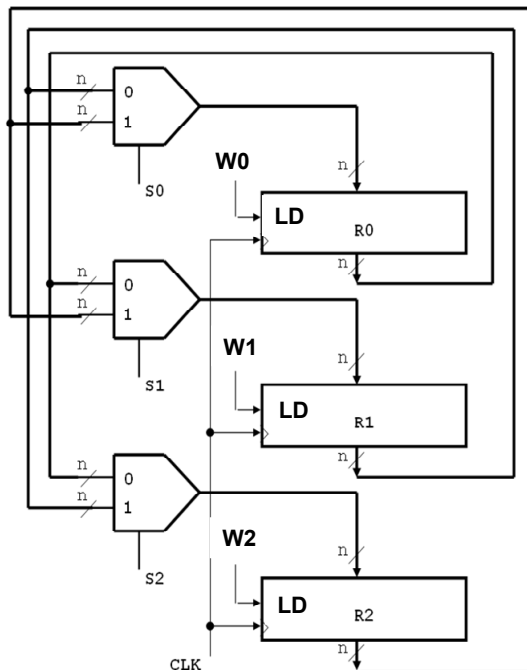
Tema 5. Clase 2. Unidad de Control.

https://drive.google.com/file/d/1wIT1SikE7OV_EvevEtfKAOEVof0Vke0y/view?usp=sharing

Tema 5. Clase 3. Ejemplo del computador Sencillo a nivel RT.

(<https://drive.google.com/file/d/13zihLB4aXSw2luOwUe8xXA2KOBje3xtS/view?usp=sharing>)

1.2.- PARTE DE EJERCICIOS:



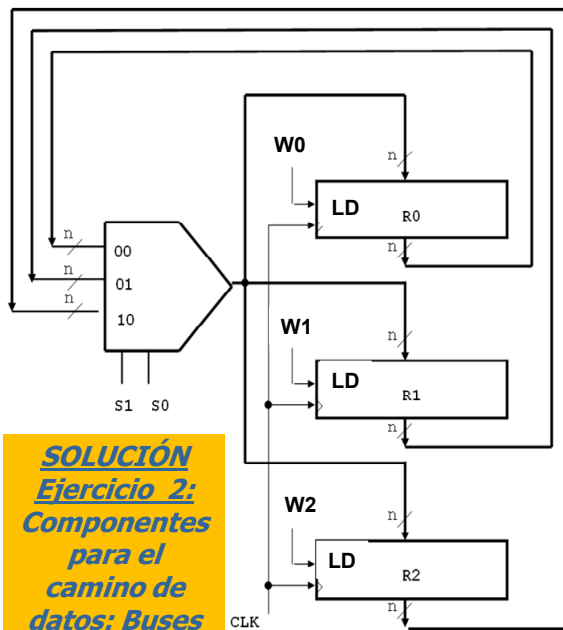
EJERCICIO 1:

Con el esquema de **transferencia basada en multiplexores con buses dedicados** de la figura ¿qué operaciones de la siguiente tabla pueden efectuarse en un solo ciclo de reloj? Indicar los valores requeridos para las señales de control, en los casos en que proceda.

Operación RT	¿En un solo ciclo?	Señales de control					
		S0	S1	S2	W0	W1	W2
$R0 \leftarrow R1$	si	0	-	-	1	0	0
$R1 \leftarrow R2$	si	-	1	-	0	1	0
$R2 \leftarrow R0$	si	-	-	0	0	0	1
$R1 \leftarrow R2$ $R2 \leftarrow R0$	si	-	1	0	0	1	1
$R0 \leftarrow R1$ $R1 \leftarrow R2$ $R2 \leftarrow R0$	si	0	1	0	1	1	1

NOTA: Basado en ejemplo propuesto en [MANO05], pág. 325

SOLOCIÓN Ejercicio: 1 Componentes para el camino de datos: Buses dedicados



SOLUCIÓN
Ejercicio 2:
Componentes
para el
camino de
datos: Buses
compartidos

EJERCICIO 2:

Con el esquema de **transferencia basada en multiplexores con bus compartido** de la figura ¿qué operaciones de la siguiente tabla pueden efectuarse en un solo ciclo de reloj? Indicar los valores requeridos para las señales de control, en los casos en que proceda.

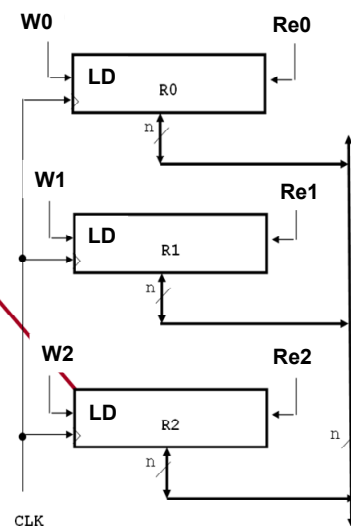
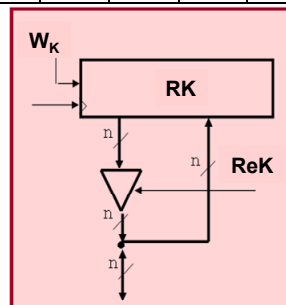
Operación R_T	¿En un solo ciclo?	Señales de control				
		S1	S0	W0	W1	W2
$R0 \leftarrow R1$	si	0	1	1	0	0
$R1 \leftarrow R2$	si	1	0	0	1	0
$R2 \leftarrow R0$	si	0	0	0	0	1
$R1 \leftarrow R2$ $R2 \leftarrow R0$	NO					
$R0 \leftarrow R1$ $R2 \leftarrow R1$	si	0	1	1	0	1

NOTA: Basado en ejemplo propuesto en [MANO05], pág. 325

EJERCICIO 3: Con el esquema de **transferencia basada en adaptadores triestado** de la figura ¿qué operaciones de la siguiente tabla pueden efectuarse en un solo ciclo de reloj? Indicar los valores requeridos para las señales de control, en los casos en que proceda.

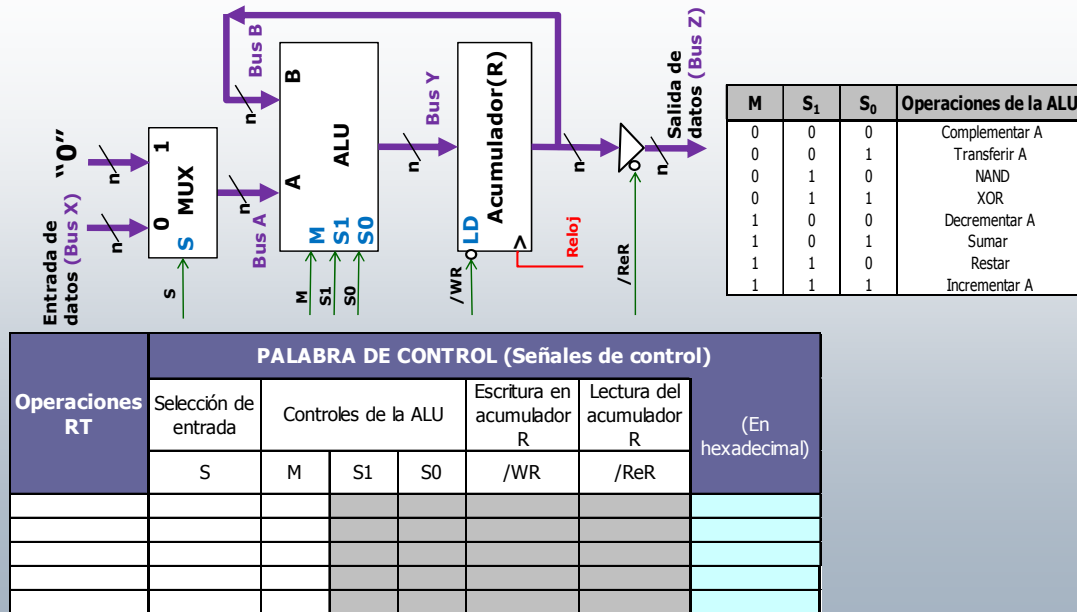
Operación RT	¿En un solo ciclo?	Señales de control					
		Re0	Re1	Re2	W0	W1	W2
$R0 \leftarrow R1$	si	0	1	0	1	0	0
$R1 \leftarrow R2$	si	0	0	1	0	1	0
$R2 \leftarrow R0$	si	1	0	0	0	0	1
$R1 \leftarrow R2$ $R2 \leftarrow R0$	NO						
$R1 \leftarrow R0$ $R2 \leftarrow R0$	si	1	0	0	0	1	1

Ejercicio 3:
Componentes para
el camino de datos:
Buses
(bidireccionales)
compartidos



NOTA: Basado en ejemplo propuesto en [MANO05], pág. 327

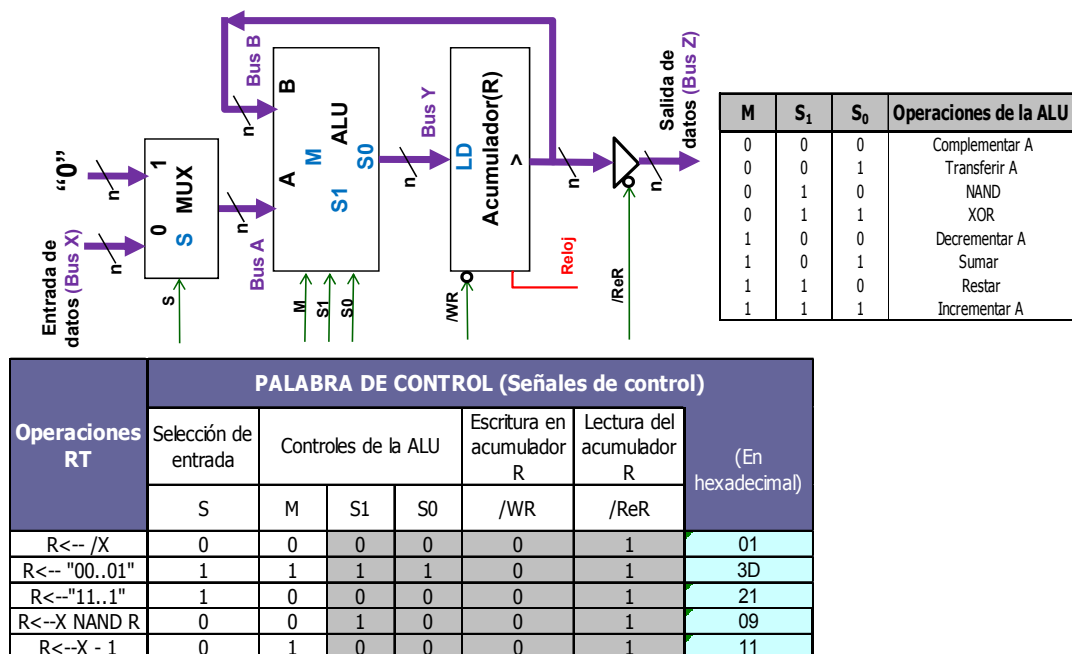
Ejercicio 4: Deduzca otras microoperaciones que puede realizar la UP del Ejemplo 3 y complete la tabla que se indica.



NOTA: Basado en ejemplo propuesto en [GAJ97], pág. 311-313

30

Una posible solución al Ejercicio 4 es:



NOTA: Basado en ejemplo propuesto en [GAJ97], pág. 311-313

Ejercicio 5.

Para la unidad de procesamiento de la **Figura 1**, obtenga las microoperaciones elementales de transferencia a registros (RT), tras el flanco activo de reloj, suponiendo que se aplican las señales de control indicadas en la **Tabla 1**. Suponga además que la ALU realiza las operaciones que se indican en la **Tabla 2**

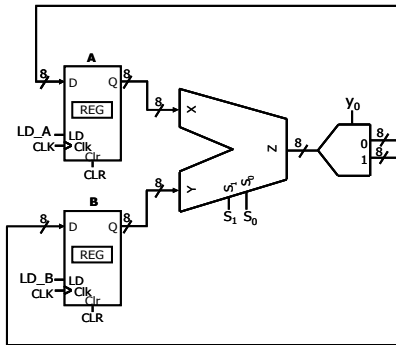


Figura 1

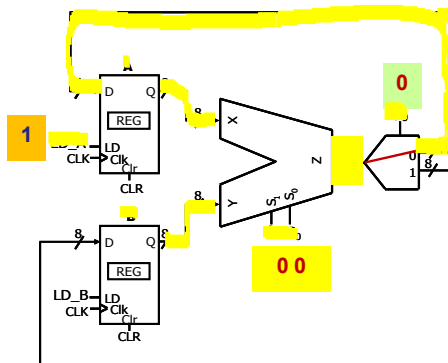
S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	

Tabla 1

S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

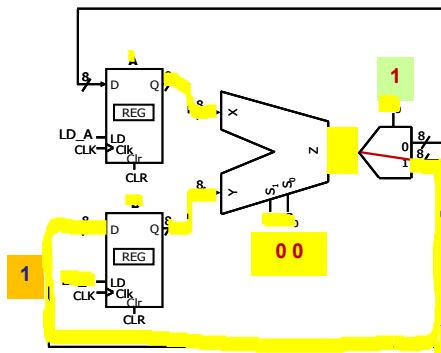
Tabla 2

S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	$A \leftarrow A \text{ más } B$, B no cambia
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



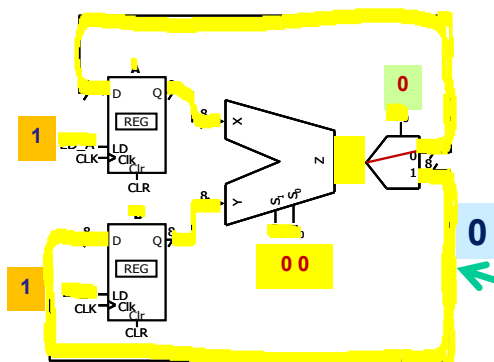
S_1	S_0	Z
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	$B \leftarrow A \text{ más } B$, A No cambia
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



S_1	S_0	Z
0	1	Y más 1
1	0	X más Y
1	1	Y

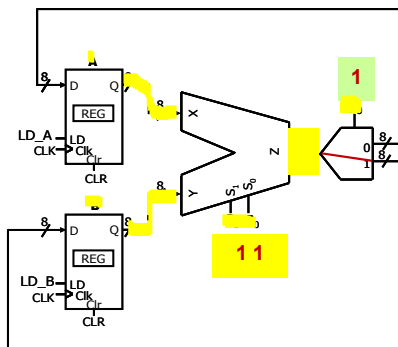
S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	$A \leftarrow B \text{ más } 1$, $B \leftarrow 0$
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más Y
1	1	Y

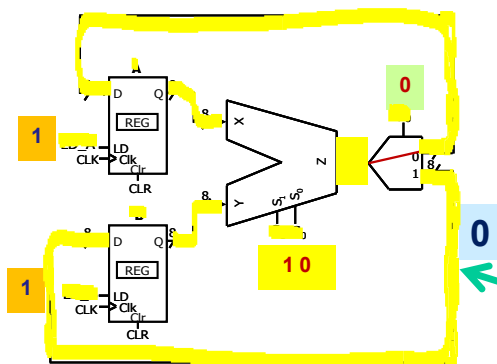
¡Ojo! En este bus tenemos ceros

S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	NO CAMBIAN ni A ni B
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

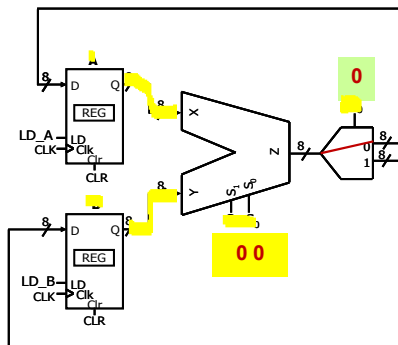
S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	$A \leftarrow A \text{ más } /B, \quad B \leftarrow 0$
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

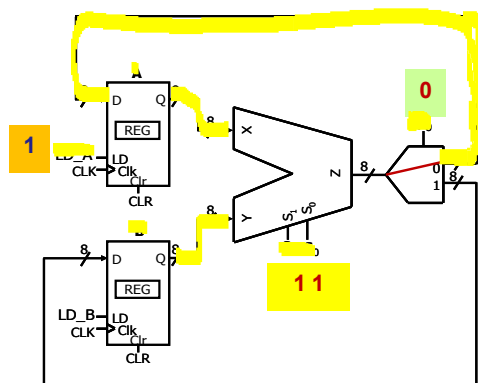
¡Ojo! En este bus tenemos ceros

S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	NO CAMBIAN ni A ni B
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	



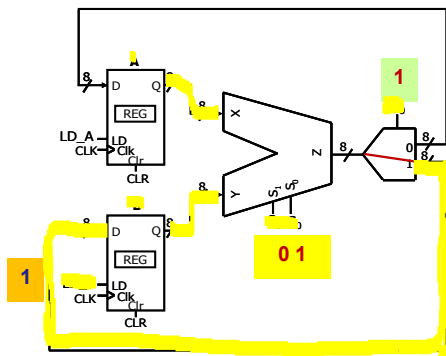
S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	$A \leftarrow B$, B no cambia
0	1	1	0	1	
1	0	0	1	0	



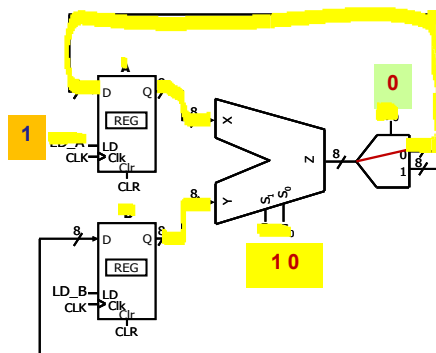
S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	$B \leftarrow B \text{ más } 1, \text{ A No cambia}$
1	0	0	1	0	



S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

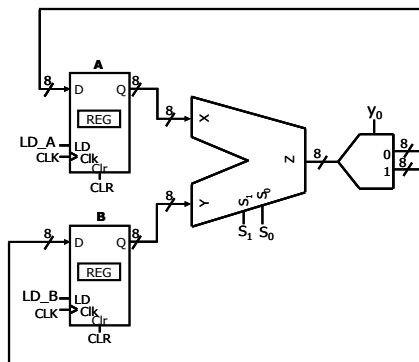
S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	
0	0	1	0	1	
0	1	0	1	1	
1	1	1	0	0	
1	0	0	1	1	
0	0	0	0	0	
1	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	$A \leftarrow A \text{ más } /B, \text{ B No cambia}$



S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

RESUMEN

S_1	S_0	y_0	LD_A	LD_B	Operación realizada tras el flanco activo de CLK
0	0	0	1	0	$A:=A \text{ más } B$, B no cambia
0	0	1	0	1	$B:=A \text{ más } B$, A No cambia
0	1	0	1	1	$A:= B \text{ más } 1$, B:=0
1	1	1	0	0	NO CAMBIAN ni A ni B
1	0	0	1	1	$A:=A \text{ más } /B$, B:=0
0	0	0	0	0	NO CAMBIAN ni A ni B
1	1	0	1	0	$A:=B$, B no cambia
0	1	1	0	1	$B:= B \text{ más } 1$, A No cambia
1	0	0	1	0	$A:= A \text{ más } /B$, B No cambia



S_1	S_0	Z
0	0	X más Y
0	1	Y más 1
1	0	X más \bar{Y}
1	1	Y

EJERCICIO 6:

Para la unidad de procesamiento de la figura 6:

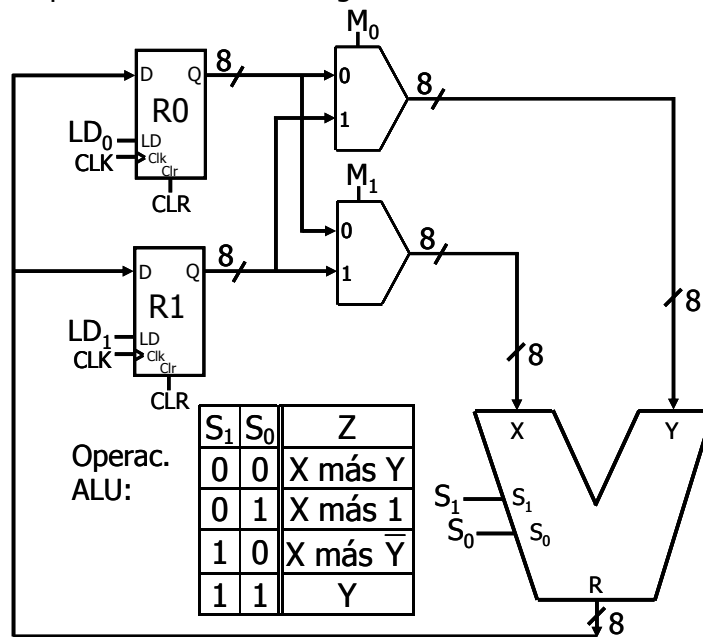


Figura 6.

- a) Complete la Tabla 6.1 indicando la operación RT que se realiza tras el flanco de subida de la señal de reloj (CLK), con las señales de control indicadas.

LD_1	LD_0	M_1	M_0	S_1	S_0	Operación RT
1	0	0	1	0	0	$R_1 \leftarrow R_0 \text{ más } R_1$; R_0 no cambia
0	1	1	0	1	0	R_1 no cambia; $R_0 \leftarrow R_1 \text{ más } /R_0$
1	0	1	1	0	1	$R_1 \leftarrow R_1 \text{ más } 1$; R_0 no cambia
1	1	1	0	0	0	$R_1 \leftarrow R_1 \text{ más } R_0$; $R_0 \leftarrow R_1 \text{ más } R_0$
0	1	0	1	1	1	R_1 no cambia; $R_0 \leftarrow R_1$
1	0	0	0	0	1	$R_1 \leftarrow R_0 \text{ más } 1$; R_0 no cambia

Tabla 6.1

- b) Indique en la Tabla 6.2 los valores que debería tener la palabra de control, para que se realicen las siguientes operaciones al llegar el flanco subida de la señal de reloj (CLK).

Operación	LD_1	LD_0	M_1	M_0	S_1	S_0
$R_1 \leftarrow 2 R_0$	1	0	0	0	0	0
$R_0 \leftarrow R_1 \text{ más } 1$	0	1	1	-	0	1

Tabla 6.2

EJERCICIO 7:

Para la unidad de procesamiento de la Figura 7, complete la tabla adjunta con los valores de las señales de control. La primera fila viene rellena como ejemplo.

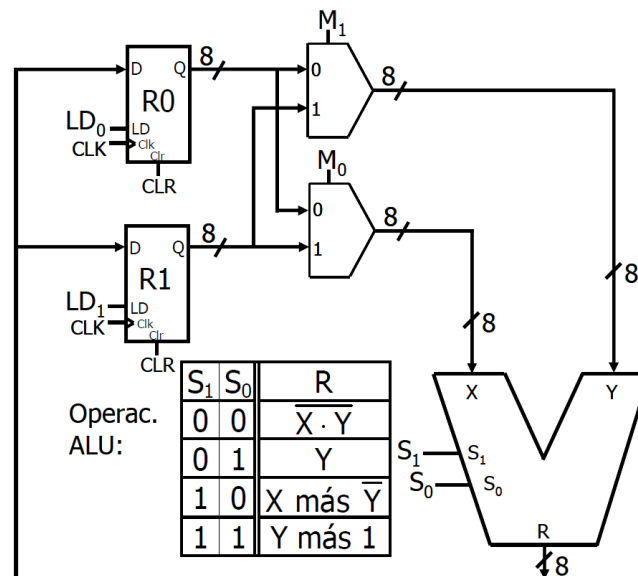


Figura 7.

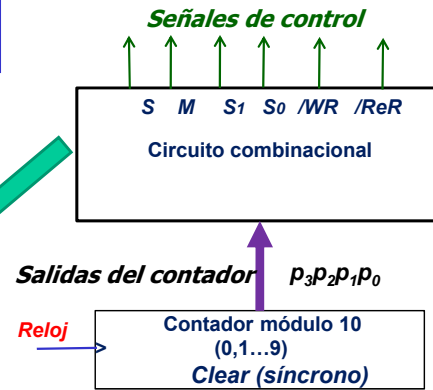
LD ₀	LD ₁	M ₁	M ₀	S ₁	S ₀	Operación RT
1	0	0	1	1	0	R0 <- R1 mas $\overline{R0}$, R1 no cambia
0	1	0	1	0	0	R0 no cambia , R1 <- $\overline{R0 \cdot R1}$
0	1	1	-	1	1	R0 no cambia , R1 <- R1 mas 1
1	0	0	1	0	0	R0 <- $\overline{R0 \cdot R1}$, R1 no cambia
1	0	1	-	0	1	R0 <- R1 , R1 no cambia

Tabla 7

EJERCICIO: Realizar la unidad de control del Ejemplo 4 del Tema 5 del sistema RT del "Sumador de 8 datos". (Ver transparencias T34-T37 del Tema 5)

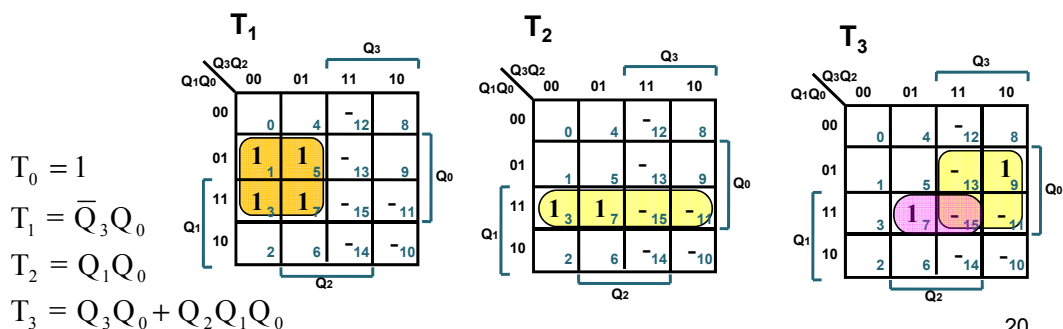
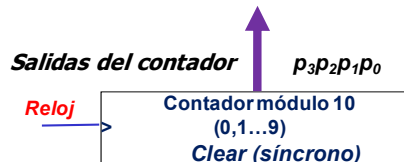
Unidad de control sencilla

Sec. de control	Salidas del contador	Salidas del convertidor
	$p_3 p_2 p_1 p_0$	$S, M, S_1, S_0, /WR, /ReR$
25	0 0 0 0	1 0 0 1 0 1
15	0 0 0 1	0 1 0 1 0 1
15	0 0 1 0	0 1 0 1 0 1
...
15	1 0 0 0	0 1 0 1 0 1
02	1 0 0 1	0 0 0 0 1 0



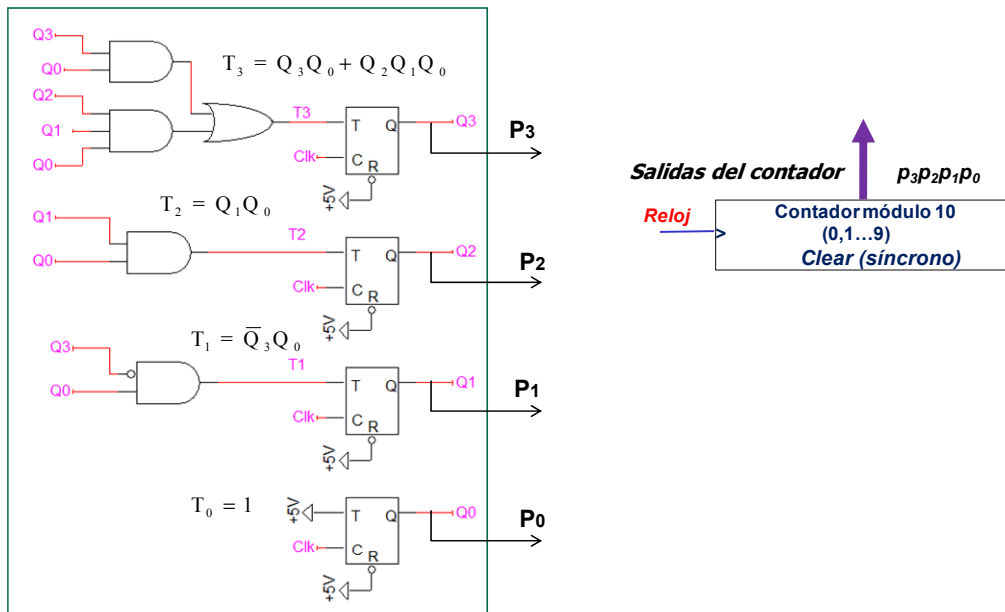
Estado actual $Q_3 Q_2 Q_1 Q_0$ $P_3 P_2 P_1 P_0$	Dec	Estado Siguiente $Q_3^+ Q_2^+ Q_1^+ Q_0^+$	Funciones T a realizar $T_3 T_2 T_1 T_0$
0 0 0 0	0	0 0 0 1	0 0 0 1
0 0 0 1	1	0 0 1 0	0 0 1 1
0 0 1 0	2	0 0 1 1	0 0 0 1
0 0 1 1	3	0 1 0 0	0 1 1 1
0 1 0 0	4	0 1 0 1	0 0 0 1
0 1 0 1	5	0 1 1 0	0 0 1 1
0 1 1 0	6	0 1 1 1	0 0 0 1
0 1 1 1	7	1 0 0 0	1 1 1 1
1 0 0 0	8	1 0 0 1	0 0 0 1
1 0 0 1	9	1 0 1 0	1 0 0 1
1 0 1 0	-	-----	--- -- --
1 0 1 1	-	-----	--- -- --
1 1 0 0	-	-----	--- -- --
1 1 0 1	-	-----	--- -- --
1 1 1 0	-	-----	--- -- --
1 1 1 1	-	-----	--- -- --

DISEÑO DEL CONTADOR ASCENDENTE MÓDULO 10



20

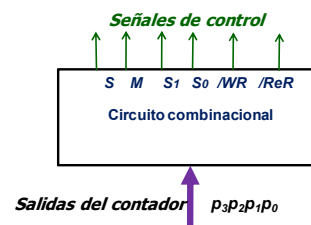
DISEÑO DEL CONTADOR ASCENDENTE MÓDULO 10



21

Salidas contador $P_3 P_2 P_1 P_0$	Dec	Funciones a realizar $S \quad M \quad S_1 \quad S_0 \quad /WR \quad /ReR$					
0 0 0 0	0	1	0	0	1	0	1
0 0 0 1	1	0	1	0	1	0	1
0 0 1 0	2	0	1	0	1	0	1
0 0 1 1	3	0	1	0	1	0	1
0 1 0 0	4	0	1	0	1	0	1
0 1 0 1	5	0	1	0	1	0	1
0 1 1 0	6	0	1	0	1	0	1
0 1 1 1	7	0	1	0	1	0	1
1 0 0 0	8	0	1	0	1	0	1
1 0 0 1	9	0	0	0	0	1	0
1 0 1 0	10	--	--	--	--	--	--
- - - -	-	--	--	--	--	--	--
1 1 1 1	15	--	--	--	--	--	--

DISEÑO DEL CIRCUITO COMBINACIONAL DE LA UNIDAD DE CONTROL



Observando las columnas de las funciones de la tabla, es fácil deducir que:

$$S_1 = 0$$

$$S_0 = /ReR = /WR$$

$$S(P_3, P_2, P_1, P_0) = \sum m(0) + d(10, 11, 12, 13, 14, 15)$$

$$M(P_3, P_2, P_1, P_0) = \sum m(1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$S_1(P_3, P_2, P_1, P_0) = 0$$

$$S_0(P_3, P_2, P_1, P_0) = /ReR(P_3, P_2, P_1, P_0) = \sum m(0, 1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$/WR(P_3, P_2, P_1, P_0) = \sum m(9) + d(10, 11, 12, 13, 14, 15)$$

22

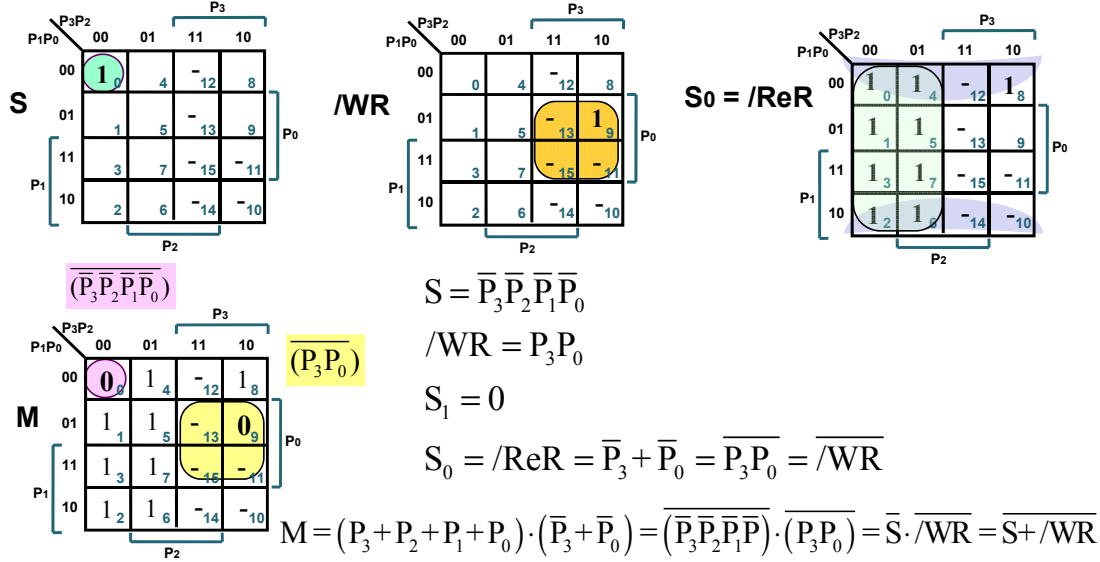
$$S(P_3, P_2, P_1, P_0) = \sum m(0) + d(10, 11, 12, 13, 14, 15)$$

$$M(P_3, P_2, P_1, P_0) = \sum m(1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$S_1(P_3, P_2, P_1, P_0) = 0$$

$$S_0(P_3, P_2, P_1, P_0) = /ReR(P_3, P_2, P_1, P_0) = \sum m(0, 1, 2, 3, 4, 5, 6, 7, 8) + d(10, 11, 12, 13, 14, 15)$$

$$/WR(P_3, P_2, P_1, P_0) = \sum m(9) + d(10, 11, 12, 13, 14, 15)$$



DISEÑO COMPLETO DE LA UNIDAD DE CONTROL

