

**Q1. Quais as diferenças entre os barramentos de dados e de endereços?**

No barramento de dados ocorre a troca de dados entre o processador e demais componentes do sistema. O processador/CPU pode receber e escrever dados no dispositivo.

O barramento de endereço é utilizado para selecionar o endereço para onde os dados devem ser transmitidos. Os dados podem ser transmitidos do processador para o dispositivo ou do dispositivo para o processador.

**Q2. Quais são as diferenças entre as memórias RAM e ROM?**

A memória RAM é uma memória volátil, ou seja, todo o conteúdo é perdido quando acaba a energia. É uma memória de acesso aleatório, ou seja, pode-se acessar qualquer endereço, sem precisar seguir uma ordem.

Já a memória ROM, é não volátil, mantém o conteúdo quando a energia é desligada, é apenas leitura, o que faz com que seja bem mais lenta para a escrita do que a memória RAM. Além disso, não se pode acessar a memória ROM de forma aleatória.

**Q3. Considere o código abaixo, de 12 linhas:**

```
1. #include <stdio.h>
2. int main(void)
3. {
4.     int i;
5.     printf("Insira um número inteiro: ");
6.     scanf("%d", &i);
7.     if(i%2)
8.         printf("%d eh impar.\n");
9.     else
10.        printf("%d eh par.\n");
11.    return 0;
12. }
```

**Para este código, responda:**

**(a) A variável 'i' é armazenada na memória RAM ou ROM? Por quê?**

Em memória RAM, pois não há necessidade de se guardar os números inseridos após a verificação de par ou ímpar ser feita.

**(b) O programa compilado a partir deste código é armazenado na memória RAM ou ROM? Por quê?**

Em memória ROM, pois do contrário, cada vez que se desligasse a energia, toda a programação precisaria ser refeita.

**Q4. Quais são as diferenças, vantagens e desvantagens das arquiteturas Harvard e Von Neumann?**

A arquitetura Harvard separa o armazenamento e o comportamento das instruções do CPU e os dados, isso faz com que ela seja mais complexa e mais rápida, pois permite acesso simultâneo às memórias. Já a arquitetura Von Neumann utiliza o mesmo espaço de memória o armazenamento e o comportamento das instruções do CPU e os dados, tornando essa arquitetura mais simples, porém mais lenta pelo fato de não permitir o acesso simultâneo às memórias.

**Q5. Considere a variável inteira 'i', armazenando o valor 0x8051ABCD. Se 'i' é armazenada na memória a partir do endereço 0x0200, como ficam este byte e os seguintes, considerando que a memória é:**

**(a) Little-endian?**

0xCD em 0x200

0xAB em 0x201

0x51 em 0x202

0x80 em 0x203

**(b) Big-endian?**

0x80 em 0x200

0x51 em 0x201

0xAB em 0x202

0xCD em 0x203

**Q6. Sabendo que o processador do MSP430 tem registradores de 16 bits, como ele soma duas variáveis de 32 bits?**

Para realizar a soma, são precisos 4 registradores, no primeiro coloca-se os 16 bits menos significativos da primeira variável, no segundo registrador, os 16 bits menos significativos da segunda variável, os 16 bits mais significativos da primeira variável no terceiro registrador e os 16 bits mais significativos da segunda variável no quarto registrador.

Em seguida, faz-se com que o primeiro registrador receba a soma do primeiro com o segundo. Após isso faz-se com que o terceiro registrador receba a soma do terceiro com o quarto registrador mais o bit de carry da operação anterior. Por fim, atualiza-se o último registrador caso haja carry no bit menos significativo do registrador.