Escuela Politécnica Superior, Grado en Informática

Asignatura: Diseño Automático de

**Sistemas** 

# Preguntas Teoría

7 de marzo de 2022



## NEBRIJA

### Tema 1 Dispositivos reprogramables

- 1. ¿Qué componentes básicos tiene una FPGA?
- 2. ¿En qué unidades se mide la capacidad de una FPGA?
- 3. ¿Qué tipos de tecnología hay de FPGAs?
- 4. ¿Qué tecnología utilizarías para una FPGA que se va a utilizar en el espacio?
- **5.** Si deseo realizar un prototipo de una nueva arquitectura HW que estoy diseñando: ¿Qué tecnología debería usar?
- **6.** Si deseo realizar el control de un radar de defensa que tiene un elevado ancho de banda: ¿Qué tecnología debería usar?

### 2. Lógica Digital y VHDL básico

- 1. Deseo implementar una señal registrada A que almacene el valor de la señal B ¿Cuál de los siguientes códigos es el correcto?
- 2. ¿Qué tipo de circuito digital permite almacenar valores previos?
- 3. ¿Qué limita la frecuencia máxima de reloj de un bloque combinacional?
- 4. ¿En qué tipo de máquina de estados las salidas dependen de las entradas?
- 5. ¿Cuándo usamos código no sintetizable en VHDL?
- 6. ¿Cuándo se ejecuta una asignación (A<= B) VHDL si no está en un proceso?
- 7. ¿Qué tipo de señales debemos asignarles un valor inicial?
- 8 ¿Qué significa si aparece una X en simulación?

### 3. Diseño de Sistemas digitales

- 1. ¿Qué objetivos debe tener un diseño digital?
- 2. ¿Qué ventajas tiene el diseño Full Custom? Nombre 3
- 3. ¿Qué tipo de diseño consume más tiempo de desarrollo?
- **4.** ¿Cuál es la diferencia entre simulación de comportamiento antes y después de síntesis? ¿En qué puede fallar una simulación postsíntesis frente a una previa a la síntesis?
- **5.** ¿Qué tres problemas presentan las señales externas generadas por un pulsador? ¿Cómo solucionaría dichos problemas?
- **6.** ¿Cómo se construye un sincronizador? En el caso de ser un cambio de dominio de reloj, ¿Qué reloj se utiliza: el de origen o el de destino?
- 7. ¿Qué es el controlador y qué es el datapath en un diseño digital? Explique brevemente el funcionamiento de cada uno de los dos bloques.

# NEBRIJA

**8.** Dibuje la interpretación física y explique brevemente el funcionamiento del siguiente código en VHDL:

- 9. ¿Puede una señal ser leída por varios procesos en VHDL?
- **10.** ¿Qué es un diagrama ASM y qué bloques tiene? ¿Dónde deberían asignarse las salidas si queremos hacer una máquina de Moore y una de Mealy?

#### 4. VHDL Avanzado

- 1. En una señal de tipo std\_logic que valores puede tomar la salida aparte de '1' y '0'. Ponga 3 ejemplos y que significan.
- 2. ¿Es posible sumar 1 a una señal en VHDL?
- 3. Explique brevemente qué es un genérico y ponga un ejemplo de uso.
- 4. Explique brevemente la diferencia entre procedimientos (procedure) y funciones.
- 5. Explique para que sirve el siguiente código y para qué sirve.

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.NUMERIC_STD.ALL;
```

- 6. ¿Cuál es el objetivo principal del diseño paramétrico?
- 7. Si deseo utilizar un BRAM disponible en la FPGA. ¿Qué debo hacer?
- 8. Que ventaja tiene usar BRAM frente a LUT RAM (o registros)

### 5. Dominios de reloj

- 1. Qué es un diseño asíncrono. Ponga un ejemplo
- 2. Se desea generar un reloj para una interfaz que funciona a 20MHz y el diseño principal funciona a 100MHz. Proponga una solución, cómo la implementaría y que se debe tener en cuenta.
- 3. ¿Cuándo es posible usar un reloj síncrono derivado?
- **4.** Reloj Síncrono derivado Explique en que consiste, como lo implementaría y diga una ventaja y una limitación de esta solución.
- 5. ¿Cuándo es aconsejable usar una señal de reloj derivada síncrona para registrar señales?



- **6.** Se esta implementando una FIFO asíncrona para comunicar dos dominios de reloj, para ello es necesario que ambos dominios de reloj conozcan el valor del puntero que indica donde leer/escribir. ¿Qué técnica o técnicas utilizaría para hacerlo? Justifique brevemente la respuesta.
- 7. ¿En qué se diferencia un contador Gray de uno binario normal?
- **8.** Si se desea compartir unas ventanas de audio entre dos dominios de reloj diferentes ¿Qué solución implementaría? Justifique su respuesta.