

1.- (0.5 p) Los sistemas microprocesadores con arquitectura Harvard tienen:

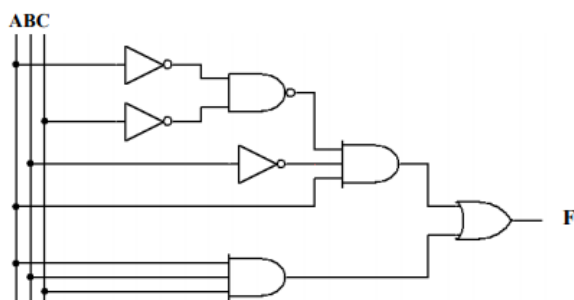
- Un solo bus de datos y dos buses independientes de direcciones.
- Buses independientes para la memoria de datos y la memoria de programa.
- Un bus de direcciones, pero dos buses independientes de datos.
- Comparten buses para acceder a memoria de programa y memoria de datos.

2.- (1p) Convierta el número decimal 197.3125 en los siguientes sistemas de numeración en formato de punto fijo (Indica los cálculos):

a) Binario:

b) Hexadecimal:

3.- (1.5 p) Complete la tabla de verdad del siguiente circuito:



| A | B | C |  |  | F |
|---|---|---|--|--|---|
|   |   |   |  |  |   |
|   |   |   |  |  |   |
|   |   |   |  |  |   |
|   |   |   |  |  |   |
|   |   |   |  |  |   |
|   |   |   |  |  |   |
|   |   |   |  |  |   |
|   |   |   |  |  |   |
|   |   |   |  |  |   |

4.- (1 p) Indicar el tipo de pila o STACK (según el orden de entrada y salida de los datos) que debe utilizar en las siguientes situaciones:

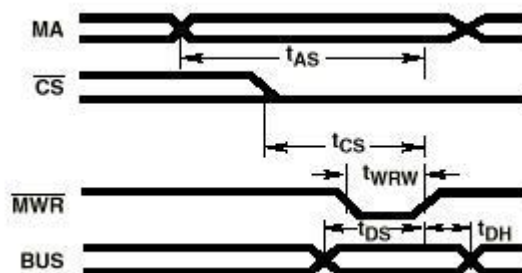
- Almacenar la dirección de retorno en una llamada a una función dentro del programa \_\_\_\_\_
- Cola de comunicación entre dos tareas \_\_\_\_\_
- Buffer circular \_\_\_\_\_
- Gestión de las direcciones de retorno para la atención de interrupciones \_\_\_\_\_

5.- (0.5 p) Indique el valor de la variable "vSalto" después de compilar con la directiva del compilador: \_\_\_\_\_

```
#define DEBUG
bool vSalto;

#ifdef DEBUG
    vSalto=TRUE;
#else
    vSalto=FALSE;
#endif //DEBUG
```

6.- (0.5 p) Indique la respuesta falsa. Si trabajamos con una memoria con el siguiente cronograma para una operación de escritura:



- Los datos del BUS sólo serán válidos durante el tiempo  $t_{DS}+t_{DH}$ .
- La indicación MA representa a un conjunto de líneas formando un bus.
- Las señales  $\overline{CS}$  y  $\overline{MWR}$  son activas a nivel alto.
- La señal  $\overline{CS}$  tiene que estar activa un tiempo  $t_{CS}$  antes de escribir el dato en la memoria.

7.- (0.5 p) Indique la respuesta incorrecta acerca de las características del ESP32.

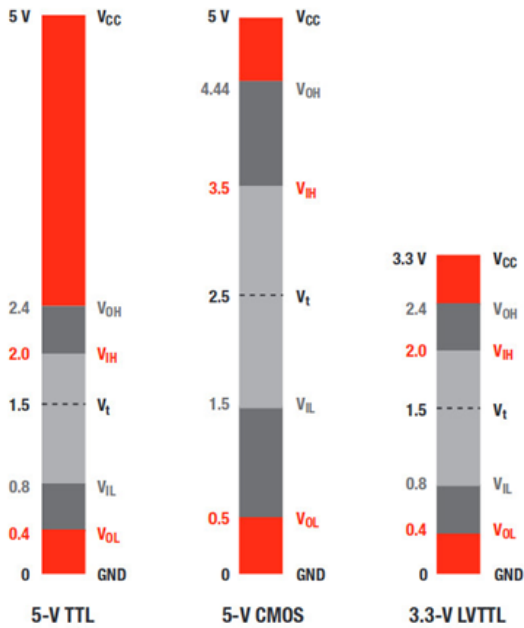
- Es capaz de direccionar hasta 4GB de memoria ya que es un micro de 32bits.
- Tiene dos CPU, además de un procesador ULP que permanece activo en el modo Deep sleep.
- Además de muchos otros periféricos tiene el hardware para trabajar con WiFi y Zigbee.
- Tiene convertidores A/D tipo SAR y convertidores D/A.

8.- (0.5 p) Indique la opción correcta en relación a los GPIO del ESP32:

- Todos los pines GPIO se pueden configurar tanto como entrada como salida.
- Los pines GPIO se pueden configurar mediante una matriz de conexiones y decidir en qué terminal se va a conectar.

d) Aunque podemos cambiar la posición del Pin con el GPIO no podemos cambiar la función mediante programa.

**9.- (1p) Dados los valores de tensión (V) de estas tecnologías digitales calcule su Margen de Ruido y rellene la siguiente tabla:**



| Margen de Ruido    | 5V TTL | 5V CMOS | 3.3V LVTTTL |
|--------------------|--------|---------|-------------|
| a 1 Nivel alto (V) |        |         |             |
| a 0 Nivel bajo (V) |        |         |             |

10.- (0.5 p) En una aplicación que utiliza un sensor y Wifi para enviar los datos con el ESP32. Indique la respuesta correcta para reducir el consumo de energía.

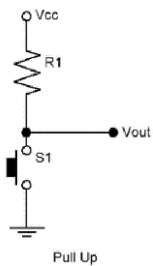
a) El procesador ULP se puede conectar al sensor para llevar el ESP32 al modo sleep.

b) Podemos aumentar la frecuencia de reloj de los procesadores APP\_CPU y PRO\_CPU de funcionamiento.

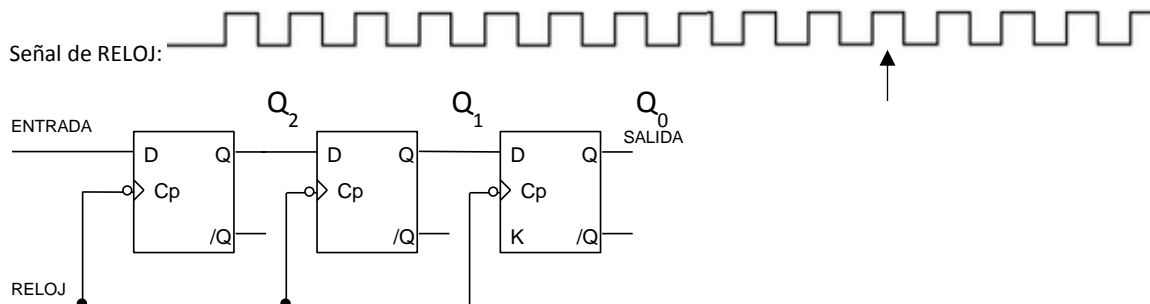
c) Podemos hacer que todos los procesadores funcionen a la misma frecuencia de reloj.

d) Todas las opciones anteriores reducen el consumo de energía

11.- (1 p) Calcule si funcionará correctamente el circuito de reset si el valor de la resistencia  $R_1$  de pull-up es  $10k\Omega$ , suponiendo que  $V_{cc}=5V$  y la corriente que va a consumir el circuito conectado a la salida  $V_{out}$  es como máximo de  $500\mu A$ :



12.- (1.5p) En el siguiente circuito se introduce el valor 0xEB9A por ENTRADA (orden de los bits MSB primero). Indicar que obtenemos a la salida de Q0, Q1 y Q2 cuando la señal de reloj llega a la marca →

[illegible]