

Elektronikpraktikum – Versuch 7

Jonas Wortman^{*1} and Angelo V. Brade^{†1}

¹Rheinische Friedrich-Wilhelms-Universität Bonn

12. September 2024

^{*}s02jwort@uni-bonn.de

[†]s72abrad@uni-bonn.de

Inhaltsverzeichnis

1	Einleitung	1
2	Theorie	1
2.1	Boolische Algebra und Schaltfunktionen	1
2.2	Flip-Flops	1
2.3	Schreiberegister und Zähler	1
2.4	Aufbau von elektronischen Logikschaltungen	1
3	Voraufgaben	2
4	Auswertung	4
5	Fazit	4

1 Einleitung

Dieser Versuch ist die Einführung in die boolische Elektrotechnik, wobei wir boolische Algebra nutzen, um logische Operationen zu konstruieren und z.B. Flip-Flops bauen, mit denen wir ein Schreiberegister und Zähler bauen. Dabei basiert alles darauf, dass hohe Spannungen einer logischen 1 zugeordnet werden und niedrige Spannungen einer logischen 0 zugeordnet werden. Von hier aus wird die grundlegende Informatik praktisch aufgebaut.

2 Theorie

2.1 Boolische Algebra und Schaltfunktionen

Bei digitalen Schaltelementen gibt es im allgemeinen mehrere Eingänge und einen Ausgang, wobei alle Signal als 0 oder 1 interpretiert werden. Das Verhalten lässt sich mit Schaltfunktionen beschreiben, die von der Menge der Eingangsvariablen auf die Menge der Ausgangsvariable abbildet. Um diese Funktionen darzustellen werden Funktions- tafeln verwendet, die alle Kombinationen an Eingängen, sowie die zugeordneten Ausgang angeben.

Für eine Eingangsvariable sind die folgenden operationen möglich:

Identität	$p(x) = x$
Komplement oder Negation	$p(x) = \bar{x}$
sowie konstant 1	$p(x) = 0$
und konstant 0	$p(x) = 1$

Für Funktionen mit zwei Eingangsvariablen, sog. elementare Funktionen, sind diese möglich:

x_1	x_2	Konjunktion UND $x_1 \cdot x_2$	Disjunktion ODER $x_1 + x_2$
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	1

Tabelle 1: Elementare Funktionen

Nun lässt sich jede boolesche Funktion F als Summe von Mintermen, die sog. disjunktive Normalform, oder als Produkt von Maxtermen, die sog. konjunktive Normalform, ausdrücken. Hierbei ist eine Minterm m eine boolesches Produkt aus jeder Eingangsvariable oder ihrem Komplement, wobei diese jeweils nur einmal auftreten. Genauso ist ein Maxterm M eine boolesche Summer aus jeder

Eingangsvariable oder ihrem Komplement, wobei diese jeweils nur einmal auftreten. Hier sind gebräuchliche Schaltfunktionen dargestellt:

Symbol	BOOLEsche Funktion	Bezeichnung	
		deutsch	englisch
	$a \cdot b$	UND	AND
	$a + b$	ODER	OR
	$\overline{a \cdot b}$	NICHT - UND	NAND
	$\overline{a + b}$	NICHT - ODER	NOR
	\bar{a}	INVERTER	NOT

Abbildung 1: Gebräuchliche Schaltfunktionen

2.2 Flip-Flops

Die einfachste Möglichkeit ein Signal zu speichern, ist mithilfe eines Flip-Flops.

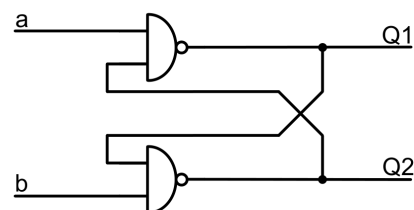


Abbildung 2: Flip-Flop

Ist $a = b = 1$, so ist das signal gespeichert und es lässt sich durch belegen mit einer 0 löschen. Hierbei ist dann $Q_2 = \bar{Q}_1$ gespeichert.

2.3 Schreiberegister und Zähler

Nun kann man mithilfe von FFs ein Schreiberegister bauen, dass mit jedem Takt den Inhalt des i -ten FFs in das $(i + 1)$ -te FF schreibt. Neben dem gibt es dann noch den Dualzähler. Er erzeugt in ansteigender Reihenfolge mit jedem Takt Dualzahlen.

2.4 Aufbau von elektronischen Logikschaltungen

Um nun Logikschaltungen zu konstruieren, wird eine Minimalspannung, ab der das Signal als 1 interpretiert wird, und eine Maximalspannung, unter der das Signal als 0 interpretiert wird, definiert. Diese Schwellspannungen lassen sich in Übertragungskennlinien darstellen, hier in Abb. 3.

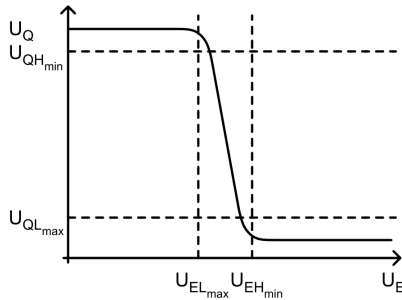


Abbildung 3: Übertragungskennlinie eines Inverters

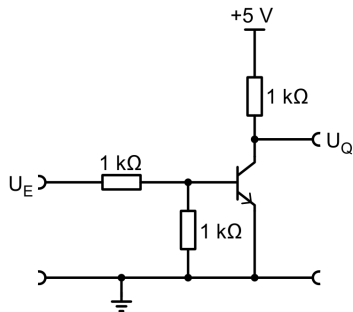


Abbildung 4: Schaltung eines Inverters

Z.B. ein Inverter kann nun mit Transistoren realisiert werden. Hier in Abb. 4 dargestellt. Diese Schaltung kann mit z.B. Dioden erweitert werden, um mehr Eingänge zu erhalten. Dies wird allerdings heutzutage nicht mehr mit Dioden, sondern direkt mit Transistoren gemacht, da diese deutlich kleiner hergestellt werden können. So kann auch ein CMOS-Gatter realisiert werden, welches allein aus Transistoren besteht und somit extrem klein gebaut werden kann. Dies ist hier in Abb. 5 dargestellt.

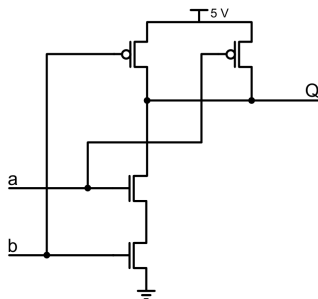


Abbildung 5: Schaltung eines CMOS-Gatter

3 Voraufgaben

A

Wenn man n Eingangsvariablen hat, gibt es ohne Redundanzen 2^{2n} Schaltfunktionen.

B

Es werden folgende Ausdrücke mit einer Funktionstafel überprüft.

$$\begin{array}{lll} a + 1 = 1 & a \cdot 1 = a & a + \bar{a} = 1 \\ a + 0 = a & a \cdot 0 = 0 & a \cdot \bar{a} = 0 \end{array}$$

Man erkennt in Tab. 2, dass alle Ausdrücke korrekt sind.

Funktion f	a	\bar{a}	$f(a, \bar{a})$
$a + 1$	0	1	1
	1	0	1
$a + 0$	0	1	0
	1	0	1
$a \cdot 1$	0	1	0
	1	0	1
$a \cdot 0$	0	1	0
	1	0	0
$a + \bar{a}$	0	1	1
	1	0	1
$a \cdot \bar{a}$	0	1	0
	1	0	0

Tabelle 2: Funktionstafel

C

Nun wird das Distributivgesetz und das Gesetz von De-Morgan mithilfe von Funktionstafeln bestätigt. Diese sind in Tab. 3 und 4 dargestellt.

a	b	c	$a + b$	$(a + b) \cdot c$	$a \cdot c$	$b \cdot c$	$a \cdot c + b \cdot c$
0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0
0	1	1	1	1	0	1	1
1	0	0	1	0	0	0	0
1	0	1	1	1	1	0	1
1	1	0	1	0	0	0	0
1	1	1	1	1	1	1	1

Tabelle 3: Funktionstafel für das Distributivgesetz

a	b	\bar{a}	\bar{b}	$a \cdot b$	$\overline{a \cdot b}$	$\bar{a} + \bar{b}$	$a + b$	$\overline{a + b}$	$\bar{a} \cdot \bar{b}$
0	0	1	1	0	1	1	0	1	1
0	1	1	0	0	1	0	1	0	1
1	0	0	1	0	1	1	1	0	0
1	1	0	0	1	0	0	1	0	0

Tabelle 4: Funktionstafel für das DeMorgan-Gesetz

D

$$f(a, b) = (a + b) \cdot \overline{(a \cdot b)} = \quad (1)$$

Der Ausdruck folgt der Tabelle, allerdings beschreibt $\overline{(a \cdot b)}$ nicht die Tabelle.

E

Da wir für jede Variable entweder die normale Form oder die negierte Form und somit zwei Zustände haben, und wir jede Kombination durchgehen wollen, kann man binär hochzählen, wobei dann 0 für normal und 1 für negiert steht.

Binäre Zahl	entsprechender Minterm
000	$a \cdot b \cdot c$
001	$a \cdot b \cdot \bar{c}$
010	$a \cdot \bar{b} \cdot c$
011	$a \cdot \bar{b} \cdot \bar{c}$
100	$\bar{a} \cdot b \cdot c$
101	$\bar{a} \cdot b \cdot \bar{c}$
110	$\bar{a} \cdot \bar{b} \cdot c$
111	$\bar{a} \cdot \bar{b} \cdot \bar{c}$

Tabelle 5: Mintermbestimmung mithilfe von binärem Zählen.

F

Sobald a und b , 1 sind, sind die Ausgänge nicht mehr eindeutig. Für sonstige Zustände sind die Ausgänge eindeutig.

a	b	Q_1	Q_2
0	0	1	1
0	1	1	0
1	0	0	1
1	1	0 oder 1	0 oder 1

Tabelle 6: Funktionstafel von einem Flip Flop

G

Um einen 4-Bit-Schreibregister zu konstruieren, müssen vier D-FF hintereinander geschaltet werden, welche synchron getaktet werden. Dieser ist in Abb. 6 dargestellt.

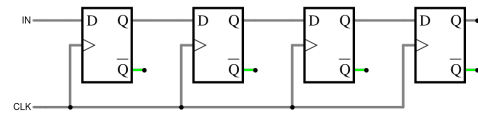


Abbildung 6: 4-Bit Schreibregister

H

Ein paralleles Schieberegister wird nach Abb. 7 konstruiert.

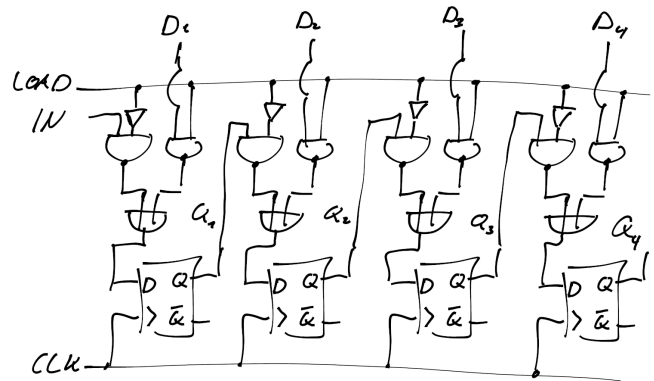


Abbildung 7: parallel 4-Bit Schreibregister

I

Ein Dualzähler wird nach Abb. 8 konstruiert.

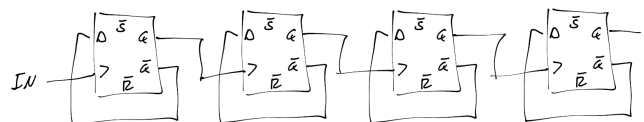


Abbildung 8: parallel 4-Bit Dualzähler

J

Die Funktion der Schaltung entspricht einer NOR-Schaltung. Die beiden Dioden dienen als Eingangssignal, das aktiviert ist, sobald einer der beiden Eingänge aktiv ist. Somit erhalten wir eine OR-Schaltung. Nun ist hinter den Dioden ein Invertierer geschaltet, welcher das Signal invertiert und so die Schaltung zu einer NOR-Schaltung vervollständigt.

Da wir eine Basis-Spannung von ca. 1.8 V haben und über Basis-Emitter $U_{BE} = 0.7 \text{ V}$ abfällt können wir mit

$$I_B = \frac{1.8 \text{ V} - 0.7 \text{ V}}{1 \text{ k}\Omega} - \frac{0.7 \text{ V}}{1 \text{ k}\Omega} \quad (2)$$

$$= 0.4 \text{ mA} \quad (3)$$

zeigen, dass der Ausgangspegel korrekt ist.

K

Es fließt Strom, aber es gibt probleme.

Muss noch gemacht werden!!!!!!1

L

Beim CMOS-Inverter fließt bei geringer anliegender Spannung Strom, sodass beim Ausgang Spannung anliegt. Bei hoher Spannung fließt kein Strom, sodass keine Ausgangsspannung anliegt.

M

Die Zeichnung realisiert ein NAND-Gatter. Es ist immer logisch 1, außer beide Eingänge sind logisch 1.

N

Ein Übertrag eines Halbaddierers ist ein XOR und die Summe eine AND.

O

Die Funktionstafel eines Volladdierers mit vorherigem Bit ist in Abb. 7 zu sehen.

a	b	S	\bar{U}	\bar{U}_{i-1}
0	0	0	0	0
0	0	1	0	1
0	1	1	0	0
0	1	0	1	1
1	0	1	0	0
1	0	0	1	1
1	1	0	1	0
1	1	1	1	1

Tabelle 7: Funktionstafel eines Volladdierers mit vorherigem Bit

P

In Abb. 9 ist ein Volladdierer dargestellt.

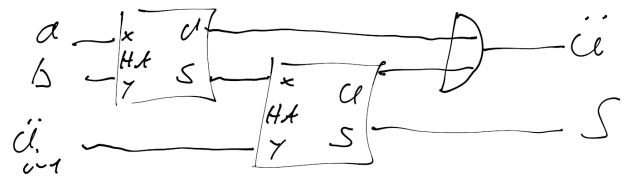


Abbildung 9: Volladdierer aus zwei Halbaddierern.

Q

In Abb. 10 ist ein serielles Addierwerk dargestellt.

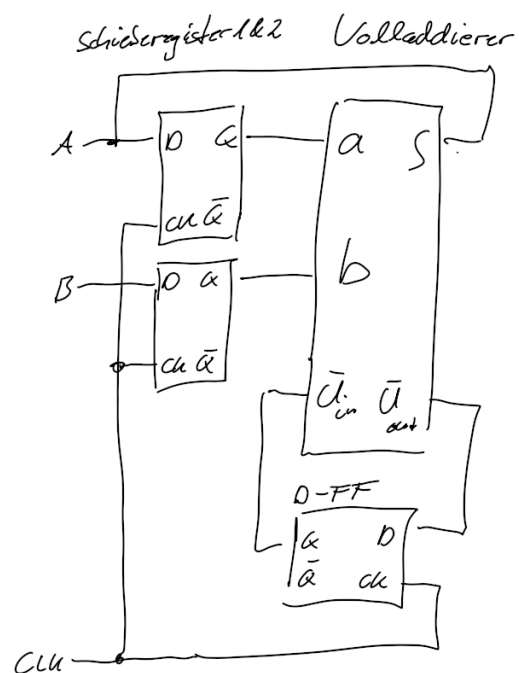


Abbildung 10: Serielles Addierwerk

4 Auswertung

5 Fazit