

3/4 (1. Halbttag) | Transistor und Transistorverstärker

Angelo Brade^{*1} and Jonas Wortmann^{†1}

¹Rheinische Friedrich–Wilhelms–Universität Bonn

6. September 2024

^{*}s72abrad@uni-bonn.de

[†]s02jwort@uni-bonn.de

Inhaltsverzeichnis

1	Einleitung	1
2	Theorie	1
3	Vorausgaben	1
3.1	A	1
3.2	B	1
3.3	C	1
3.4	D	2
3.5	E	2
3.6	F	2
4	Auswertung	2
4.1	Kennlinien und Arbeitspunkt	2
4.2	Emitterfolger	5
4.3	FET	7
4.4	Eingangswiderstand	7
5	Fazit	8

1 Einleitung

In diesem Versuch werden bipolare und Feldeffekttransistoren behandelt; ihr Aufbau, physikalische Funktionsweise und Integration in Schaltungen werden verstanden. Konkreter soll die Ausgangskennlinie sowie Arbeitsgerade und Arbeitspunkt eines npn-Transistors und FETs mit Hilfe eines Kennlinienschreibers und Oszillographen vermessen werden.

2 Theorie

Es gibt zwei verschiedene Arten von Transistoren; Bipolar- und Feldeffekttransistor. Der Bipolartransistor

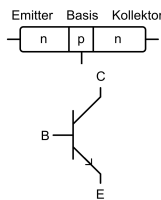


Abbildung 1: Schaltbild und Aufbau eines Bipolartransistors; Abbildung 3/4.1 a) [1]

ist aufgebaut aus zwei n-dotierten Materialien (Emitter und Kollektor), wobei der Emitter deutlich stärker n-dotiert ist als der Kollektor. Die Basis ist nur sehr dünn und leicht p-dotiert.

Wird nun an der Basis ein geringer Strom angeschlossen und es herrscht eine Spannung zwischen Emitter und Kollektor, so fließen Elektronen aus dem Emitter in die Basis und füllen dort die p-Löcher auf. Da die Basis allerdings nicht alle Elektronen des Emitters aufnehmen kann, und eine Spannung zwischen Emitter und Kollektor anliegt, fließen die Elektronen des Emitters direkt weiter in den Kollektor. Obwohl zwischen Basis und Kollektor die Sperrrichtung ist, fließen die Elektronen trotzdem, da die Sperrung bereits durch den Strom aus dem Emitter in die Basis aufgehoben worden ist. Zudem wirkt eine Kraft auf die Elektronen in Richtung Kollektor durch das starke Feld zwischen Basis und Kollektor.

Der FET (**F**eldeffekt**t**ransistor) ist ein Transistor der ein elektrisches Feld als Analogon zum Basisstrom des Bipolartransistors verwendet. Er ist aufgebaut aus Source, Drain, Gate und Bulk. Source und Drain sind beide n-dotiert und Bulk ist p-dotiert.

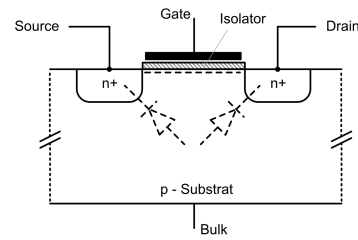


Abbildung 2: Aufbau eines FET; Abbildung 3/4.8 [1]

Zwischen Gate und Bulk ist eine dünne isolierende Schicht, welche den Transistor vor der am Gate anliegenden Spannung isoliert. Die Spannung am Gate sorgt dafür, dass ein Feld zwischen Source und Drain entsteht, welches die Elektronen dicht unterhalb der Isolierschicht passieren lässt. So kann durch Regulation der Gatespannung der Stromfluss kontrolliert werden. FET mit typischem Isolierschichtmaterial Metall-Oxid-Silizium werden MOSFET genannt.

Sowohl der Bipolartransistor als auch der FET sind beide fähig den Stromfluss zu verstärken (über Basisstrom und Gatespannung), sowie ein- und auszuschalten.

3 Voraufgaben

3.1 A

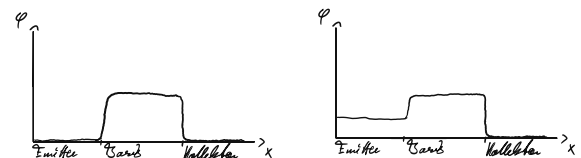


Abbildung 3: Potentialverlauf ohne (links) und mit (rechts) äußerer Spannung

3.2 B

Im Emitter ist eine hohe Elektronendichte; in der Basis ist nur eine geringe Löcherdichte; im Kollektor ist eine weniger starke Elektronendichte als im Emitter.

3.3 C

Es gilt

$$I_E = I_B + I_C \quad \beta = \frac{dI_C}{dI_B} \quad \alpha = \frac{dI_C}{dI_E} \quad \gamma = \frac{dI_E}{dI_B}. \quad (1)$$

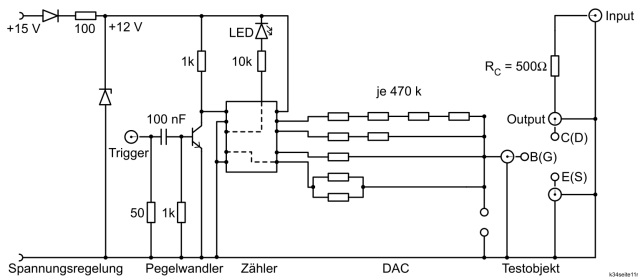


Abbildung 8: Schaltbild Kennlinienschieber

Die genaue Verschaltung lässt sich unter 3.1.2 Kennlinien und Arbeitspunkt[1] in der Praktikumsanleitung nachlesen. Kurzgefasst, benutzen wir Wechselspannung, um ein Bereich der Kollektor-Spannung für verschiedene Basis-Ströme, welchen wir mithilfe eines Binär-Zählers der einen DAC durchschaltet variieren, abzutasten.

Bipolarer Transistor

Zuerst wird der Kennlinienschieber für den bipolaren Transistor verwendet. Aus den Oszillogrammen aus Abb. 9, 10, 11 und 12 lassen sich die Kollektorströme ablesen und sind in Tab. 1 dargestellt.

#	dU_C
1	1.67 V
2	1.67 V
3	1.60 V
4	1.60 V

Tabelle 1: Differenzen der Kollektorströme.

Gemittelt erhalten wir 1.64(6) V, wobei die Standardabweichung 0.035 V beträgt, diese aber kleine ist, als die geschätzten 0.06 V Messunsicherheit. Somit folgt

$$\beta = \frac{dI_C}{dI_B} = 547(27)$$

$$\text{mit } dI_B = 6 \mu\text{A und } dI_C = \frac{dU_C}{500\Omega} = 3.28(16) \text{ mA.}$$

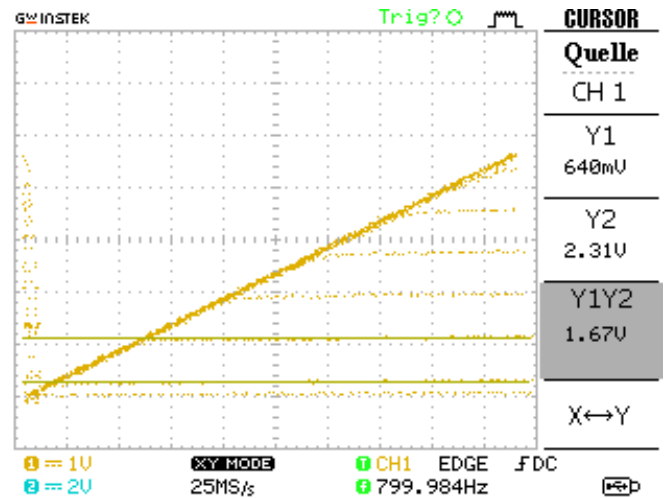


Abbildung 9: Oszillogramm für # = 1

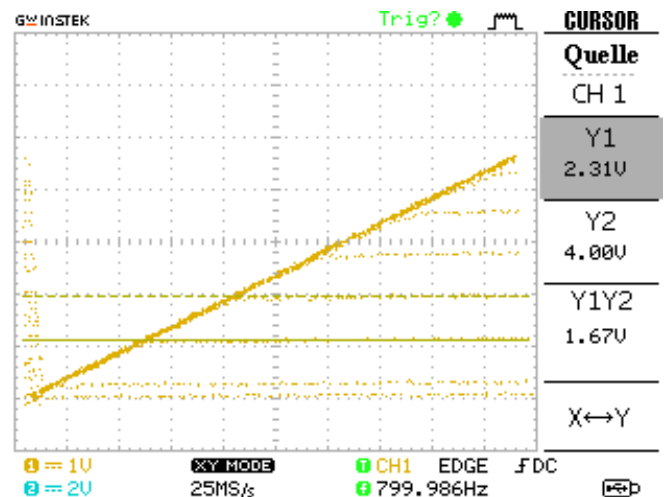


Abbildung 10: Oszillogramm für # = 2

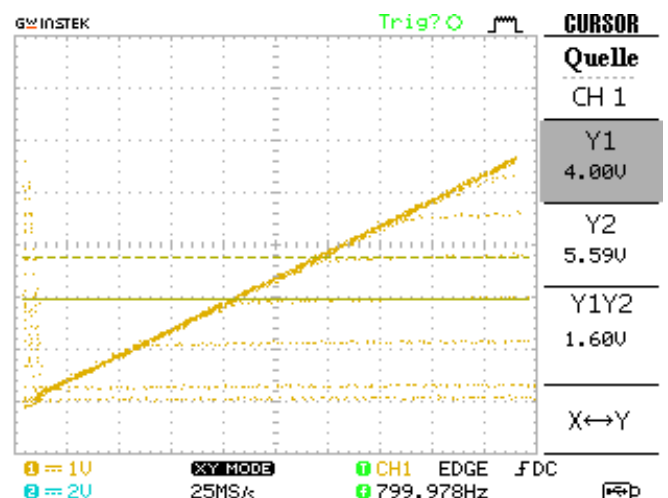


Abbildung 11: Oszillogramm für # = 3

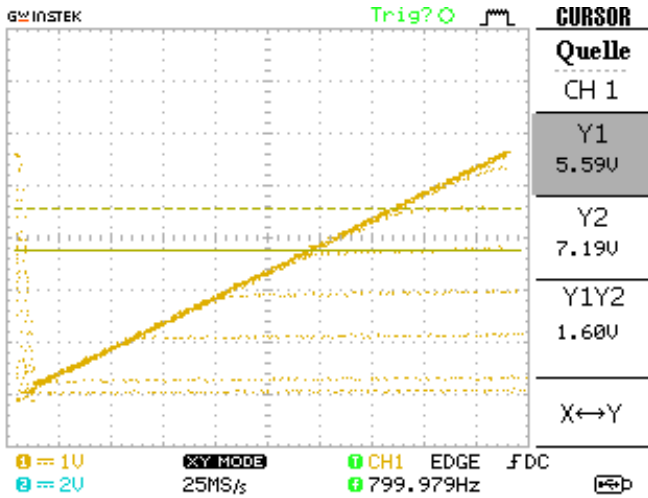


Abbildung 12: Oszillogramm für # = 4

Legen wir nun die Arbeitsgerade durch eines der Oszillogramme, so können wir dessen Arbeitspunkt bestimmen. Dafür legen wir eine Gerade von $(U_{CE} = 0 \text{ V}; I_C = 19.2 \text{ mA} \hat{=} U_C = 9.61 \text{ V})$ bis $(U_{CE} = 10 \text{ V}; I_C = 6.4 \text{ mA} \hat{=} U_C = 3.2 \text{ V})$, wobei wir mit 500Ω geeicht haben. Die Gerade lässt sich mathematisch beschreiben mit

$$I_C = \frac{U_0 - U_{CE}}{R_C + R_E}$$

mit $R_C = R_E = 390 \Omega$ und $U_0 = 15 \text{ V}$.

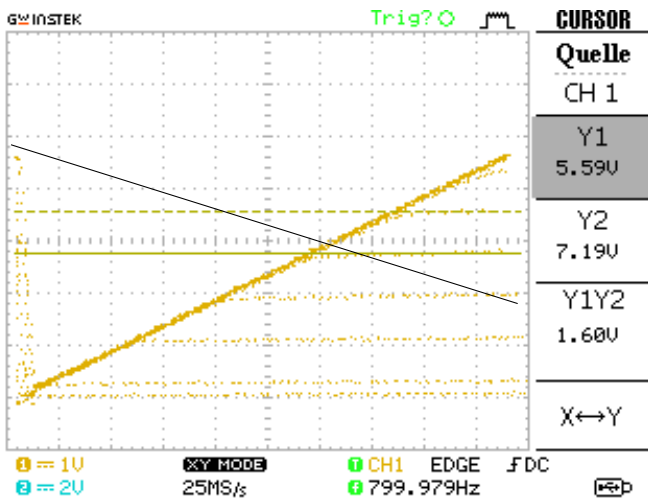


Abbildung 13: Kennlinien mit Arbeitsgerade (schwarze Linie)

An diesem Punkt stellt sich heraus, dass es wohl von Vorteil gewesen wäre das Bild des Oszillographen verkleinert dargestellt zu haben. Außerdem müssten wir die 10. Kennlinie identifizieren können, wenn wir den Arbeitspunkt bei $I_B = 60 \mu\text{A}$ ablesen wollten. Dies geht bei uns

leider nicht. Anhand von vorherigen Protokollen und vergleichen der 5. Linie spekulieren wir aber, dass wir eine Spannung $U_{CE} \approx 2 \text{ V} \dots 4 \text{ V}$ haben.

FET

Nun nehmen wir mit einem Vorwiderstand und dem Kennlinienschreiber die Kennlinien eines FETs (Feldeffekttransistors) auf. Zusätzlich verwenden wir ein Potentiometer, um die Spannung an dem Gate einzustellen. So wird nun mit dem Potentiometer ein Oszillogramm so eingestellt, dass möglichst viele Linien und die letzte Linie zu sehen ist. Die letzte Linie ist daran zu identifizieren, dass es keine Abzweigung nach oben mehr gibt. Diese Bedingung wurde erfüllt und in Abb. 14 präsentiert.

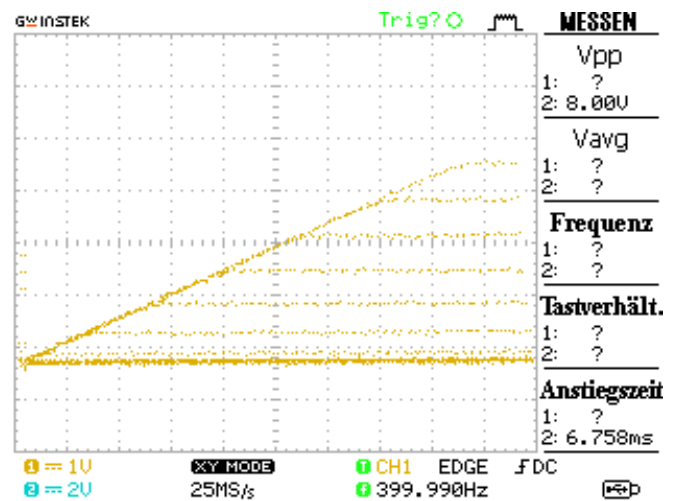


Abbildung 14: FET

Wir erhalten für das vorliegende Oszillogramm einen Widerstand an dem Potentiometer von $R = 30.6(9) \text{ k}\Omega$ und somit $dU_{GS} = R \cdot 6 \mu\text{A} = 183.6(54) \text{ mV}$

Nun lässt sich die Drainspannungen U_D ablesen und mit dem Eichwiderstand $R = 500 \Omega$ in den Drainstrom

$$I_D = \frac{U_D}{R}$$

umrechnen. Die Drainspannung ist an dem Oszillogramm auf der x-Achse abzulesen, sobald sie konstant ist, wobei die unterste Linie bei 0 V liegt. So lässt sich jetzt auch eine Spannung über Gate-Source berechnen:

$$U_{GS} = R_P \cdot n \cdot 6 \mu\text{A} - I_D \cdot 100 \Omega$$

mit $R_P :=$ Widerstand am Potentiometer
und $n :=$ n-te Linie von unten.

Hierbei wurde die Gate-Source-Spannung um den Term $I_D \cdot 100 \Omega$ korrigiert, da diese an der Source abfällt. Wir haben das Ergebnis Graphisch in Abb. 15 dargestellt. Ein Plot mit der Wurzel in Abb. 16 zeigt die Linearität im Quadrat für höhere n.

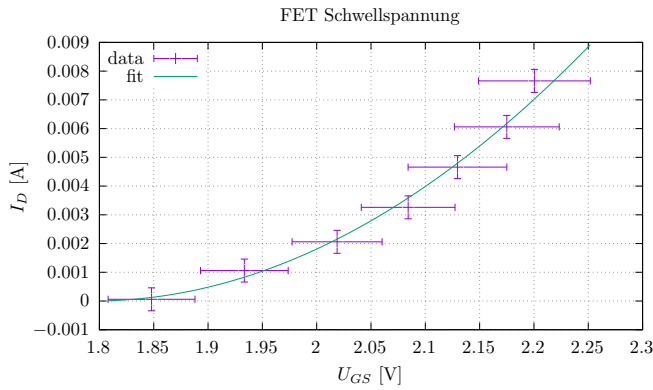


Abbildung 15: Schwellspannung des FETs. Werte sind Tab. 3 zu entnehmen.

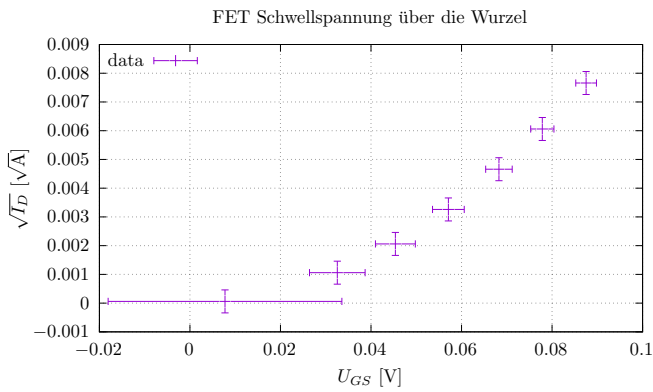


Abbildung 16: Schwellspannung des FETs mit Wurzel. Werte sind Tab. 4 zu entnehmen.

Mit einem Fit der Form

$$I_D = k \cdot (U_{GS} - U_{thr})^2$$

erhalten wir folgende Werte der Paramter:

Paramter	Wert
k	0.0425(47) A/V ²
U_{thr}	1.794(17) V

Tabelle 2: Fit-Paramter und Werte

Hierbei konvergierte unsere Minimierungsfunktion mit $\chi/\text{dof} = 0.077$ überraschend gut. Um nun die Transkonduktanz zu berechnen wird über die Differenzen der Drain-Ströme und Gate-Source-Spannungen genommen und über deren Quotient gemittelt. Hierbei erbit sich der Fehler aus der Varianz. Somit erhalten wir eine Transkonduktanz von $g_m = 0.028(18)$. Diese lässt sich allerdings auch Experimentell mit $g_m \approx 2 \cdot \sqrt{k \cdot I_D}$ berechnen und ergibt so gemittelt $g_m = 0.022(11)$. Die beiden Ergebnisse sind aufgrund der relativ großen Unsicherheiten ($\approx 50\%$) verträglich.

Schwellspannung des FETs	
$U_{GS} \cdot 10^2$	$I_D \cdot 10^5$
184.8 ± 4.0	6.0 ± 40.0
193.3 ± 4.0	106.0 ± 40.0
201.9 ± 4.1	206.0 ± 40.0
208.4 ± 4.3	326.0 ± 40.0
213.0 ± 4.5	466.0 ± 40.0
217.5 ± 4.8	606.0 ± 40.0
220.0 ± 5.1	766.0 ± 40.0

Tabelle 3: Werte für die Schwellspannung des FETs

Schwellspannung des FETs mit Wurzel	
$U_{GS} [\text{V}] \cdot 10^2$	$\sqrt{I_D} [\sqrt{\text{A}}] \cdot 10^4$
184.8 ± 4.0	80.0 ± 260.0
193.3 ± 4.0	326.0 ± 61.0
201.9 ± 4.1	454.0 ± 44.0
208.4 ± 4.3	571.0 ± 35.0
213.0 ± 4.5	683.0 ± 29.0
217.5 ± 4.8	778.0 ± 26.0
220.0 ± 5.1	875.0 ± 23.0

Tabelle 4: Werte für die Schwellspannung des FETs mit Wurzel

4.2 Emitterfolger

Es wird ein Emitterfolger aufgebaut

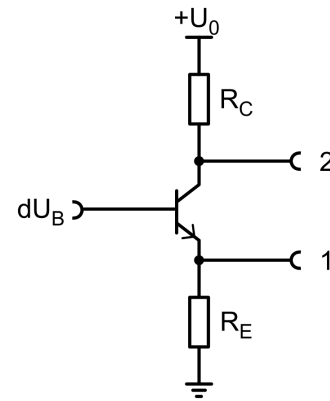


Abbildung 17: Emitterfolgerschaltung; Abbildung 3/4.12[1]

Hier entspricht Ausgang 1 einer Emitterfolgerschaltung. Die Versorgungsspannung ist 15 V und wird vom Kennlinienschreiber bereitgestellt. Die Widerstände sind $R_E = R_C = 390 \Omega$. Die gesamte Schaltung wird auf [Schaltbrett 1](#) aufgebaut.

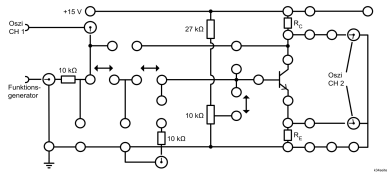


Abbildung 18: Schaltbrett 1; Abbildung 3.4[1]

Das angelegte Signal ist ein Sinussignal mit $dU_B = 2.1V_{SS}$ und $f = 500\text{ Hz}$ mit DC-Offset von $U = 2\text{ V}$.

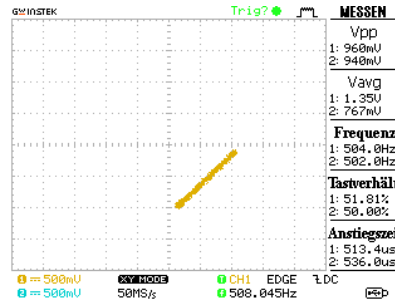


Abbildung 19: Phasenbeziehung zwischen Signalen vor und nach Emitterschaltung

Es lässt sich erkennen, dass die beiden Signale nicht Phasenverschoben sind. Aus der Abbildung geht auch hervor, dass die Spannungsverstärkung bei ungefähr eins liegt

$$\frac{dU_E}{dU_B} \approx 1. \quad (8)$$

Aussteuergrenzen sind die Grenzen der Amplitude eines Signals, bei der keine Verzerrung verursacht wird. Zu erwarten ist hier also die minimale Amplitude von $U_{\min} = 0.6\text{ V}$, die benötigt wird, um das elektrische Feld zwischen der p-n-Grenzschicht zu überwinden.

Während des Versuches wurde fälschlicherweise eine lineare Ausgangsspannung gesucht. Diese ist natürlich trivialerweise für $U_{\text{out}} \approx 0\text{ V}$ erreicht, was aber nicht dem gewünschten Versuchsergebnis entspricht.

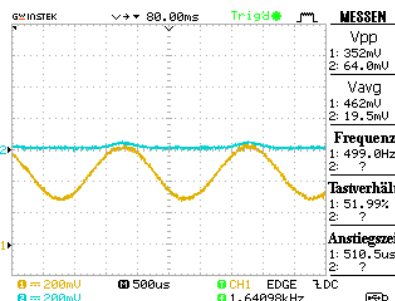
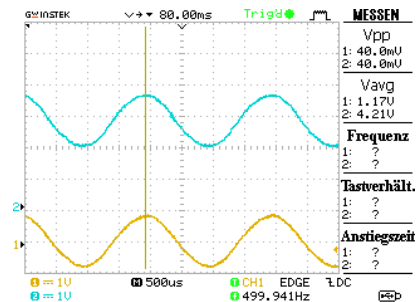
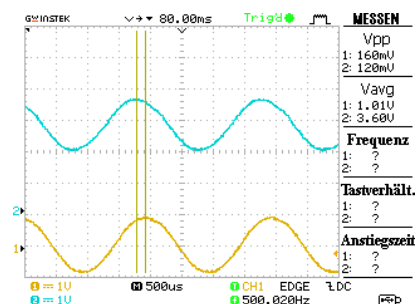
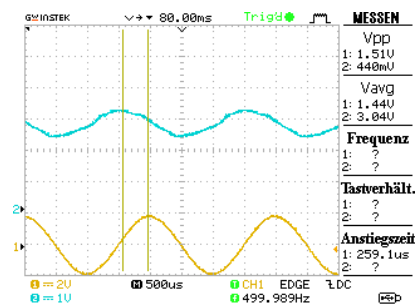
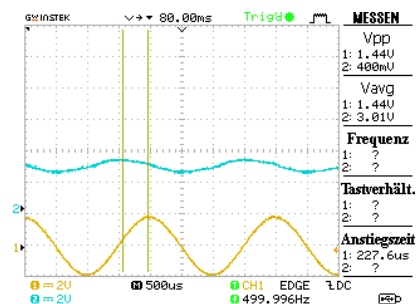


Abbildung 20: Aussteuergrenzen des Emitterfolger

Zur Arbeitspunkteinstellung wird der DC-Offset nun mit einem $27\text{ k}\Omega/10\text{ k}\Omega$ Spannungsteiler hergestellt. Dazu

wird ein geeigneter Kondensator hinter dem $10\text{ k}\Omega$ Widerstand eingefügt.

Abbildung 21: Emitterfolger mit Kapazität von $1\text{ }\mu\text{F}$ Abbildung 22: Emitterfolger mit Kapazität von 10 nF Abbildung 23: Emitterfolger mit Kapazität von 1 nF Abbildung 24: Emitterfolger mit Kapazität von 100 pF

Es lässt sich erkennen, dass die Phase in abhängigkeit der Kapazität verschoben wird. Bei großer Kapazität bleibt die Phase gleich, mit kleiner werdender Kapazität steigt der Phasenunterschied zwischen Eingangs-

und Ausgangssignal. Zudem sinkt die Amplitude des Ausgangssignals, wenn die Kapazität geringer wird. Wird die Kapazität zu gering, dann wird das Ausgangssignal annähernd konstant.

4.3 FET

Auf **Schaltbrett 2** wird nun eine Emitterfolgerschaltung aufgebaut.

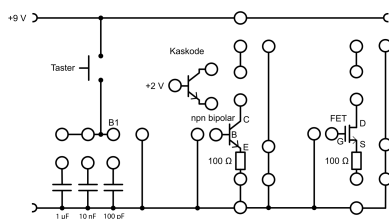


Abbildung 25: Schaltbrett 2; Abbildung 3.5[1]

$R_C = 0\,\Omega$ und $R_E \in [1\,\text{k}\Omega, 2\,\text{k}\Omega]$. Die Versorgungsspannung beträgt ca. 10 V. Aus dem Frequenzgenerator kommt ein Sinussignal mit $f = 1\,\text{kHz}$ und $U_{\text{SS}} = 2.1\,\text{V}$ mit DC-Offset 5 V.

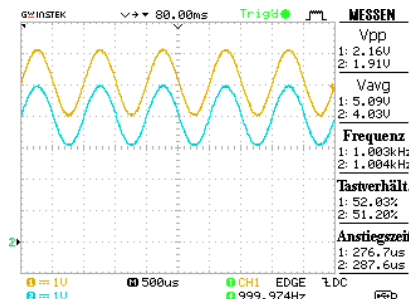


Abbildung 26: Vergleich Basis- Emitterspannung

Anhand des Oszillogramms kann man erkennen, dass zwischen Basis- und Emitterspannung eine Spannung von 1 V liegt. Es ist also $U_{BE} = 1 \text{ V}$. Erwartet war eine Basis-Emitterspannung von ca. 0.7 V. Dieser Wert besitzt eine Abweichung von ca. 43%. Da Transistoren sehr genau dotiert werden müssen, sollte eine so hohe Abweichung nicht erwartet werden. Fehler hierfür könnten im Transistor selbst liegen, z.B. durch fälschliche Bauweise bzw. falsche Behandlung oder Anschluss.

Verwendet man nun den FET als Sourcefolger kann die Thresholdspannung U_{thr} bestimmt werden.

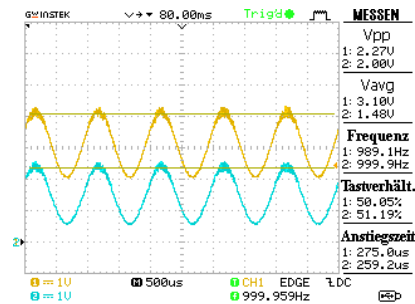


Abbildung 27: FET als Sourcefolger

Man kann aus der Abbildung ablesen, dass die Spannungen eine Differenz von 1.5 V haben. Diese Spannung ist genau die Thresholdspannung $U_{\text{thr}} = 1.5 \text{ V}$. Der Wert der Messung aus 3.1.2 liegt bei $U_{\text{thr},3.1.2} = 1.794(17) \text{ V}$ und ist mit einer Abweichung von 20% nicht mit U_{thr} vereinbar. Grund hierfür könnte das ungenau oder falsche Ablesen der Thresholdspannung aus dem Oszillogramm sein. Zum Beispiel hätte der Bereich, ab dem das Signal verzerrt, genauer eingestellt werden können.

4.4 Eingangswiderstand

Der Sinusgenerator und Transistor wird nun von Buchse B1 abgeklemmt und der Oszi direkt angeklemmt. Der Kondensator $1\mu\text{F}$ wird mit einer Drahtbrücke mit dem Schaltkreis verbunden.

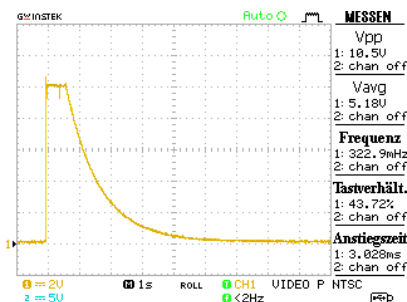


Abbildung 28: Entladungskurve des $1\text{ }\mu\text{F}$ Kondensators über den Oszieingangswiderstand

Die Entladungskurve dieses Kondensators wird berechnet mit $R = 1 \text{ M}\Omega$ und $C = 1 \mu\text{F}$

$$T_{1/2, \text{Lit}} = \frac{\ln(2)}{BC} \approx 0.69 \text{ s.} \quad (9)$$

Liest man aus dem Oszillogramm ab, ist $T_{1/2, \text{Oszi}} = 0.8(1) \text{ s}$. Die Abweichung vom berechneten Wert liegt bei 16%. Grund dafür sind wahrscheinlich die nicht-idealen Eigenschaften der Bauteile im Versuch.

Nun wird wieder ein Emitterfolger ($R_E \in [1 \text{ k}\Omega, 2 \text{ k}\Omega]$) mit bipolarem Transistor aufgebaut.

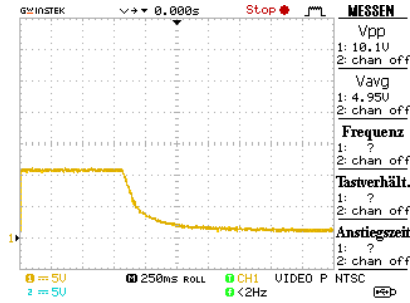


Abbildung 29: Entladungskurve des 1 µF Kondensators über den Emitterfolger

Liest man die Entladungszeit vom Oszillogramm ab, so ergibt sich $T_{1/2, \text{Emf}} = 250(50)$ ms. Die Stromverstärkung der Emitterfolgerschaltung ergibt sich dann aus dem Verhältnis der Entladungszeiten mit und ohne Emitterfolger.

$$\gamma = \frac{T_{1/2, \text{Oszi}}}{T_{1/2, \text{Emf}}} = 3.2(75). \quad (10)$$

Die Größe dieses Fehlers lässt sich auf die Größe des Fehlers von $T_{1/2, \text{Emf}}$ zurückführen. Die Größenordnung der Verstärkung passt nicht zu typischen Emitterfolgerschaltungen, da diese im Bereich von ungefähr $\gamma_{\text{Lit}} \approx 100$ liegen. Grund hierfür könnten fehlerhafte Bauteile oder falsche Messung sein, da sich Abweichung in dieser Größenordnung nicht durch Ablesefehler ergeben sollten.

5 Fazit

Die Kennlinien vom bipolaren Transistor, sowie von dem FET, konnten gut dargestellt werden. Dabei war leider die Ausführung etwas ungründlich, weswegen wir einen Wert nur spekulativ abschätzen konnten. Neben dem gab es allerdings bei der Bestimmung der Schwellspannung $U_{\text{thr}} = 1.794(17)$ V und Transkonduktanz $g_m = 0.028(18)$ bzw. experimentell: $g_m = 0.022(11)$, keine größeren Probleme und die Werte decken sich gut.

Die Emitterfolgerschaltung hat wie erwartet eine Spannungsverstärkung von ca. 1 und es ist möglich mit einem Kondensator die Phase sowie die Amplitude (nur Ausgang) von Eingangs- und Ausgangssignal zu ändern. Die Basis-Emitterspannung des Bipolartransistors liegt mit $U_{BE} = 1$ V bei einer Abweichung von 43% vom typischen Wert 0.7 V. Dieses Verhalten ist wahrscheinlich auf eine fälschliche Bauweise oder vorherige falsche Behandlung zurückzuführen. Auch die Thresholdspannung des FETs stimmt nicht mit dem berechneten Wert überein; Abweichung 20%. Hier könnte das Problem allerdings auch einer ungenauen Messung geschuldet sein.

Die Verstärkung der Emitterfolgerschaltung hat auch nicht gut funktioniert, da hier mit Hilfe der Entladungszeit eines Kondensators nur eine Verstärkung von 3.2(75) errechnet wurde. Eigentlich sollten Verstärkungen von Emitterfolgern im Bereich von 100 liegen. Hier ist es auch möglich, dass der Transistor nicht mehr richtig funktioniert hat.

Abbildungsverzeichnis

1	Schaltbild und Aufbau eines Bipolartransistors; Abbildung 3/4.1 a) [1]	1
2	Aufbau eines FET; Abbildung 3/4.8 [1]	1
3	Potentialverlauf ohne und mit äußerer Spannung	1
4	Schaltbild Kennlinienschreiber; Abbildung 3.1 [1]	2
5	Vereinfachtes Schaltbild Kennlinienschreiber	2
6	Ausgangskennlinienfeld Bipolartransistor mit EIN und AUS Schaltung	2
7	Schaltkreis zum Steuern einer Lampe	2
8	Schaltbild Kennlinienschreiber	3
9	Oszillogramm für $\# = 1$	3
10	Oszillogramm für $\# = 2$	3
11	Oszillogramm für $\# = 3$	3
12	Oszillogramm für $\# = 4$	4
13	Kennlinien mit Arbeitsgerade (schwarze Linie)	4
14	FET	4
15	Schwellspannung des FETs. Werte sind Tab. 3 zu entnehmen.	5
16	Schwellspannung des FETs mit Wurzel. Werte sind Tab. 4 zu entnehmen.	5
17	Emitterfolgerschaltung; Abbildung 3/4.12[1]	5
18	Schaltbrett 1; Abbildung 3.4[1]	6
19	Phasenbeziehung zwischen Signalen vor und nach Emitterschaltung	6
20	Aussteuergrenzen des Emitterfolger	6
21	Emitterfolger mit Kapazität von 1 μF	6
22	Emitterfolger mit Kapazität von 10 nF	6
23	Emitterfolger mit Kapazität von 1 nF	6
24	Emitterfolger mit Kapazität von 100 pF	6
25	Schaltbrett 2; Abbildung 3.5[1]	7
26	Vergleich Basis- Emitterspannung	7
27	FET als Sourcefolger	7
28	Entladungskurve des 1 μF Kondensators über den Oszieingangswiderstand	7
29	Entladungskurve des 1 μF Kondensators über den Emitterfolger	8

Tabellenverzeichnis

1	Differenzen der Kollektorströme.	3
2	Fit-Parameter und Werte	5
3	Werte für die Schwellspannung des FETs	5
4	Werte für die Schwellspannung des FETs mit Wurzel	5

Literatur

- [1] Fabian Hügging. *Elektronik-Praktikum Versuchsanleitung*. Universität Bonn, kurs b edition, 2024.