如考

锹

姓名

无 效

东南大学考试卷(A卷)

课程名	称 计	算机结构	与逻辑设计	计 考	试学期	2015-16 第二学期	学年 別期末	得分	
适用专	亚	信息	考证	式形式	İ	闭卷	考试时	村间长度	120 分钟
题目	_	=	Ξ	四	五	六	七	八	总分
得分									
批阅人									
			l l						
→ (25	分,每空	故 1 公)							
	刀, 母工 位数值系:		快工						
			、礼	心 是		,反码是	.		
	20		$+ \overline{A + C\overline{L}}$						
21 10,22	# K C N	F = B	+ A + C L)(AB	+00)-	3/3.			
反函	数: _						;		
对偶	函数: _						°		
3、三态	门电路的	输出有高	电平、()和	() 3 种状?	 .		
4、单极'	性 8 位 D/	A 转换器	,当输入	数字量为	(01011	010) _B 时	,其输出	出电压为	1.8V,当
输入	数字量为	(101010	01) _B 时,	其输出时	电压为	V。	•		
5、对双	积分型 A/	D转换器	、并行比较	交型 A/D	转换器和	逐次逼近	迁型 A/D 车	专换器的	相对速度
进行	比较,转	专换速度	最快的是	Ē			, ‡	传换速度	度最慢的
是			0						
6、下图	所示电路	中, Y ₁ =	: ();	$Y_2 = ($);		
$Y_3 =$	()。							
			A J	& & & & & & & & & & & & & & & & & & &		- Y ₁ - Y ₂ - Y ₃			
7、一个	存储容量	为 2K×4	的存储系统	充有		个存储	静元,栽	告用该存	储器构成
16K>	×8 的存储	皆系统,贝	刂需	片 2	2K×4的	存储器。			

8、如图所示 ROM,

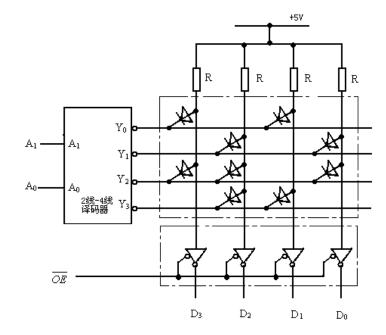
有_____条地址线,

有_____条数据线,

当 $\overline{OE} = 0$,输入地址

A₁A₀=10 时,输出 D₃D₂D₁D₀

=____



9、输入信号的竞争在输出端会产生不应有的毛刺,称之为险象,其中,

逻辑险象产生的原因为:	
功能险象产生的原因为:	,

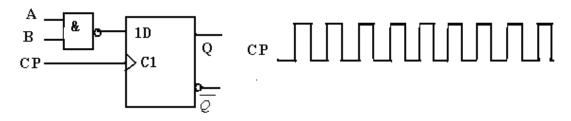
10、数字系统设计中,常用算法状态机流程图即 ASM 图,有三种基本符号,即 框,

	_框,	_框,这三种	框统称为逻辑	框,三种逻辑		可关系为:
	框和与之相连	车的两个从属	框所规定的操	作,都是在-	一个共同的	实
现的。						

二、(8分)用卡诺图法化简下列逻辑函数,求出最简"与-或"式。

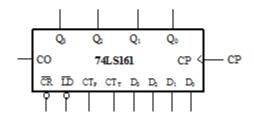
$$F = A\overline{B}CD + \overline{B} \cdot \overline{C}D + (A+C)B\overline{D} + \overline{A} \cdot \overline{\overline{B} + C}$$

三、(10分)时序电路及输入波形如图所示,写出其激励方程和状态方程,并画出输出 Q端的波形。设触发器初态为"0"。

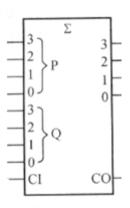


四、(10分)试用4位同步二进制加计数器74161及少量门电路构成同步十三进制计数器,并写出状态转换图、画出电路图。

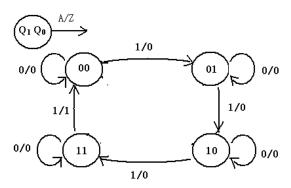
CR	ĪD	CT _p	CT _₹	CP	Q ₃ Q ₂ Q ₁ Q ₀
0	x	x	x	×	0 0 0 0
1	0	×	×		$D_3 D_2 D_1 D_0$
1	1	0	×	×	$Q_3 Q_2 Q_1 Q_0$
1	1	×	0	×	$Q_3 Q_2 Q_1 Q_0$
1	1	1	1		加法计数



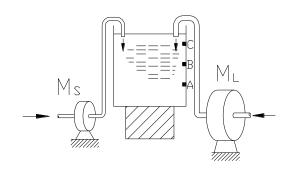
五、(12分) 试用如下的多位全加器以及适当门电路,设计两个一位 8421BCD 码全加器电路,要求写出设计过程、门电路的真值表、逻辑方程,并画出电路图。



六、(12分)根据如下的时序逻辑电路状态图,设计时序逻辑电路,要求写出其状态转换表、激励方程、状态方程和输出方程,并说明电路实现的逻辑功能。



七、(11 分)有一水箱,由大、小两台补水水泵 M_L 和 M_S 供水,如图所示。水箱中设置了 3 个水位检测元件 A、B、C。水面低于检测元件时,检测元件给出高电平;水面高于检测元件时,检测元件给出低电平。现要求当水位超过 C 点时水泵停止工作;水位低于 C 点而高于 B 点时 M_S 单独工作;水位低于 B 点而高于 A 点时 M_L 单独工作;水位低于 A 点时 M_L 和 A0 同时工作。试用 A1 A1 A2 加上适当的逻辑门电路控制两台水泵的运行。



八、(12分) 试用 D 触发器和门电路设计一个模 7 计数器,要求写出设计过程,给出真值表、逻辑方程、电路图、状态图、波形图、并检查设计的电路能否自启动。