

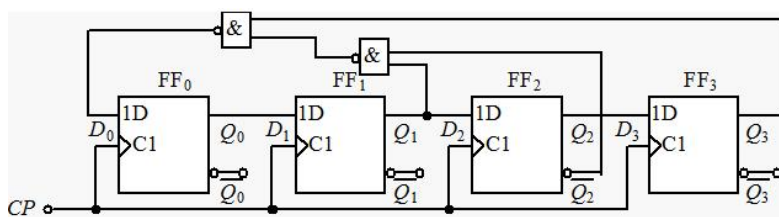
东南大学考试卷 (A 卷)

课程名称 计算机结构与逻辑设计 考试学期 14-15-2 得分
适用专业 信息工程 考试形式 闭卷 考试时间长度 120 分钟

题目	一	二	三	四	五	六	七	八	总分
得分									
批阅人									

一、填空题 (每空 2 分, 共 20 分)

- (1) $(10010101)_{8421BCD}$ 码 = ()₁₆。
- (2) 模数 AD 转换器中的逐次逼近型 ADC 的转换时间需要多少个时钟周期 (假设该 ADC 转换器位数为 n)
- (3) 在动态存储单元中, 数据在读出时, 存储电容上的电荷将因为对数据线的充电而损耗, 因此, 在每读一次必须对存储电容进行电荷补充, 这个过程叫 ;
- (4) 基于与非门的基本 RS 触发器(输入为 \bar{R}, \bar{S}) 中同态出现的条件是。
- (5) 现有 256 字 \times 4 位的存储芯片, 要求组成 2K 字 \times 8 位的存储单元, 则需要 片这样的 256 字 \times 4 位芯片来组成。
- (6) 在可编程逻辑器件 PAL 结构中, 可以编程的是 阵列。
- (7) 某倒 T 型数模转换器是 16 位的 DAC, 问其分辨率是。
- (8) 用集成计数器 74161 芯片通过反馈清零法实现模 11 计数器时, 从 0 开始计数, 应该在计数到达 时反馈使清零端 \overline{CR} 为 0。
- (9) 在时序逻辑电路分析时, 两个最重要的方程是: 。
- (10) 下图 D 触发器组成的计数器, 初始状态从 0000 开始, 有 个有效状态。



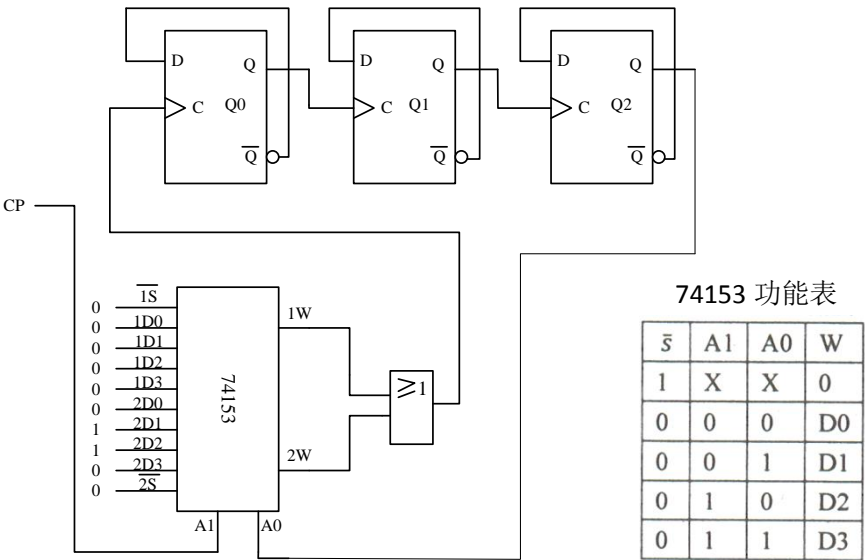
二、 已知函数 F 是变量 (A,B,C,D) 的函数，其函数表达式如下所示，

$$F = \overline{\overline{C}D + AD + \overline{A}B\overline{C} + \overline{B}\overline{D}}$$

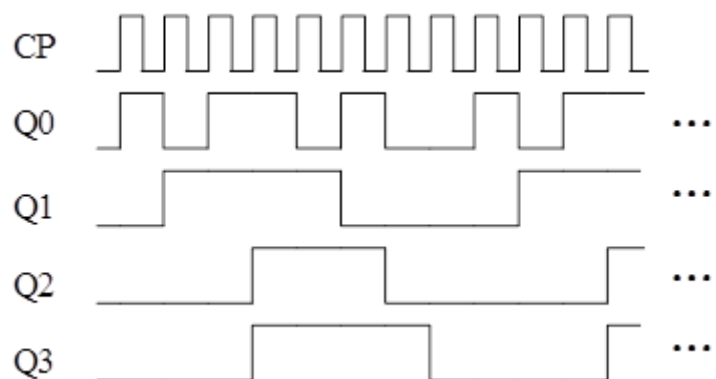
请基于最小化设计方法用与非门进行实现，画出电路图。(10 分)

三、在电路实验中经常需要用到周期性序列，试设计 1011000 的周期性序列，左边的数字先输出，给出详细设计过程。（10 分）

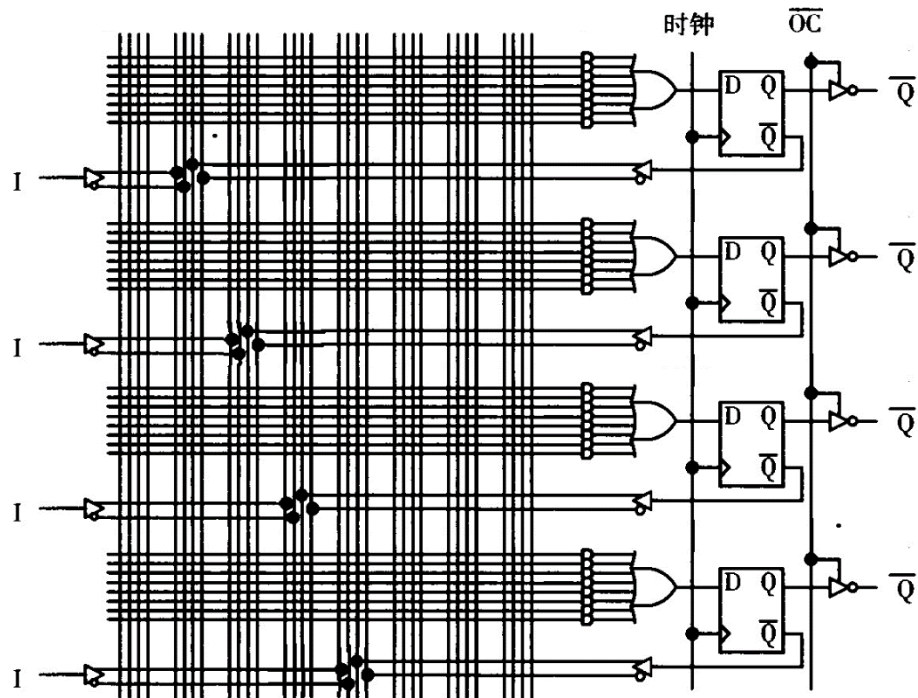
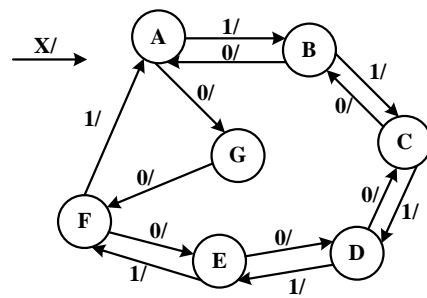
四、异步时序逻辑电路分析是时序逻辑电路分析的关键问题之一。有如下的电路，请分析该电路功能，请画出完整状态图和 **Q2** 的波形图，说明电路的功能。（15 分）



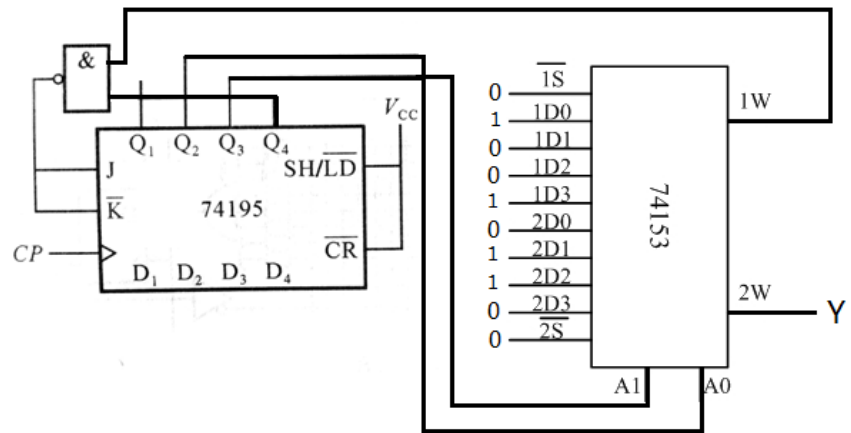
五、 在一次电路实验当中需要用到多路同步波形 Q_0 , Q_1 , Q_2 , Q_3 , 它们的波形如下图所示, 用 D 触发器和适当的门设计实现, 写出详细的设计过程。(15 分)



六、有一状态图如右边所示，而 PAL16R8 的部分截图如下图所示，请在所示的 PAL 16R8 上实现所示状态图，请详细描述所设计过程。（15 分）



七、分析下面的电路，画出完整状态转换图，并判断系统是否具备自启动能力。
 (74153 功能见题四，74195 的功能表见下面) (15 分)



74195 功能表

\overline{CR}	\overline{SH}	\overline{LD}	J	\overline{K}	CP	D_1	D_2	D_3	D_4	Q_1^{n+1}	Q_2^{n+1}	Q_3^{n+1}	Q_4^{n+1}	\overline{Q}_4^{n+1}
0	x	x	x	x	x	x	x	x	x	0	0	0	0	1
1	0	x	x	↑	a	b	c	d		a	b	c	d	d
1	1	0	0	↑	x	x	x	x		0	Q_1^n	Q_2^n	Q_3^n	\overline{Q}_3^n
1	1	1	1	↑	x	x	x	x		1	Q_1^n	Q_2^n	Q_3^n	\overline{Q}_3^n
1	1	0	1	↑	x	x	x	x		Q_1^n	Q_1^n	Q_2^n	Q_3^n	\overline{Q}_3^n
1	1	1	0	↑	x	x	x	x		\overline{Q}_1^n	Q_1^n	Q_2^n	Q_3^n	\overline{Q}_3^n