1. 数字信号和模拟信号的区别
2. 数字信号的优点和缺点\二进制的优点
3. 常用的数制有哪些，如何将m进制数转换为n进制数
4. 计算机中数的表示有哪几种方式，简述
5. 简述逻辑代数的对偶规则和反演规则
6. 为什么对于每个逻辑函数都存在一个与之定价的最小项之和
7. 竞争险象的产生原因
8. 逻辑险象和功能险象的判别方法
9. 消除险象的方法
10. 用74138构成逻辑函数和数据分配器
11. 用74153构成逻辑函数
12. 时序逻辑电路和组合逻辑电路的异同
13. 画图描述RS与非/或非触发器的原理
14. 画图描述JK锁存器原理
15. 画图描述主从RS触发器的原理
16. 触发器空翻的原因
17. 时序逻辑电路的功能表示有哪几种方法
18. 如何检查电路是否能自启动
19. 简述存储器读操作和写操作的执行流程
20. SRAM和DRAM的基本存储单元是什么，简述读取和写入的过程
21. 存储器字扩展位扩展原理
22. ROM、PLA和PAL的编程方式
23. PAL16L8和PAL16R8的区别
24. 数模/模数转换的各种方案和特点
25. 数模/模数转换的原理（输入输出什么）
26. 数模/模数转换的各种指标
27. 模数转换的步骤

数制码制：

反码：当符号位有进位时，应在结果的最低位再加“1”。

逻辑函数：

- 对偶函数、反函数；

- 重要简化公式：

组合逻辑电路模块：

编码器：

74148：8-3线优先编码器；输入输出非，~EN、Ys、~YEX，是最复杂的那个；

- 高位（8-15）的Ys接低位的~EN；有有效输出时~YEX=0。

74147：BCD码10-4优先编码器；输入输出非，输入只有9个，都1时表示0；

译码器：

74139：双2-4线译码器，输入输出1，~EN；

74138：3-8译码器，输入1输出0，使能有S1、~S2、~S3；还用作数据分配器，因为输出0，所以数据端接~S2或~S3；

7442：4-10BCD码译码器，输入1输出0，输入无效时输出都是1，貌似没有使能端；

7448：数码显示译码器；输入输出1，abcdef顺时针排列，a在最上面，g在中间；

数据选择器：

74153：双四选一数据选择器，使能~1S、~2S，选择端A1A0取1有效；

74151：八选一数据选择器，使能~S，选择端1；使能为1（不使用）时Y=0；

4位数值比较器7485；奇偶校验电路74280；4位加法器74283，实现BCD码全加器；

竞争险象：

静态动态、0型1型、功能逻辑；

功能险象：N-P个不变量的乘积项中有0和1；

逻辑险象：无功能险象且函数表达式中没有不变项乘积；

基本触发器：

与非门RS触发器：R非S非；

JK触发器：JK=00保持 01置零 10置一 11翻转；

时序逻辑电路模块：

寄存器：

- 74175：基本寄存器，异步清零；

- 74195：移位（右移）寄存器，J、~K、SH/~LD，异步清零；JK=01保持，JK=10反转；与JK触发器不一样，这里的K取反；

- 74194：双向移位寄存器，异步清零，S1S0=00保持 01右移 10左移 11并行输入，、；

计数器：

- 74161：四位二进制同步计数器；异步清零~CR、~LD，ET、EP=10各触发器和CO保持 0X触发器保持CO清零 11加法计数；

- 74163：与74161类似；同步清零，此时时钟上升沿；

- 74191：四位二进制同步可逆计数器；没有清零；~LD、~EN=1时保持、MAX/MIN、~RCO进位/借位输出端；D/~U Down/Up=0时加法计数；

- 74160：8421BCD码计数器；异步清零；ET、EP、RCO；

存储器：

ROM/PROM：或阵列可编程；

PLA：与或都可；PAL：与阵列可编程；

PAL16L8：无触发器；PAL16R8：有触发器；

位扩展：== -> ====

字扩展：- -> ==；增加存储字的容量；

存储单元：bit；存储单位：位/字长；

SRAM：静态，锁存器；DRAM：动态，电容，刷新；

固定ROM/掩模编程ROM：有器件/连接为1；

三态门电路：高电平、低电平、高阻态；

数模模数转换：

DA转换最后那个放大器会使电压变成 负的 电流\*电阻。

并行比较1；逐次逼近n+1；双积分2^(n+1)；

1. 分辨率

* 分辨力S：用来衡量D/A转换的精细程度，其定义为相邻两组二进制代码对应的输出电压之差值S，即输出电压的最小变化量。
* 分辨率Res：输出电压最小变化量S与输出电压的满量程Vmax之比值，亦称作相对分辨力。n位数模转换电路的分辨率

2. 转换精确度

* 转换精确度εmax：衡量数模转换电路的实际输出值是否精确等于理论输出值，通常用电路实际输出模拟电压值与理论输出之差值的最大值εmax表示。
* 一个数模转换电路能正常工作，要求数模转换器的最大误差εmax必须小于分辨力S的一半。
* 转换精确度还可以用最大误差与满量程输出电压之比的百分数表示。(εmax/vmax)

3. 转换速度

* 转换速度t：通常用模数转换稳定输出电压的建立时间来衡量。定义为从输入数据加到数模转换器的输入端到其输出电流(或电压)到达稳态输出值的±0.5S所需要的时间。

考试三个题型：填空10/20，简答4/20，综合（电路分析设计）？/60。

简答题部分答案：

2. 处理质量精度高，便于计算技术控制，可靠性和稳定性好；设计方便，集成化自动化程度高，结果可长期存储。频率低功率低，输入信号有幅度。电路实现方便，需要的设备量少，运算规则简单。

5. 原函数具有的一切性质，对偶函数同样具备；反函数。

8. 逻辑：表达式中无不变项的乘积项；功能：卡诺图中不变变量的乘积项中有0有1。

9. 封锁脉冲、选通脉冲、滤波电容、可靠性编码、修改逻辑设计

12. 由门电路和逻辑器件组成；无反馈，无记忆。

15. CP=1时，主触发器接受激励信号，状态可变。从触发器的CP=0，从触发器状态不变，输出不变；CP=0时，主触发器状态不变，从触发器的CP=1，从触发器接收主触发器的输出信号并改变1次输出。

19. 地址总线-译码，数据总线，写入。地址译码，读出，数据总线。

20. SRAM：锁存器；DRAM：电容。当写入数据为0时，若存储单元中原来保存的数据为0，则电容上的电荷不变，若存储单元中原来保存的数据为1，则电容将进行放电。写1时相反。当行选择线恢复低电平后，传输门将关闭，电容与数据线之间的连接断开，则电容保持了先前写入的1或者0数据。（注意三态缓冲器）

22. 或、与或、与。 23. R输出端有触发器

24. 数模：开关树、权电流、权电阻（难实现）、倒T型电阻网络、权电容（精度高，不受开关和电压源内阻影响，成本低速度高）。模数：并行比较型（转换快但电路复杂，1），逐次逼近型（速度适中，转换精度高，n+1），双积分型（慢，精度高抗干扰能力强，2^(n+1)）。

25. 数模：按二进制数各位代码的数值，将每一位数字量转换成相应的模拟量，然后将各模拟量迭加，其总和就是与数字量成正比的模拟量。模数：输入是一个模拟电压，输出是量化编码数据。要求输出二进制数值正比于输入模拟电压。

26. 分辨力S：相邻两组代码输出电压差值；分辨率；实际输出与理论输出的差值；转换速度：从输入数据加到转换器的输入端到其输出电流（或电压）到达稳态输出值的±0.5S（获得稳定二进制码）所需要的时间。

27. 取样-保持-量化-编码。

