

ESP32-PICO 系列

技术规格书

2.4 GHz Wi-Fi + 蓝牙[®] + 低功耗蓝牙系统级芯片 (SiP)

所需外围器件已无缝集成进封装内

包括：

ESP32-PICO-D4

ESP32-PICO-V3

ESP32-PICO-V3-02



版本 v1.0
乐鑫信息科技
版权 © 2023

产品概述

ESP32-PICO 系列是基于 [ESP32 芯片](#) 的系统级封装 (SiP) 产品。ESP32-PICO 系列产品包括 ESP32-PICO-D4、ESP32-PICO-V3、ESP32-PICO-V3-02 三款型号。本文出现的“ESP32-PICO”指的是所有型号。

ESP32-PICO 提供完整的 Wi-Fi 802.11b/g/n、蓝牙[®] v4.2 BR/EDR、以及低功耗蓝牙功能。ESP32-PICO 已将晶振、滤波电容、SPI flash/PSRAM、RF 匹配链路等所有外围器件无缝集成进封装内。ESP32-PICO 具备体积紧凑、性能强劲及功耗低等特点，适用于任何空间有限或电池供电的设备，比如可穿戴设备、医疗设备、传感器及其他 IoT 设备。

ESP32-PICO 系列产品在功能上相似，但在芯片版本、管脚布局、产品尺寸等方面仍存在差异。表 1 列出了这些型号之间的具体差异，详细描述请参考具体章节。

如果您的产品设计基于较旧的 ESP32-PICO 型号，并且希望迁移到较新的型号，请参阅章节 11 [迁移指南](#)。

表 1: ESP32-PICO 系列产品之间的差异

| 差异方面 | 章节 |
|-----------------|--|
| 芯片版本 | 章节 1 ESP32-PICO 系列型号对比 |
| 封装内 flash/PSRAM | 章节 1 ESP32-PICO 系列型号对比 |
| 包装与尺寸 | 章节 7 封装信息 |
| 管脚布局 | 章节 2.1 ESP32-PICO-D4, 2.2 ESP32-PICO-V3/ESP32-PICO-V3-02 |
| 管脚兼容 | 章节 2.4 ESP32-PICO 系列型号管脚兼容性 |
| 原理图 | 章节 5 原理图 |
| 外设原理图 | 章节 6 外围设计原理图 |

功能块图

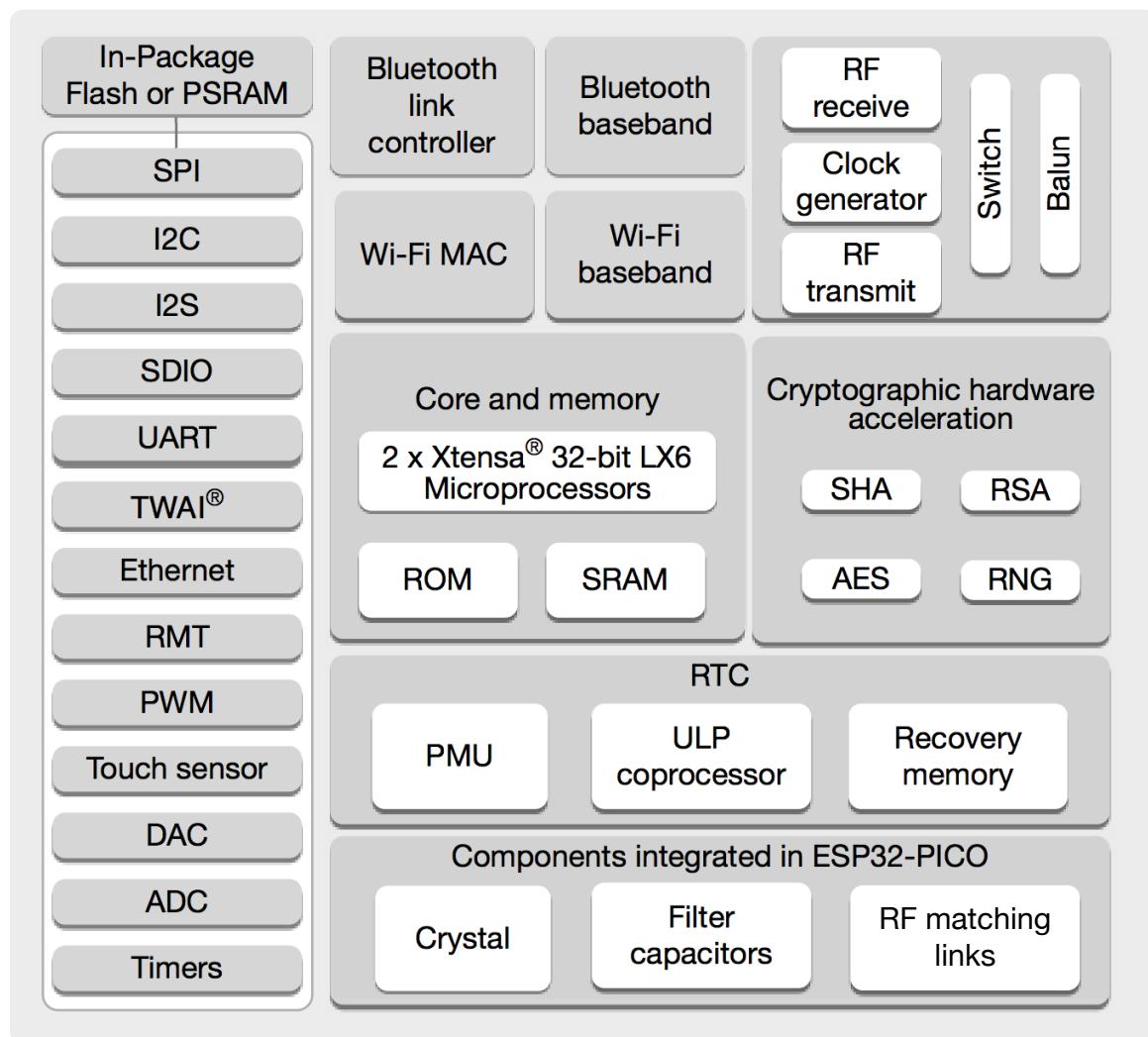


图 1: ESP32-PICO 功能块图

特性

CPU 和片上存储

- Xtensa® 32-bit LX6 单核处理器，主频 240 MHz
- 448 KB ROM
- 520 KB SRAM
- 16 KB RTC SRAM

封装内 Flash 和 PSRAM

- ESP32-PICO-D4: 4 MB flash
- ESP32-PICO-V3: 4 MB flash
- ESP32-PICO-V3-02: 8 MB flash、2 MB PSRAM

Wi-Fi

- 802.11b/g/n
- 802.11n 速度高达 150 Mbps
- 帧聚合 (TX/RX A-MPDU, RX A-MSDU)
- 0.4 μ s 保护间隔
- 工作信道中心频率范围: 2412 ~ 2484 MHz

蓝牙

- 蓝牙 v4.2 BR/EDR 和蓝牙 LE 标准
- 支持标准 Class-1、class-2 和 class-3
- 自适应跳频 (AFH)
- CVSD 和 SBC 音频编解码算法

外设

- ESP32-PICO-D4: 多达 34 个 GPIO
 - 5 个作为 strapping 管脚
 - 6 个用于连接封装内 flash
 - 6 个仅为输入管脚
- ESP32-PICO-V3: 多达 31 个 GPIO
 - 5 个作为 strapping 管脚
 - 2 个用于连接封装内 flash
 - 6 个仅为输入管脚
- ESP32-PICO-V3-02: 多达 31 个 GPIO
 - 5 个作为 strapping 管脚
 - 4 个用于连接封装内 flash/PSRAM
 - 6 个仅为输入管脚
- SD/SDIO/MMC 主机控制器、UART、SPI、SDIO/SPI 从机控制器、I2C、LED PWM、电机 PWM、I2S、红外遥控、脉冲计数器、触摸传感器、ADC、DAC、Ethernet MAC、TWAI®（兼容 ISO 11898-1，即 CAN 规范 2.0）

工作条件

- 工作电压/供电电压: 3.0 ~ 3.6 V
- 建议工作温度范围: -40 ~ 85 °C

说明:

有关产品特性的详细信息请参考 [《ESP32 系列芯片技术规格书》](#) > 章节 功能描述。

应用

- 智能家居
- 工业自动化
- 医疗保健
- 消费电子产品
- 智慧农业
- POS 机
- 服务机器人
- 音频设备
- 通用低功耗 IoT 传感器集线器
- 通用低功耗 IoT 数据记录器
- 摄像头视频流传输
- 语音识别
- 图像识别
- SDIO Wi-Fi + 蓝牙网卡
- 触摸和接近感应
- 无线网卡

目录

| | |
|--|----|
| 产品概述 | 1 |
| 功能块图 | 2 |
| 特性 | 3 |
| 应用 | 4 |
| 1 ESP32-PICO 系列型号对比 | 9 |
| 1.1 命名规则 | 9 |
| 1.2 型号对比 | 9 |
| 2 管脚定义 | 10 |
| 2.1 ESP32-PICO-D4 | 10 |
| 2.1.1 管脚布局 | 10 |
| 2.1.2 管脚概述 | 10 |
| 2.1.3 ESP32-PICO-D4 与 Flash/PSRAM 的管脚对应关系 | 12 |
| 2.2 ESP32-PICO-V3/ESP32-PICO-V3-02 | 13 |
| 2.2.1 管脚布局 | 13 |
| 2.2.2 管脚描述 | 13 |
| 2.2.3 ESP32-PICO-V3/ESP32-PICO-V3-02 与 Flash/PSRAM 的管脚对应关系 | 15 |
| 2.3 管脚功能名称释义 | 16 |
| 2.4 ESP32-PICO 系列型号管脚兼容性 | 16 |
| 2.5 Strapping 管脚 | 17 |
| 3 电气特性 | 20 |
| 3.1 绝对最大额定值 | 20 |
| 3.2 建议工作条件 | 20 |
| 3.3 直流电气特性 (3.3 V, 25 °C) | 21 |
| 3.4 功耗特性 | 22 |
| 3.4.1 Active 模式下的功耗 | 22 |
| 3.4.2 不同功耗模式下的功耗 | 22 |
| 4 射频特性 | 23 |
| 4.1 Wi-Fi 射频 (2.4 GHz) | 23 |
| 4.1.1 Wi-Fi 射频发射器 (TX) 特性 | 23 |
| 4.1.2 Wi-Fi 射频接收器 (RX) 特性 | 24 |
| 4.2 蓝牙射频 | 25 |
| 4.2.1 接收器 - 基础数据率 (BR) | 25 |
| 4.2.2 发射器 - 基础数据率 (BR) | 26 |
| 4.2.3 接收器 - 增强数据率 (EDR) | 26 |
| 4.2.4 发射器 - 增强数据率 (EDR) | 27 |
| 4.3 低功耗蓝牙射频 | 28 |
| 4.3.1 低功耗蓝牙射频发射器 (TX) 特性 | 28 |
| 4.3.2 低功耗蓝牙射频接收器 (RX) 特性 | 28 |

| | |
|---|----|
| 5 原理图 | 30 |
| 6 外围设计原理图 | 33 |
| 7 封装信息 | 37 |
| 8 PCB 封装图形 | 40 |
| 9 ESP32-PICO PCB 模版 | 41 |
| 10 超声波振动 | 42 |
| 11 迁移指南 | 43 |
| 11.1 从 ESP32-PICO-D4 迁移到 ESP32-PICO-V3 | 43 |
| 11.2 从 ESP32-PICO-V3 迁移到 ESP32-PICO-V3-02 | 43 |
| 11.3 总结 | 43 |
| 12 相关文档和资源 | 44 |
| 修订历史 | 45 |

表格

| | | |
|----|--|----|
| 1 | ESP32-PICO 系列产品之间的差异 | 1 |
| 2 | ESP32-PICO 系列型号对比 | 9 |
| 3 | ESP32-PICO-D4 管脚概述 | 11 |
| 4 | ESP32-PICO-D4 与 Flash/PSRAM 的管脚对应关系 | 12 |
| 5 | ESP32-PICO-V3/ESP32-PICO-V3-02 管脚概述 | 14 |
| 6 | ESP32-PICO-V3/ESP32-PICO-V3-02 与 Flash/PSRAM 的管脚对应关系 | 15 |
| 7 | 管脚功能名称释义 | 16 |
| 8 | ESP32-PICO 系列型号管脚兼容性 | 16 |
| 9 | Strapping 管脚 | 18 |
| 10 | Strapping 管脚的时序参数说明 | 18 |
| 11 | 绝对最大额定值 | 20 |
| 12 | 建议工作条件 | 20 |
| 13 | 直流电气特性 (3.3 V, 25 °C) | 21 |
| 14 | Active 模式下 Wi-Fi (2.4 GHz) 功耗特性 | 22 |
| 15 | 不同功耗模式下的功耗 | 22 |
| 16 | Wi-Fi 射频规格 | 23 |
| 17 | 频谱模板和 EVM 符合 802.11 标准时的发射功率 | 23 |
| 18 | 发射 EVM 测试 | 23 |
| 19 | 接收灵敏度 | 24 |
| 20 | 最大接收电平 | 25 |
| 21 | 接收邻道抑制 | 25 |
| 22 | 接收器特性 - 基础数据率 (BR) | 25 |
| 23 | 发射器特性 - 基础数据率 (BR) | 26 |
| 24 | 接收器特性 - 增强数据率 (EDR) | 26 |
| 25 | 发射器特性 - 增强数据率 (EDR) | 27 |
| 26 | 低功耗蓝牙射频规格 | 28 |
| 27 | 低功耗蓝牙 - 发射器特性 | 28 |
| 28 | 低功耗蓝牙 - 接收器特性 | 28 |

插图

| | | |
|----|--|----|
| 1 | ESP32-PICO 功能块图 | 2 |
| 2 | ESP32-PICO 系列命名规则 | 9 |
| 3 | ESP32-PICO-D4 管脚布局（俯视图） | 10 |
| 4 | ESP32-PICO-V3/ESP32-PICO-V3-02 管脚布局（顶视图） | 13 |
| 5 | Strapping 管脚的时序参数图 | 19 |
| 6 | ESP32-PICO-D4 原理图 | 30 |
| 7 | ESP32-PICO-V3 原理图 | 31 |
| 8 | ESP32-PICO-V3-02 原理图 | 32 |
| 9 | ESP32-PICO-D4 外围设计原理图 | 33 |
| 10 | ESP32-PICO-V3 外围设计原理图 | 34 |
| 11 | ESP32-PICO-V3-02 外围设计原理图 | 35 |
| 12 | ESP32-PICO-D4 封装信息 | 37 |
| 13 | ESP32-PICO-V3 封装信息 | 38 |
| 14 | ESP32-PICO-V3-02 封装信息 | 39 |
| 15 | ESP32-PICO PCB 封装图形 | 40 |
| 16 | ESP32-PICO PCB 模版 | 41 |

1 ESP32-PICO 系列型号对比

1.1 命名规则

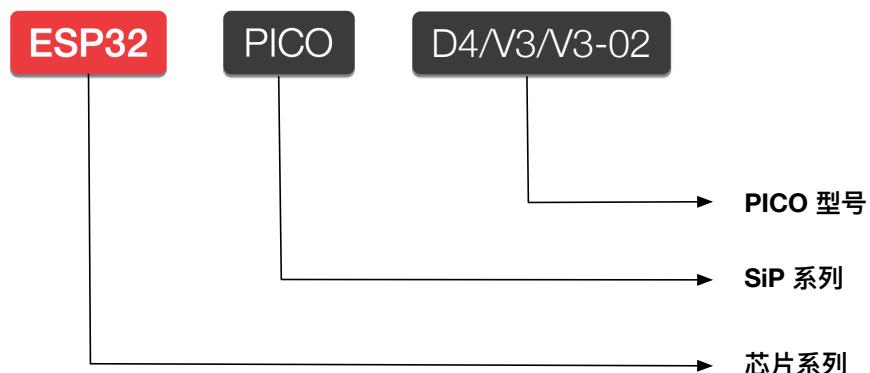


图 2: ESP32-PICO 系列命名规则

1.2 型号对比

表 2: ESP32-PICO 系列型号对比

| 订购代码 | 芯片版本 ¹ | 封装内 Flash ⁵ | 封装内 PSRAM | 产品尺寸 (mm) |
|------------------|---------------------------|------------------------|-----------------|------------------|
| ESP32-PICO-D4 | v1.0/v1.1 ² | 4 MB (Quad SPI) | — | 7.0 x 7.0 x 0.94 |
| ESP32-PICO-V3 | v3.0/v3.1 ^{3, 4} | 4 MB (Quad SPI) | — | 7.0 x 7.0 x 0.94 |
| ESP32-PICO-V3-02 | v3.0/v3.1 ^{3, 4} | 8 MB (Quad SPI) | 2 MB (Quad SPI) | 7.0 x 7.0 x 1.11 |

¹ ESP32 芯片版本信息及其区分方式见 [《ESP32 系列芯片勘误表》](#)。

² ESP32-PICO-D4 使用的芯片版本由 v1.0 变更为 v1.1, 见 [PCN20220901](#)。

³ ESP32-PICO-V3 和 ESP32-PICO-V3-02 使用的芯片版本由 v3.0 变更为 v3.1, 见 [PCN20220901](#)。

⁴ 芯片版本 v3.0 的设计变化请参考 [《ESP32 芯片版本 v3.0 使用指南》](#)。

⁵ Flash 支持:

- 至少 10 万次编程/擦除周期
- 至少 20 年数据保留时间

2 管脚定义

2.1 ESP32-PICO-D4

2.1.1 管脚布局

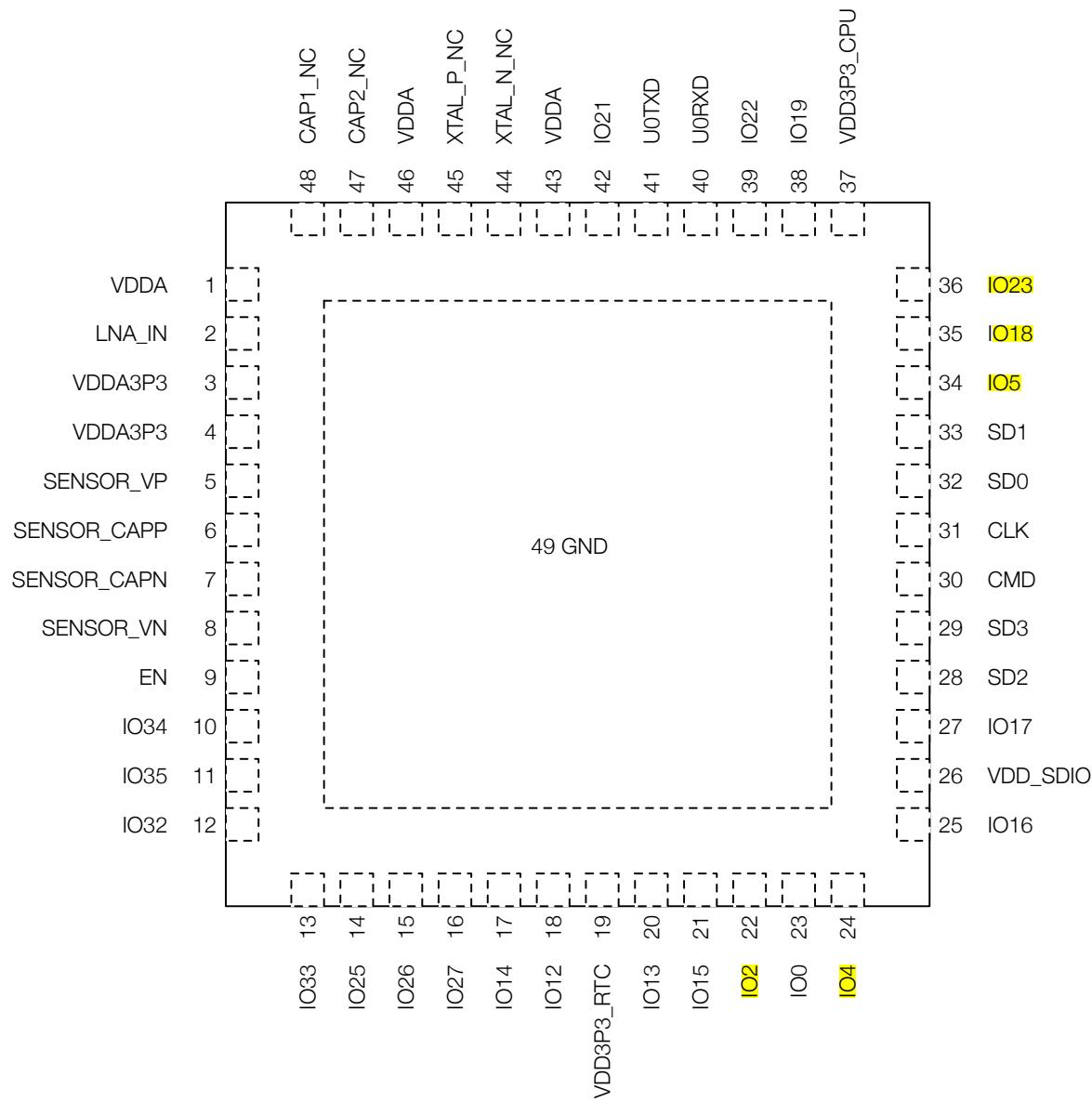


图 3: ESP32-PICO-D4 管脚布局 (俯视图)

2.1.2 管脚概述

表 3 管脚概述 说明:

1. 高亮的单元格表示此管脚用于连接封装内 flash，详见章节 2.1.3 ESP32-PICO-D4 与 Flash/PSRAM 的管脚对应关系。
2. 功能一栏的释义请见章节 2.3 管脚功能名称释义。

2 管脚定义

3. 类型: I/O — 输入/输出; I — 输入。

表 3: ESP32-PICO-D4 管脚概述

| 名称 | 序号 | 类型 | 功能 |
|-------------|----|-----|---|
| VDDA | 1 | 电源 | 模拟电源 |
| LNA_IN | 2 | I/O | 射频输入输出 |
| VDDA3P3 | 3 | 电源 | 模拟电源 |
| VDDA3P3 | 4 | 电源 | 模拟电源 |
| SENSOR_VP | 5 | I | GPIO36, ADC1_CH0, RTC_GPIO0 |
| SENSOR_CAPP | 6 | I | GPIO37, ADC1_CH1, RTC_GPIO1 |
| SENSOR_CAPN | 7 | I | GPIO38, ADC1_CH2, RTC_GPIO2 |
| SENSOR_VN | 8 | I | GPIO39, ADC1_CH3, RTC_GPIO3 |
| EN | 9 | I | 高电平: 芯片使能; 低电平: 芯片关闭; 注意不能让此管脚浮空。 |
| IO34 | 10 | I | GPIO34, ADC1_CH6, RTC_GPIO4 |
| IO35 | 11 | I | GPIO35, ADC1_CH7, RTC_GPIO5 |
| IO32 | 12 | I/O | GPIO32, 32K_XP (32.768 kHz 晶振输入), ADC1_CH4, TOUCH9, RTC_GPIO9 |
| IO33 | 13 | I/O | GPIO33, 32K_XN (32.768 kHz 晶振输出), ADC1_CH5, TOUCH8, RTC_GPIO8 |
| IO25 | 14 | I/O | GPIO25, DAC_1, ADC2_CH8, RTC_GPIO6, EMAC_RXD0 |
| IO26 | 15 | I/O | GPIO26, DAC_2, ADC2_CH9, RTC_GPIO7, EMAC_RXD1 |
| IO27 | 16 | I/O | GPIO27, ADC2_CH7, TOUCH7, RTC_GPIO17, EMAC_RX_DV |
| IO14 | 17 | I/O | GPIO14, ADC2_CH6, TOUCH6, RTC_GPIO16, MTMS, HSPICLK, HS2_CLK, SD_CLK, EMAC_TXD2 |
| IO12 | 18 | I/O | GPIO12, ADC2_CH5, TOUCH5, RTC_GPIO15, MTDI, HSPIQ, HS2_DATA2, SD_DATA2, EMAC_TXD3 |
| VDD3P3_RTC | 19 | 电源 | RTC IO 电源输入 |
| IO13 | 20 | I/O | GPIO13, ADC2_CH4, TOUCH4, RTC_GPIO14, MTCK, HSPIID, HS2_DATA3, SD_DATA3, EMAC_RX_ER |
| IO15 | 21 | I/O | GPIO15, ADC2_CH3, TOUCH3, RTC_GPIO13, MTDO, HSPICS0, HS2_CMD, SD_CMD, EMAC_RXD3 |
| IO2 | 22 | I/O | GPIO2, ADC2_CH2, TOUCH2, RTC_GPIO12, HSPIWP, HS2_DATA0, SD_DATA0 |
| IO0 | 23 | I/O | GPIO0, ADC2_CH1, TOUCH1, RTC_GPIO11, CLK_OUT1, EMAC_TX_CLK |
| IO4 | 24 | I/O | GPIO4, ADC2_CH0, TOUCH0, RTC_GPIO10, HSPIHD, HS2_DATA1, SD_DATA1, EMAC_TX_ER |
| IO16 | 25 | I/O | GPIO16, HS1_DATA4, U2RXD, EMAC_CLK_OUT |
| VDD_SDIO | 26 | 电源 | 电源输出 |
| IO17 | 27 | I/O | GPIO17, HS1_DATA5, U2TXD, EMAC_CLK_OUT_180 |
| SD2 | 28 | I/O | GPIO9, SD_DATA2, SPIHD, HS1_DATA2, U1RXD |
| SD3 | 29 | I/O | GPIO10, SD_DATA3, SPIWP, HS1_DATA3, U1TXD |

见下页

表 3 - 接上页

| 名称 | 序号 | 类型 | 功能 |
|------------|----|-----|---|
| CMD | 30 | I/O | GPIO11, SD_CMD, SPICS0, HS1_CMD, U1RTS |
| CLK | 31 | I/O | GPIO6, SD_CLK, SPICLK, HS1_CLK, U1CTS |
| SD0 | 32 | I/O | GPIO7, SD_DATA0, SPIQ, HS1_DATA0, U2RTS |
| SD1 | 33 | I/O | GPIO8, SD_DATA1, SPID, HS1_DATA1, U2CTS |
| IO5 | 34 | I/O | GPIO5, VSPICSO, HS1_DATA6, EMAC_RX_CLK |
| IO18 | 35 | I/O | GPIO18, VSPICLK, HS1_DATA7 |
| IO23 | 36 | I/O | GPIO23, VSPID, HS1_STROBE |
| VDD3P3_CPU | 37 | 电源 | CPU IO 电源输入 |
| IO19 | 38 | I/O | GPIO19, VSPIQ, U0CTS, EMAC_TXD0 |
| IO22 | 39 | I/O | GPIO22, VSPIWP, U0RTS, EMAC_TXD1 |
| U0RXD | 40 | I/O | GPIO3, U0RXD, CLK_OUT2 |
| U0TXD | 41 | I/O | GPIO1, U0TXD, CLK_OUT3, EMAC_RXD2 |
| IO21 | 42 | I/O | GPIO21, VSPIHD, EMAC_TX_EN |
| VDDA | 43 | 电源 | 模拟电源 |
| XTAL_N_NC | 44 | — | NC |
| XTAL_P_NC | 45 | — | NC |
| VDDA | 46 | 电源 | 模拟电源 |
| CAP2_NC | 47 | — | NC |
| CAP1_NC | 48 | — | NC |

2.1.3 ESP32-PICO-D4 与 Flash/PSRAM 的管脚对应关系

表 4 列出了 ESP32-PICO-D4 与 flash/PSRAM 的管脚对应关系。不建议将连接 flash/PSRAM 的管脚用于其他用途。

表 4: ESP32-PICO-D4 与 Flash/PSRAM 的管脚对应关系

| 管脚序号 | 管脚名称 | 封装内 Flash | 封装外 PSRAM |
|------|------------------|-----------|-----------|
| 31 | CLK | FLASH_CLK | PSRAM_CLK |
| 25 | IO16 | FLASH_CS | — |
| 29 | SD3 ¹ | — | PSRAM_CS |
| 33 | SD1 | SI/SIO0 | SI/SIO0 |
| 27 | IO17 | SO/SIO1 | SI/SIO1 |
| 32 | SD0 | WP/SIO2 | SIO2 |
| 30 | CMD | HOLD/SIO3 | SIO3 |

¹ 建议 SD3 用于 PSRAM_CS，但也可以选择其他 GPIO。

2.2 ESP32-PICO-V3/ESP32-PICO-V3-02

2.2.1 管脚布局

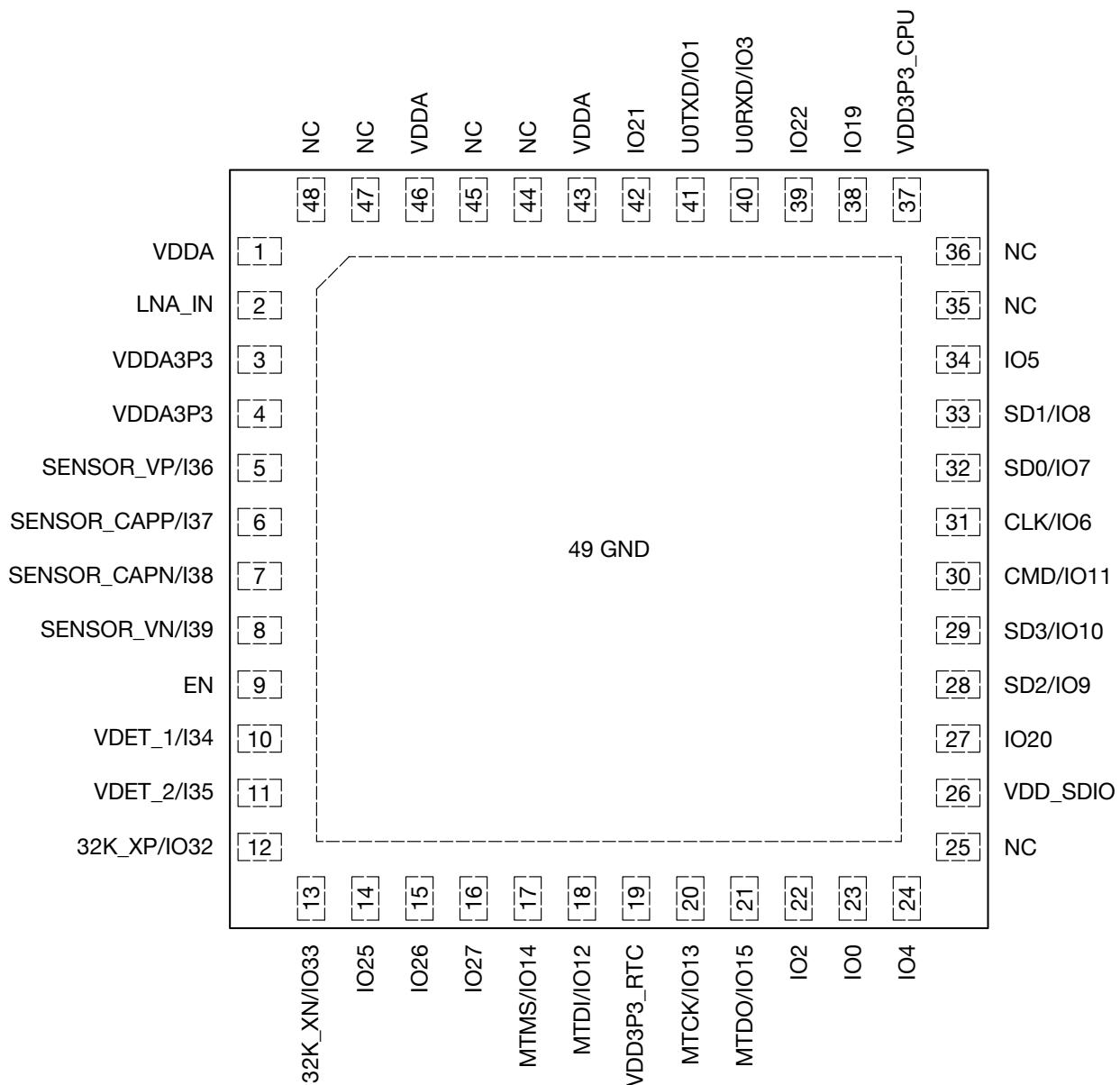


图 4: ESP32-PICO-V3/ESP32-PICO-V3-02 管脚布局（顶视图）

2.2.2 管脚描述

表 5 管脚描述 说明:

- 高亮的单元格表示此管脚用于连接封装内 flash/PSRAM，详见章节 2.2.3 ESP32-PICO-V3/ESP32-PICO-V3-02 与 Flash/PSRAM 的管脚对应关系。
- 对于 ESP32-PICO-V3: IO6/IO7/IO8/IO9/IO10/IO11/IO20 由 VDD_SDIO 供电，VDD_SDIO 电源关闭时则无法工作。

2 管脚定义

3. 功能一栏的释义请见章节 [2.3 管脚功能名称释义](#)。

4. 类型: I/O — 输入/输出; I — 输入。

表 5: ESP32-PICO-V3/ESP32-PICO-V3-02 管脚概述

| 名称 | 序号 | 类型 | 功能 |
|-----------------|----|-----|--|
| VDDA | 1 | 电源 | 模拟电源 |
| LNA_IN | 2 | I/O | 射频输入输出 |
| VDDA3P3 | 3 | 电源 | 模拟电源 |
| VDDA3P3 | 4 | 电源 | 模拟电源 |
| SENSOR_VP/I36 | 5 | I | GPIO36, ADC1_CH0, RTC_GPIO0 |
| SENSOR_CAPP/I37 | 6 | I | GPIO37, ADC1_CH1, RTC_GPIO1 |
| SENSOR_CAPN/I38 | 7 | I | GPIO38, ADC1_CH2, RTC_GPIO2 |
| SENSOR_VN/I39 | 8 | I | GPIO39, ADC1_CH3, RTC_GPIO3 |
| EN | 9 | I | 高电平: 芯片使能; 低电平: 芯片关闭; 注意不能让此管脚浮空。 |
| VDET_1/I34 | 10 | I | ADC1_CH6, RTC_GPIO4 |
| VDET_2/I35 | 11 | I | ADC1_CH7, RTC_GPIO5 |
| 32K_XP/IO32 | 12 | I/O | 32K_XP (32.768 kHz 晶振输入), ADC1_CH4, TOUCH9, RTC_GPIO9 |
| 32K_XN/IO33 | 13 | I/O | 32K_XN (32.768 kHz 晶振输出), ADC1_CH5, TOUCH8, RTC_GPIO8 |
| IO25 | 14 | I/O | GPIO25, DAC_1, ADC2_CH8, RTC_GPIO6, EMAC_RXD0 |
| IO26 | 15 | I/O | GPIO26, DAC_2, ADC2_CH9, RTC_GPIO7, EMAC_RXD1 |
| IO27 | 16 | I/O | GPIO27, ADC2_CH7, TOUCH7, RTC_GPIO17, EMAC_RX_DV |
| MTMS/IO14 | 17 | I/O | ADC2_CH6, TOUCH6, RTC_GPIO16, MTMS, HSPICLK, HS2_CLK, SD_CLK, EMAC_TXD2 |
| MTDI/IO12 | 18 | I/O | ADC2_CH5, TOUCH5, RTC_GPIO15, MTDI, HSPIQ, HS2_DATA2, SD_DATA2, EMAC_TXD3 |
| VDD3P3_RTC | 19 | 电源 | RTC IO 电源输入 |
| MTCK/IO13 | 20 | I/O | ADC2_CH4, TOUCH4, RTC_GPIO14, MTCK, HSPID, HS2_DATA3, SD_DATA3, EMAC_RX_ER |
| MTDO/IO15 | 21 | I/O | ADC2_CH3, TOUCH3, RTC_GPIO13, MTDO, HSPICS0, HS2_CMD, SD_CMD, EMAC_RXD3 |
| IO2 | 22 | I/O | ADC2_CH2, TOUCH2, RTC_GPIO12, HSPIWP, HS2_DATA0, SD_DATA0 |
| IO0 | 23 | I/O | ADC2_CH1, TOUCH1, RTC_GPIO11, CLK_OUT1, EMAC_TX_CLK |
| IO4 | 24 | I/O | ADC2_CH0, TOUCH0, RTC_GPIO10, HSPIHD, HS2_DATA1, SD_DATA1, EMAC_TX_ER |
| NC | 25 | — | NC |
| VDD_SDIO | 26 | 电源 | 电源输出 |
| IO20 | 27 | I/O | GPIO20 |

见下页

表 5 – 接上页

| 名称 | 序号 | 类型 | 功能 |
|------------|----|-----|--|
| SD2/IO9 | 28 | I/O | ESP32-PICO-V3: GPIO9, SD_DATA2, HS1_DATA2, U1RXD ESP32-PICO-V3-02: 用于连接封装内 PSRAM |
| SD3/IO10 | 29 | I/O | ESP32-PICO-V3: GPIO10, SD_DATA3, HS1_DATA3, U1TXD ESP32-PICO-V3-02: 用于连接封装内 PSRAM |
| CMD/IO11 | 30 | I/O | 用于连接封装内 flash |
| CLK/IO6 | 31 | I/O | 用于连接封装内 flash |
| SD0/IO7 | 32 | I/O | GPIO7, SD_DATA0, HS1_DATA0, U2RTS |
| SD1/IO8 | 33 | I/O | GPIO8, SD_DATA1, HS1_DATA1, U2CTS |
| IO5 | 34 | I/O | GPIO5, VSPICS0, HS1_DATA6, EMAC_RX_CLK |
| NC | 35 | — | NC |
| NC | 36 | — | NC |
| VDD3P3_CPU | 37 | 电源 | CPU IO 电源输入 |
| IO19 | 38 | I/O | GPIO19, VSPIQ, U0CTS, EMAC_TXD0 |
| IO22 | 39 | I/O | GPIO22, VSPIWP, U0RTS, EMAC_TXD1 |
| U0RXD/IO3 | 40 | I/O | GPIO3, U0RXD, CLK_OUT2 |
| U0TXD/IO1 | 41 | I/O | GPIO1, U0TXD, CLK_OUT3, EMAC_RXD2 |
| IO21 | 42 | I/O | GPIO21, VSPIHD, EMAC_TX_EN |
| VDDA | 43 | 电源 | 模拟电源 |
| NC | 44 | — | NC |
| NC | 45 | — | NC |
| VDDA | 46 | 电源 | 模拟电源 |
| NC | 47 | — | NC |
| NC | 48 | — | NC |

2.2.3 ESP32-PICO-V3/ESP32-PICO-V3-02 与 Flash/PSRAM 的管脚对应关系

表 6 列出了 ESP32-PICO-V3/ESP32-PICO-V3-02 与封装内 flash/PSRAM 的管脚对应关系。不建议将连接 flash/PSRAM 的管脚用于其他用途。

表 6: ESP32-PICO-V3/ESP32-PICO-V3-02 与 Flash/PSRAM 的管脚对应关系

| 管脚序号 | 管脚名称 | 封装内 Flash | 封装内 PSRAM |
|------|----------|-----------|-----------|
| 31 | CLK/IO6 | FLASH_CLK | — |
| 30 | CMD/IO11 | FLASH_CS | — |
| 28 | SD2/IO9 | — | PSRAM_CS |
| 29 | SD3/IO10 | — | PSRAM_CLK |

2.3 管脚功能名称释义

管脚功能名称释义如表 7 所示。

表 7: 管脚功能名称释义

| 管脚功能 | 释义 |
|-----------------------------------|--|
| GPIO _x | 通用输入输出 (_x 代表 GPIO 编号)。GPIO 管脚可分配不同的功能，包括数字功能和模拟功能。更多信息请查看 《ESP32 系列芯片技术规格书》 > 附录 IO MUX。 |
| MTCK/MTDO/MTDI/MTMS | JTAG 接口信号。 |
| 32K_XP/XN | 32 KHz 外部时钟输入/输出 (连接 ESP32-PICO 的晶振)。P/N 代表时钟相位的正/反。 |
| RTC_GPIO _x | RTC 电路低功耗管理的 GPIO 功能。 |
| TOUCH _x | 触摸传感模拟功能。 |
| ADC _x _CH _y | 模/数转换通道， _x 代表 ADC 编号， _y 代表通道编号。 |
| DAC _x | 数/模转换模块， _x 代表 DAC 编号。 |
| CLK_OUT _x | 用于调试功能的时钟输出， _x 代表时钟编号。 |
| SPI* | SPI0/1 总线功能，* 代表 CLK, CS0, D, Q, WP, HD。 |
| HSPI* | SPI2 总线功能，* 代表 CLK, CS0, D, Q, WP, HD。 |
| VSPI* | SPI3 总线功能，* 代表 CLK, CS0, D, Q, WP, HD。 |
| U0* | UART0 信号，* 代表 CTS, RTS, RXD, TXD。 |
| U1* | UART1 信号，* 代表 CTS, RTS, RXD, TXD。 |
| U2* | UART2 信号，* 代表 CTS, RTS, RXD, TXD。 |
| SD_* | SDIO 从机信号，* 代表 CLK, CMD, DATA0 ~ DATA3。 |
| HS1_* | SDIO 主机端口 1 的信号，* 代表 CLK, CMD, STROBE, DATA0 ~ DATA7。 |
| HS2_* | SDIO 主机端口 2 的信号，* 代表 CLK, CMD, DATA0 ~ DATA3。 |
| NC | 管脚未接出。 |

2.4 ESP32-PICO 系列型号管脚兼容性

ESP32-PICO 系列产品的管脚布局非常相似，但是部分管脚的功能也有所不同，具体请见表 8。在从一个型号迁移到另一个型号时需特别注意这些管脚的差异性。

表 8: ESP32-PICO 系列型号管脚兼容性

| 管脚编号 | ESP32-PICO-D4 | ESP32-PICO-V3 | ESP32-PICO-V3-02 |
|---|-------------------------|------------------------|------------------------|
| 5, 6, 7, 8, 10, 11 | 仅用作输入，可以用作 RTC GPIO | 仅用作输入，可以用作 RTC GPIO | 仅用作输入，可以用作 RTC GPIO |
| 12, 13, 14, 15, 16, 17, 18, 20, 21, 22, 23, 24 | 可以用作 RTC GPIO | 可以用作 RTC GPIO | 可以用作 RTC GPIO |
| 25 | GPIO16，用于连接封装内 flash | NC | NC |
| 27 | GPIO17，用于连接封装内 flash | GPIO20，使用不受限制 | GPIO20，使用不受限制 |

见下页

表 8 – 接上页

| 管脚编号 | ESP32-PICO-D4 | ESP32-PICO-V3 | ESP32-PICO-V3-02 |
|-------------------|-------------------------|--------------------------|--------------------------|
| 28 | GPIO9, 使用不受限制 | GPIO9, 使用不受限制 | GPIO9, 用于连接封装内 PSRAM |
| 29 | GPIO10, 使用不受限制 | GPIO10, 使用不受限制 | GPIO10, 用于连接封装内 PSRAM |
| 30 | GPIO11, 使用不受限制 | GPIO11, 用于连接封装内 flash | GPIO11, 用于连接封装内 flash |
| 31 | GPIO6, 用于连接封装内 flash | GPIO6, 用于连接封装内 flash | GPIO6, 用于连接封装内 flash |
| 32 | GPIO7, 用于连接封装内 flash | GPIO7, 使用不受限制 | GPIO7, 使用不受限制 |
| 33 | GPIO8, 用于连接封装内 flash | GPIO8, 使用不受限制 | GPIO8, 使用不受限制 |
| 34, 38, 39, 42 | GPIO, 使用不受限制 | GPIO, 使用不受限制 | GPIO, 使用不受限制 |
| 35 | GPIO18, 使用不受限制 | NC | NC |
| 36 | GPIO23, 使用不受限制 | NC | NC |
| 40 | U0RXD | U0RXD | U0RXD |
| 41 | U0TXD | U0TXD | U0TXD |

2.5 Strapping 管脚

说明:

以下内容摘自 [《ESP32 系列芯片技术规格书》](#) > 章节 *Strapping* 管脚。芯片的 Strapping 管脚与模组管脚的对应关系，可参考章节 [5 原理图](#)。

芯片共有 5 个 Strapping 管脚。

- MTDI
- GPIO0
- GPIO2
- MTDO
- GPIO5

软件可以读取寄存器 “GPIO_STRAPPING” 中这 5 个管脚 strapping 的值。

在芯片的系统复位（上电复位、RTC 看门狗复位、欠压复位）放开的过程中，Strapping 管脚对电平采样并存储到锁存器中，锁存为 “0” 或 “1”，并一直保持到芯片掉电或关闭。

每一个 Strapping 管脚都会连接内部上拉/下拉。如果一个 Strapping 管脚没有外部连接或者连接的外部线路处于高阻抗状态，内部弱上拉/下拉将决定 Strapping 管脚输入电平的默认值。

为改变 Strapping 的值，用户可以应用外部下拉/上拉电阻，或者应用主机 MCU 的 GPIO 控制芯片上电复位放开时的 Strapping 管脚电平。

复位放开后，Strapping 管脚和普通管脚功能相同。配置 Strapping 管脚的详细启动模式请参阅表 9。

2 管脚定义

表 9: Strapping 管脚

| 内置 LDO (VDD_SDIO) 电压 | | | | | |
|----------------------|----|----------------|----------------|----------------|----------------|
| 管脚 | 默认 | 3.3 V | 1.8 V | | |
| MTDI | 下拉 | 0 | 1 | | |
| 系统启动模式 | | | | | |
| 管脚 | 默认 | SPI 启动模式 | 下载启动模式 | | |
| GPIO0 | 上拉 | 1 | 0 | | |
| GPIO2 | 下拉 | 无关项 | 0 | | |
| 系统启动过程中，控制 UOTXD 打印 | | | | | |
| 管脚 | 默认 | UOTXD 正常打印 | UOTXD 上电不打印 | | |
| MTDO | 上拉 | 1 | 0 | | |
| SDIO 从机信号输入输出时序 | | | | | |
| 管脚 | 默认 | 下降沿采样 下降沿输出 | 上升沿采样 上升沿输出 | 下降沿采样 下降沿输出 | 上升沿采样 上升沿输出 |
| MTDO | 上拉 | 0 | 0 | 1 | 1 |
| GPIO5 | 上拉 | 0 | 1 | 0 | 1 |

说明:

- 固件可以通过配置寄存器，在启动后改变“内置 LDO (VDD_SDIO) 电压”和“SDIO 从机信号输入输出时序”的设定。
- 带有内置 flash 或 PSRAM 的芯片型号需要注意上电时的 MTDI 电平。例如 ESP32-U4WDH 的内置 flash 的工作电压是 3.3 V，上电时需要将 MTDI 拉低。

Strapping 管脚的时序参数包括 建立时间和 保持时间。更多信息，详见表 10 和图 5。

表 10: Strapping 管脚的时序参数说明

| 参数 | 说明 | 最小值 (ms) |
|----------|---|----------|
| t_{SU} | 建立时间，即拉高 CHIP_PU 激活芯片前，电源轨达到稳定所需的时间 | 0 |
| t_H | 保持时间，即 CHIP_PU 已拉高、strapping 管脚变为普通 IO 管脚开始工作前，可读取 strapping 管脚值的时间 | 1 |

2 管脚定义

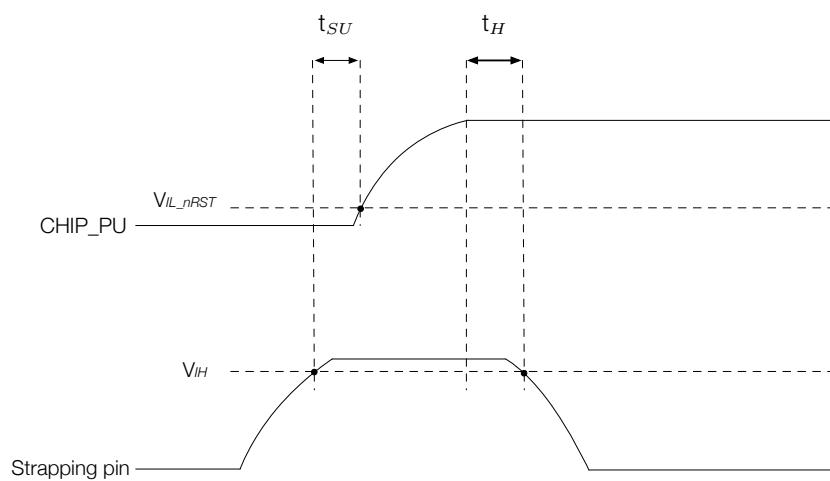


图 5: Strapping 管脚的时序参数图

3 电气特性

3.1 绝对最大额定值

超出表 11 绝对最大额定值的绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件在这些或其它条件下超出章节 3.2 建议工作条件 技术规格指标的功能性操作。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

表 11: 绝对最大额定值

| 参数 | 说明 | 最小值 | 最大值 | 单位 |
|--|----------|------|------|----|
| VDDA, VDD3P3, VDD3P3_RTC, VDD3P3_CPU, VDD_SDIO ¹ | 允许输入电压 | -0.3 | 3.6 | V |
| I _{output} ² | IO 输出总电流 | — | 1100 | mA |
| T _{STORE} | 存储温度 | -40 | 85 | °C |

¹ 有关芯片的电源域请参考 [《ESP32 系列芯片技术规格书》](#) > 附录 *IO MUX*。

² 在 25 °C 的环境温度下连续 24 小时保持所有 IO 管脚拉高并接地，设备工作完全正常。

3.2 建议工作条件

表 12: 建议工作条件

| 参数 | 说明 | 最小值 | 典型值 | 最大值 | 单位 |
|--|--------|-----|-----|-----|----|
| VDDA, VDD3P3, VDD3P3_RTC ¹ , VDD_SDIO ² | 建议输入电压 | 3.0 | 3.3 | 3.6 | V |
| VDD3P3_CPU | 建议输入电压 | 1.8 | 3.3 | 3.6 | V |
| I _{VDD} | 输入总电流 | 0.5 | — | — | A |
| T | 工作温度 | -40 | — | 85 | °C |

¹ 写 eFuse 时，VDD3P3_RTC 应至少 3.3 V。

² VDD_SDIO:

- VDD_SDIO 连接 3.3 V flash/PSRAM 时，由 VDD3P3_RTC 经约 6 Ω 电阻直接供电。因此，VDD_SDIO 相对 VDD3P3_RTC 会有一定电压降。
- VDD_SDIO 也可由外部电源供电。

3.3 直流电气特性 (3.3 V, 25 °C)

表 13: 直流电气特性 (3.3 V, 25 °C)

| 参数 | 说明 | 最小值 | 典型值 | 最大值 | 单位 |
|----------------|---|--------------------------------|-----|---------------------|----|
| C_{IN} | 管脚电容 | — | 2 | — | pF |
| V_{IH} | 高电平输入电压 | $0.75 \times VDD^1$ | — | $VDD^1 + 0.3$ | V |
| V_{IL} | 低电平输入电压 | -0.3 | — | $0.25 \times VDD^1$ | V |
| I_{IH} | 高电平输入电流 | — | — | 50 | nA |
| I_{IL} | 低电平输入电流 | — | — | 50 | nA |
| V_{OH} | 高电平输出电压 | $0.8 \times VDD^1$ | — | — | V |
| V_{OL} | 低电平输出电压 | — | — | $0.1 \times VDD^1$ | V |
| I_{OH} | 高电平拉电流 ($VDD^1 = 3.3$ V, $V_{OH} \geq 2.64$ V, 管脚输出强度设为 最大值) | VDD3P3_CPU 电源域 ^{1, 2} | — | 40 | mA |
| | | VDD3P3_RTC 电源域 ^{1, 2} | — | 40 | mA |
| | | VDD_SDIO 电源域 ^{1, 3} | — | 20 | mA |
| I_{OL} | 低电平灌电流 ($VDD^1 = 3.3$ V, $V_{OL} = 0.495$ V, 管脚输出强度设为最大值) | — | 28 | — | mA |
| R_{PU} | 上拉电阻 | — | 45 | — | kΩ |
| R_{PD} | 下拉电阻 | — | 45 | — | kΩ |
| V_{IL_nRST} | CHIP_PU 关闭芯片的低电平输入电压 | — | — | 0.6 | V |

¹ VDD 是 I/O 的供电电源，具体请参考 [《ESP32 系列芯片技术规格书》> 附录 IO MUX](#)。

² VDD3P3_CPU 和 VDD3P3_RTC 电源域的单个管脚的拉电流随管脚数量增加而减小，从约 40 mA 减小到约 29 mA。

³ VDD_SDIO 电源域的单个管脚的拉电流随管脚数量增加而减小，从约 30 减小到约 10 mA。

3.4 功耗特性

3.4.1 Active 模式下的功耗

下列功耗数据是基于 3.3 V 供电电源、25 °C 环境温度的条件下测得。

所有发射功耗数据均基于 100% 占空比测得。

所有接收功耗数据均是在外设关闭、CPU 空闲的条件下测得。

表 14: Active 模式下 Wi-Fi (2.4 GHz) 功耗特性

| 工作模式 | 射频模式 | 描述 | 峰值 (mA) |
|---------------|---------|----------------------------------|---------|
| Active (射频工作) | 发射 (TX) | 802.11b, 1 Mbps, DSSS @ 19.5 dBm | 370 |
| | | 802.11g, 54 Mbps, OFDM @ 14 dBm | 270 |
| | | 802.11n, HT20, MCS7 @ 13 dBm | 250 |
| | | 802.11n, HT40, MCS7 @ 13 dBm | 205 |
| | 接收 (RX) | 802.11b/g/n, HT20 | 113 |
| | | 802.11n, HT40 | 120 |

3.4.2 不同功耗模式下的功耗

表 15: 不同功耗模式下的功耗

| 工作模式 | 描述 | | 功耗典型值 |
|-----------------------------|-----------------------------|--------------|----------------|
| Modem-sleep ^{1, 2} | CPU 处于工作状态 ³ | 240 MHz | 30 ~ 68 mA |
| | | 160 MHz | 27 ~ 44 mA |
| | | 正常速度: 80 MHz | 20 ~ 31 mA |
| Light-sleep | — | | 0.8 mA |
| Deep-sleep | ULP 协处理器处于工作状态 ⁴ | | 150 μA |
| | 超低功耗传感器监测模式 ⁵ | | 100 μA @1% 占空比 |
| | RTC 定时器 + RTC 存储器 | | 10 μA |
| | 仅有 RTC 定时器处于工作状态 | | 5 μA |
| 关闭 | CHIP_PU 脚拉低, 芯片处于关闭状态 | | 1 μA |

¹ 测量 Modem-sleep 功耗数据时, CPU 处于工作状态, cache 处于 idle 状态。

² 在 Wi-Fi 开启的场景中, 芯片会在 Active 和 Modem-sleep 模式之间切换, 功耗也会在两种模式间变化。

³ Modem-sleep 模式下, CPU 频率自动变化, 频率取决于 CPU 负载和使用的外设。

⁴ Deep-sleep 模式下, 仅 ULP 协处理器处于工作状态时, 可以操作 GPIO 及低功耗 I2C。

⁵ 当系统处于超低功耗传感器监测模式时, ULP 协处理器或传感器周期性工作。ADC 以 1% 占空比工作, 系统功耗典型值为 100 μA。

4 射频特性

本章提供产品的射频特性表。

射频数据是在天线端口处连接射频线后测试所得，包含了射频前端电路带来的损耗。射频前端电路为 0Ω 电阻。

工作信道中心频率范围应符合国家或地区的规范标准。软件可以配置工作信道中心频率范围，具体请参考 [《ESP 射频测试指南》](#)。

除非特别说明，射频测试均是在 $3.3\text{ V} (\pm 5\%)$ 供电电源、 25°C 环境温度的条件下完成。

4.1 Wi-Fi 射频 (2.4 GHz)

表 16: Wi-Fi 射频规格

| 名称 | 描述 |
|------------|-----------------------------|
| 工作信道中心频率范围 | $2412 \sim 2484\text{ MHz}$ |
| 无线标准 | IEEE 802.11b/g/n |

4.1.1 Wi-Fi 射频发射器 (TX) 特性

表 17: 频谱模板和 EVM 符合 802.11 标准时的发射功率

| 速率 | 最小值 (dBm) | 典型值 (dBm) | 最大值 (dBm) |
|------------------------|--------------|--------------|--------------|
| 802.11b, 1 Mbps, DSSS | — | 19.5 | — |
| 802.11b, 11 Mbps, CCK | — | 19.5 | — |
| 802.11g, 6 Mbps, OFDM | — | 18.0 | — |
| 802.11g, 54 Mbps, OFDM | — | 14.0 | — |
| 802.11n, HT20, MCS0 | — | 18.0 | — |
| 802.11n, HT20, MCS7 | — | 13.0 | — |
| 802.11n, HT40, MCS0 | — | 18.0 | — |
| 802.11n, HT40, MCS7 | — | 13.0 | — |

表 18: 发射 EVM 测试¹

| 速率 | 最小值 (dB) | 典型值 (dB) | 标准限值 (dB) |
|------------------------|-------------|-------------|--------------|
| 802.11b, 1 Mbps, DSSS | — | -26.5 | -10.0 |
| 802.11b, 11 Mbps, CCK | — | -26.5 | -10.0 |
| 802.11g, 6 Mbps, OFDM | — | -24.0 | -5.0 |
| 802.11g, 54 Mbps, OFDM | — | -30.0 | -25.0 |
| 802.11n, HT20, MCS0 | — | -24.0 | -5.0 |
| 802.11n, HT20, MCS7 | — | -30.5 | -27.0 |
| 802.11n, HT40, MCS0 | — | -24.0 | -5.0 |

见下页

表 18 – 接上页

| 速率 | 最小值 (dB) | 典型值 (dB) | 标准限值 (dB) |
|---------------------|-------------|-------------|--------------|
| 802.11n, HT40, MCS7 | — | -30.5 | -27.0 |

¹ 发射 EVM 的每个测试项对应的发射功率为表 17 Wi-Fi 射频发射器 (TX) 特性 中提供的典型值。

4.1.2 Wi-Fi 射频接收器 (RX) 特性

802.11b 标准下的误包率 (PER) 不超过 8%，802.11g/n 标准下不超过 10%。

表 19: 接收灵敏度

| 速率 | 最小值 (dBm) | 典型值 (dBm) | 最大值 (dBm) |
|------------------------|--------------|--------------|--------------|
| 802.11b, 1 Mbps, DSSS | — | -97.0 | — |
| 802.11b, 2 Mbps, DSSS | — | -94.0 | — |
| 802.11b, 5.5 Mbps, CCK | — | -92.0 | — |
| 802.11b, 11 Mbps, CCK | — | -88.0 | — |
| 802.11g, 6 Mbps, OFDM | — | -93.0 | — |
| 802.11g, 9 Mbps, OFDM | — | -91.0 | — |
| 802.11g, 12 Mbps, OFDM | — | -89.0 | — |
| 802.11g, 18 Mbps, OFDM | — | -87.0 | — |
| 802.11g, 24 Mbps, OFDM | — | -84.0 | — |
| 802.11g, 36 Mbps, OFDM | — | -80.0 | — |
| 802.11g, 48 Mbps, OFDM | — | -77.0 | — |
| 802.11g, 54 Mbps, OFDM | — | -75.0 | — |
| 802.11n, HT20, MCS0 | — | -92.0 | — |
| 802.11n, HT20, MCS1 | — | -88.0 | — |
| 802.11n, HT20, MCS2 | — | -86.0 | — |
| 802.11n, HT20, MCS3 | — | -83.0 | — |
| 802.11n, HT20, MCS4 | — | -80.0 | — |
| 802.11n, HT20, MCS5 | — | -76.0 | — |
| 802.11n, HT20, MCS6 | — | -74.0 | — |
| 802.11n, HT20, MCS7 | — | -72.0 | — |
| 802.11n, HT40, MCS0 | — | -89.0 | — |
| 802.11n, HT40, MCS1 | — | -85.0 | — |
| 802.11n, HT40, MCS2 | — | -83.0 | — |
| 802.11n, HT40, MCS3 | — | -80.0 | — |
| 802.11n, HT40, MCS4 | — | -76.0 | — |
| 802.11n, HT40, MCS5 | — | -72.0 | — |
| 802.11n, HT40, MCS6 | — | -71.0 | — |
| 802.11n, HT40, MCS7 | — | -69.0 | — |

表 20: 最大接收电平

| 速率 | 最小值 (dBm) | 典型值 (dBm) | 最大值 (dBm) |
|------------------------|--------------|--------------|--------------|
| 802.11b, 1 Mbps, DSSS | — | 5 | — |
| 802.11b, 11 Mbps, CCK | — | 5 | — |
| 802.11g, 6 Mbps, OFDM | — | 0 | — |
| 802.11g, 54 Mbps, OFDM | — | -8 | — |
| 802.11n, HT20, MCS0 | — | 0 | — |
| 802.11n, HT20, MCS7 | — | -8 | — |
| 802.11n, HT40, MCS0 | — | 0 | — |
| 802.11n, HT40, MCS7 | — | -8 | — |

表 21: 接收邻道抑制

| 速率 | 最小值 (dB) | 典型值 (dB) | 最大值 (dB) |
|------------------------|-------------|-------------|-------------|
| 802.11b, 1 Mbps, DSSS | — | 35 | — |
| 802.11b, 11 Mbps, CCK | — | 35 | — |
| 802.11g, 6 Mbps, OFDM | — | 27 | — |
| 802.11g, 54 Mbps, OFDM | — | 13 | — |
| 802.11n, HT20, MCS0 | — | 27 | — |
| 802.11n, HT20, MCS7 | — | 12 | — |
| 802.11n, HT40, MCS0 | — | 16 | — |
| 802.11n, HT40, MCS7 | — | 7 | — |

4.2 蓝牙射频

4.2.1 接收器 - 基础数据率 (BR)

表 22: 接收器特性 - 基础数据率 (BR)

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|------------------|---------------------|-----|-----|-----|-----|
| 灵敏度 @0.1% BER | — | — | -92 | — | dBm |
| 最大接收信号 @0.1% BER | — | 0 | — | — | dBm |
| 共信道抑制比 C/I | — | — | +7 | — | dB |
| 邻道选择性抑制比 C/I | F = F0 + 1 MHz | — | — | -6 | dB |
| | F = F0 - 1 MHz | — | — | -6 | dB |
| | F = F0 + 2 MHz | — | — | -25 | dB |
| | F = F0 - 2 MHz | — | — | -33 | dB |
| | F = F0 + 3 MHz | — | — | -25 | dB |
| | F = F0 - 3 MHz | — | — | -45 | dB |
| 带外阻塞 | 30 MHz ~ 2000 MHz | -10 | — | — | dBm |
| | 2000 MHz ~ 2400 MHz | -27 | — | — | dBm |
| | 2500 MHz ~ 3000 MHz | -27 | — | — | dBm |

见下页

表 22 - 接上页

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|----|---------------------|-----|-----|-----|-----|
| | 3000 MHz ~ 12.5 GHz | -10 | — | — | dBm |
| 互调 | — | -36 | — | — | dBm |

4.2.2 发射器 - 基础数据率 (BR)

表 23: 发射器特性 - 基础数据率 (BR)

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|---|-------------------------------|-----|------|-----|----------------------|
| 射频发射功率 (见表 23 下方说明) | — | — | 0 | — | dBm |
| 增益控制步长 | — | — | 3 | — | dB |
| 射频功率控制范围 | — | -12 | — | +9 | dBm |
| 20 dB 带宽 | — | — | 0.9 | — | MHz |
| 邻道发射功率 | $F = F_0 \pm 2 \text{ MHz}$ | — | -55 | — | dBm |
| | $F = F_0 \pm 3 \text{ MHz}$ | — | -55 | — | dBm |
| | $F = F_0 \pm > 3 \text{ MHz}$ | — | -59 | — | dBm |
| $\Delta f_{1\text{avg}}$ | — | — | — | 155 | kHz |
| $\Delta f_{2\text{max}}$ | — | 127 | — | — | kHz |
| $\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$ | — | — | 0.92 | — | — |
| ICFT | — | — | -7 | — | kHz |
| 漂移速率 | — | — | 0.7 | — | kHz/50 μs |
| 偏移 (DH1) | — | — | 6 | — | kHz |
| 偏移 (DH5) | — | — | 6 | — | kHz |

说明:

从 0 到 7，共有 8 个功率级别，发射功率范围从 -12 dBm 到 9 dBm。功率电平每增加 1 时，发射功率增加 3 dB。默认情况下使用功率级别 4，相应的发射功率为 0 dBm。

4.2.3 接收器 - 增强数据率 (EDR)

表 24: 接收器特性 - 增强数据率 (EDR)

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------|---------------------------|-----|-----|-----|-----|
| $\pi/4 \text{ DQPSK}$ | | | | | |
| 灵敏度 @0.01% BER | — | — | -92 | — | dBm |
| 最大接收信号 @0.01% BER | — | — | 0 | — | dBm |
| 共信道抑制比 C/I | — | — | 11 | — | dB |
| 邻道选择性抑制比 C/I | $F = F_0 + 1 \text{ MHz}$ | — | -7 | — | dB |
| | $F = F_0 - 1 \text{ MHz}$ | — | -7 | — | dB |
| | $F = F_0 + 2 \text{ MHz}$ | — | -25 | — | dB |
| | $F = F_0 - 2 \text{ MHz}$ | — | -35 | — | dB |
| | $F = F_0 + 3 \text{ MHz}$ | — | -25 | — | dB |
| | $F = F_0 - 3 \text{ MHz}$ | — | -45 | — | dB |

见下页

表 24 - 接上页

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------------|---------------------------|-----|-----|-----|-----|
| 8DPSK | | | | | |
| 灵敏度 @0.01% BER | — | — | -86 | — | dBm |
| 最大接收信号 @0.01% BER | — | — | -5 | — | dBm |
| 共信道抑制比 C/I | — | — | 18 | — | dB |
| 邻道抑制比 C/I | $F = F_0 + 1 \text{ MHz}$ | — | 2 | — | dB |
| | $F = F_0 - 1 \text{ MHz}$ | — | 2 | — | dB |
| | $F = F_0 + 2 \text{ MHz}$ | — | -25 | — | dB |
| | $F = F_0 - 2 \text{ MHz}$ | — | -25 | — | dB |
| | $F = F_0 + 3 \text{ MHz}$ | — | -25 | — | dB |
| | $F = F_0 - 3 \text{ MHz}$ | — | -38 | — | dB |

4.2.4 发射器 - 增强数据率 (EDR)

表 25: 发射器特性 - 增强数据率 (EDR)

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------------|------------------------------|-----|-------|-----|-----|
| 射频发射功率 (见表 23 下方说明) | — | — | 0 | — | dBm |
| 增益控制步长 | — | — | 3 | — | dB |
| 射频功率控制范围 | — | -12 | — | +9 | dBm |
| $\pi/4$ DQPSK max w0 | — | — | -0.72 | — | kHz |
| $\pi/4$ DQPSK max wi | — | — | -6 | — | kHz |
| $\pi/4$ DQPSK max lwi + w0l | — | — | -7.42 | — | kHz |
| 8DPSK max w0 | — | — | 0.7 | — | kHz |
| 8DPSK max wi | — | — | -9.6 | — | kHz |
| 8DPSK max lwi + w0l | — | — | -10 | — | kHz |
| $\pi/4$ DQPSK 调制精度 | RMS DEVM | — | 4.28 | — | % |
| | 99% DEVM | — | 100 | — | % |
| | Peak DEVM | — | 13.3 | — | % |
| 8 DPSK 调制精度 | RMS DEVM | — | 5.8 | — | % |
| | 99% DEVM | — | 100 | — | % |
| | Peak DEVM | — | 14 | — | % |
| 带内杂散发射 | $F = F_0 \pm 1 \text{ MHz}$ | — | -46 | — | dBm |
| | $F = F_0 \pm 2 \text{ MHz}$ | — | -44 | — | dBm |
| | $F = F_0 \pm 3 \text{ MHz}$ | — | -49 | — | dBm |
| | $F = F_0 +/-> 3 \text{ MHz}$ | — | — | -53 | dBm |
| EDR 差分相位编码 | — | — | 100 | — | % |

4.3 低功耗蓝牙射频

表 26: 低功耗蓝牙射频规格

| 名称 | 描述 |
|------------|-----------------|
| 工作信道中心频率范围 | 2402 ~ 2480 MHz |
| 射频发射功率范围 | -12.0 ~ 9.0 dBm |

4.3.1 低功耗蓝牙射频发射器 (TX) 特性

表 27: 低功耗蓝牙 - 发射器特性

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------|--|-----|-------|-----|-----|
| 载波频率偏移和漂移 | Max. $ f_n _{n=0, 1, 2, 3, \dots k}$ | — | 2.2 | — | kHz |
| | Max. $ f_0 - f_n _{n=2, 3, 4, \dots k}$ | — | 1.3 | — | kHz |
| | Max. $ f_n - f_{n-5} _{n=6, 7, 8, \dots k}$ | — | 1.5 | — | kHz |
| | $ f_1 - f_0 $ | — | 0.6 | — | kHz |
| 调制特性 | $\Delta F1_{avg}$ | — | 247.5 | — | kHz |
| | Min. $\Delta F2_{max}$ (至少 99.9% 的 $\Delta F2_{max}$) | — | 206.0 | — | kHz |
| | $\Delta F2_{avg}/\Delta F1_{avg}$ | — | 0.86 | — | — |
| 带内发射 | ± 2 MHz 偏移 | — | -55 | — | dBm |
| | ± 3 MHz 偏移 | — | -57 | — | dBm |
| | $> \pm 3$ MHz 偏移 | — | -59 | — | dBm |

4.3.2 低功耗蓝牙射频接收器 (RX) 特性

表 28: 低功耗蓝牙 - 接收器特性

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------------|----------|-------------------------|-------|-----|-----|
| 灵敏度 @30.8% PER | — | — | -96.5 | — | dBm |
| 最大接收信号 @30.8% PER | — | — | 5 | — | dBm |
| 接收选择性 C/I | 共信道 | F = F0 MHz | — | 10 | — |
| | 相邻信道 | F = F0 + 1 MHz | — | 2 | — |
| | | F = F0 - 1 MHz | — | 4 | — |
| | | F = F0 + 2 MHz | — | -21 | — |
| | | F = F0 - 2 MHz | — | -20 | — |
| | | F = F0 + 3 MHz | — | -32 | — |
| | | F = F0 - 3 MHz | — | -45 | — |
| | | F \geq F0 + 4 MHz | — | -29 | — |
| | | F \leq F0 - 4 MHz | — | -40 | — |
| | 镜像频率 | — | — | -29 | — |
| | 邻道镜像频率干扰 | F = $F_{image} + 1$ MHz | — | -29 | — |
| | | F = $F_{image} - 1$ MHz | — | -32 | — |
| | | 30 MHz ~ 2000 MHz | — | -10 | — |
| | | | | | dBm |

见下页

表 28 - 接上页

| 参数 | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|------|----------------------|-----|-----|-----|-----|
| 带外阻塞 | 2003 MHz ~ 2399 MHz | — | -27 | — | dBm |
| | 2484 MHz ~ 2997 MHz | — | -27 | — | dBm |
| | 3000 MHz ~ 12.75 GHz | — | -10 | — | dBm |
| 互调 | — | — | -36 | — | dBm |

5 原理图

本章节提供 ESP32-PICO 系列产品的内部元件的电路图。

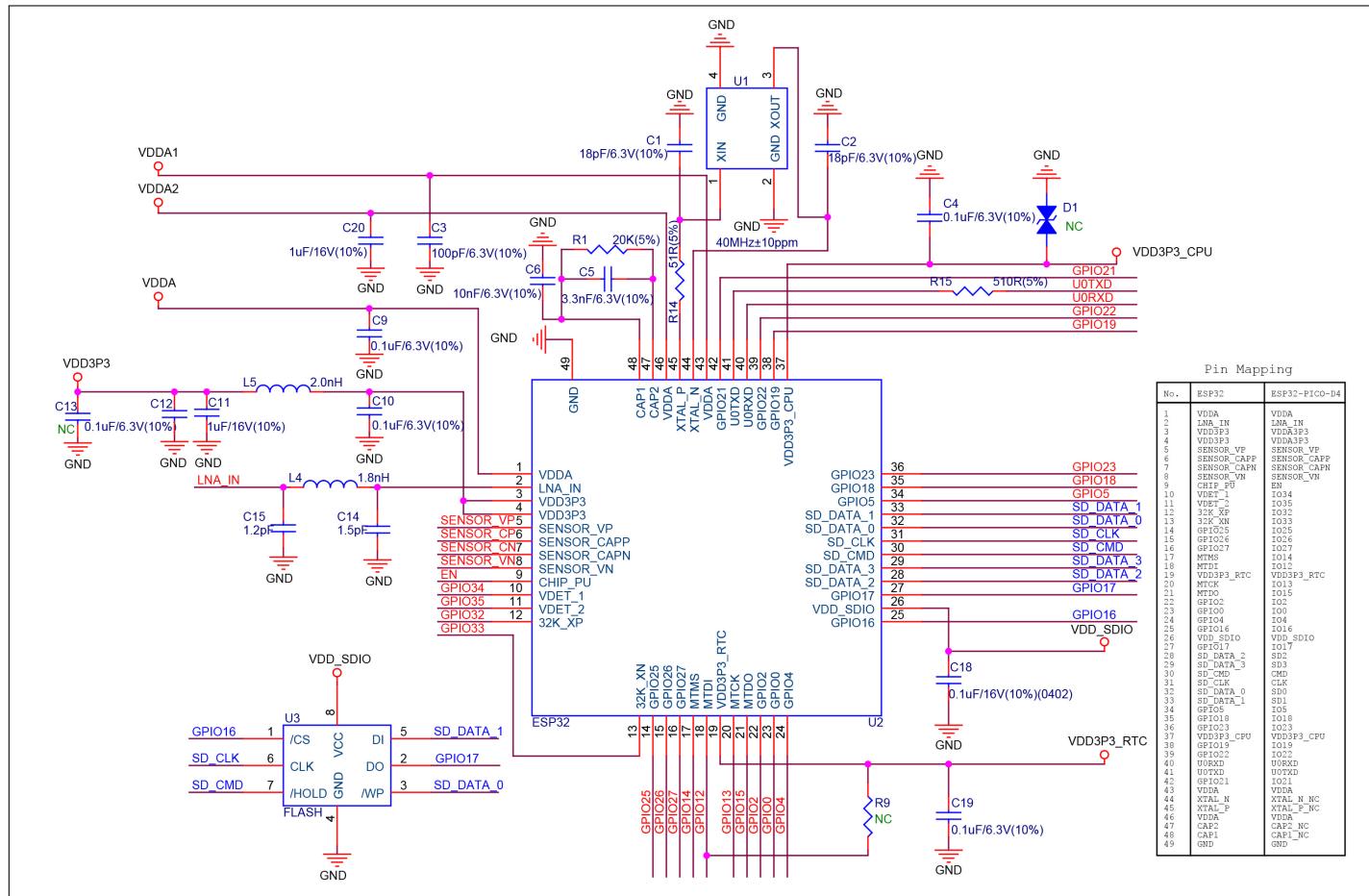


图 6: ESP32-PICO-D4 原理图

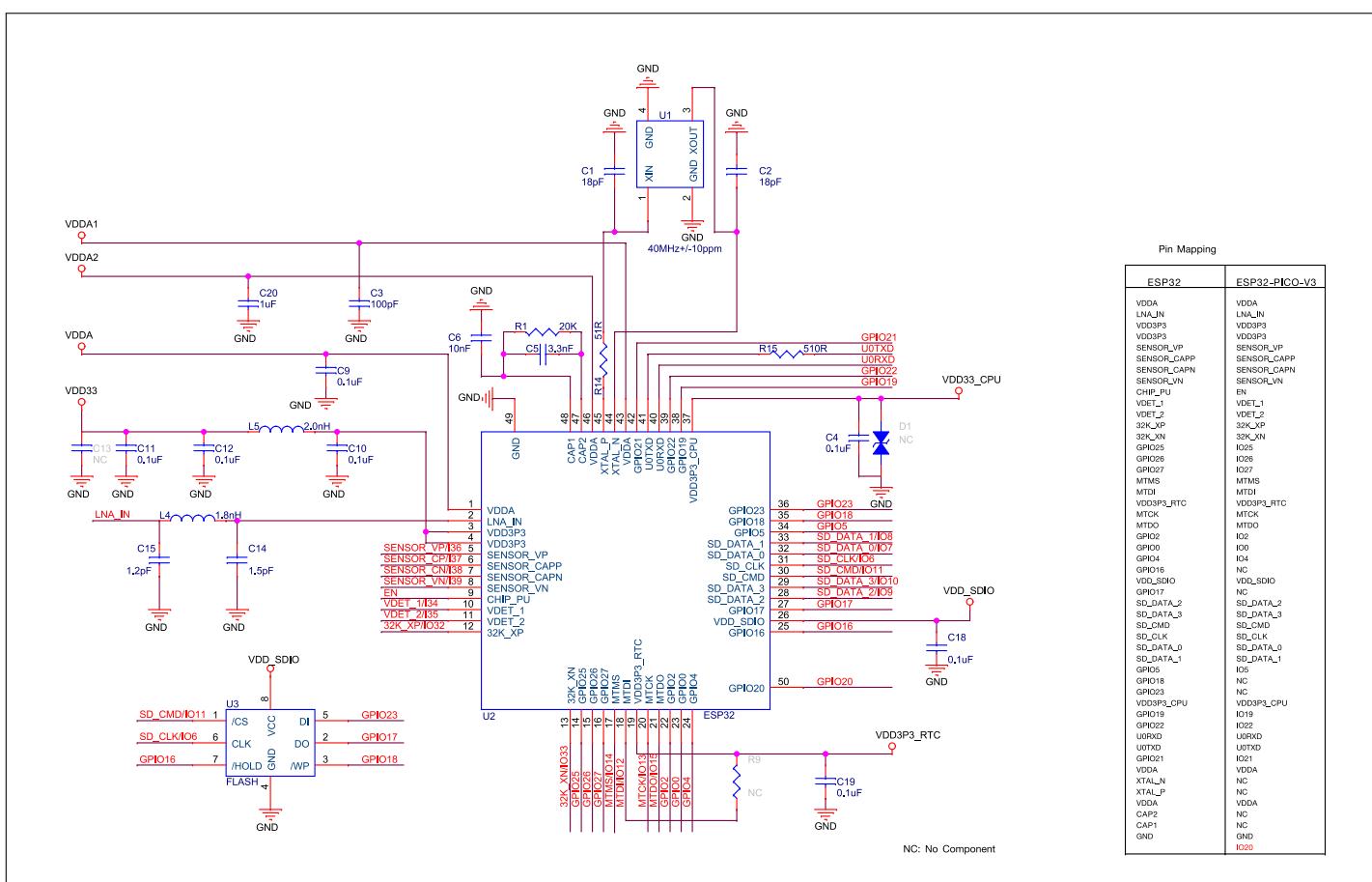


图 7: ESP32-PICO-V3 原理图

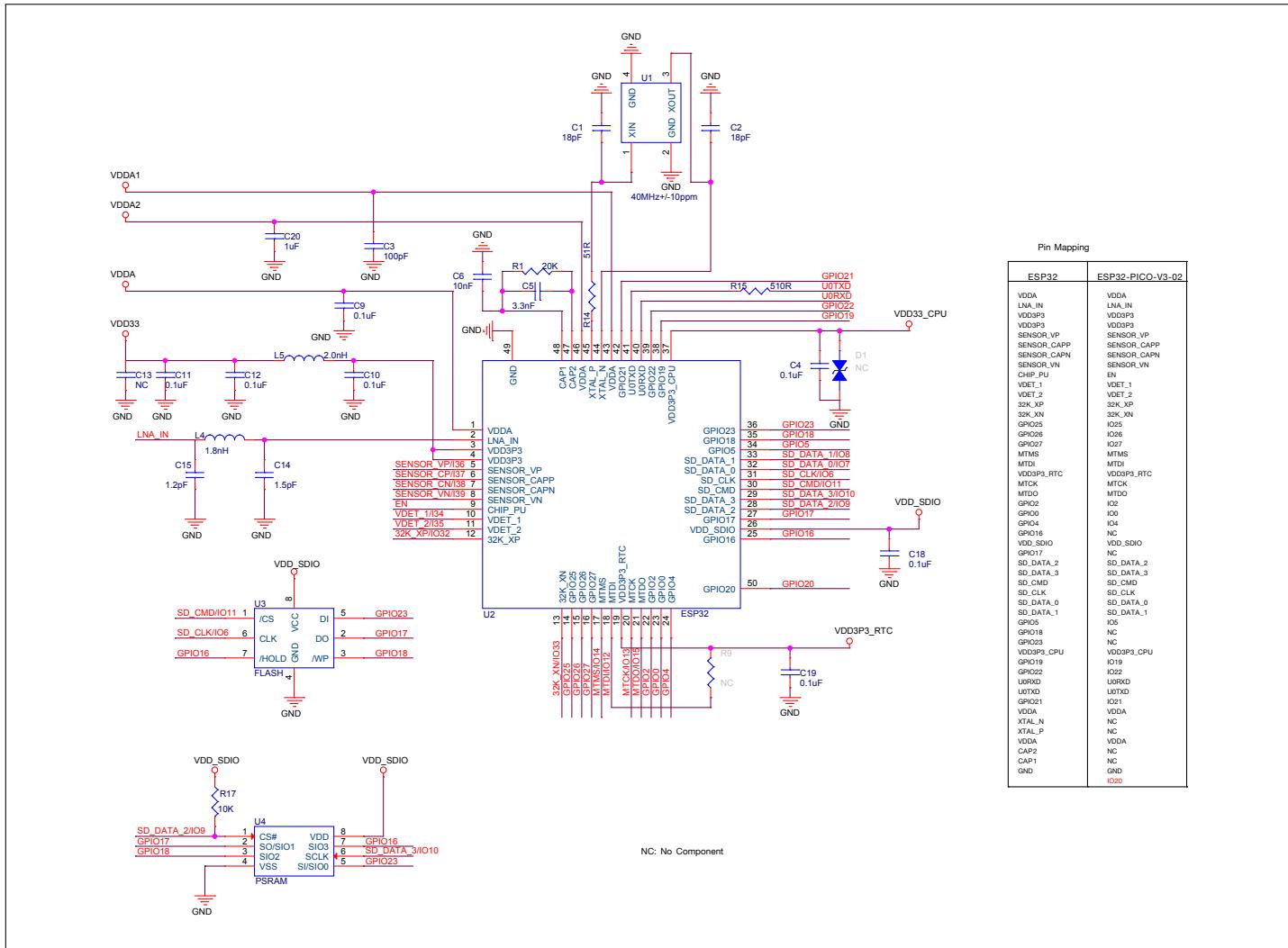


图 8: ESP32-PICO-V3-02 原理图

6 外围设计原理图

本章节提供 ESP32-PICO 系列产品与外围器件（如电源、天线、复位按钮、JTAG 接口、UART 接口等）连接的应用电路图。

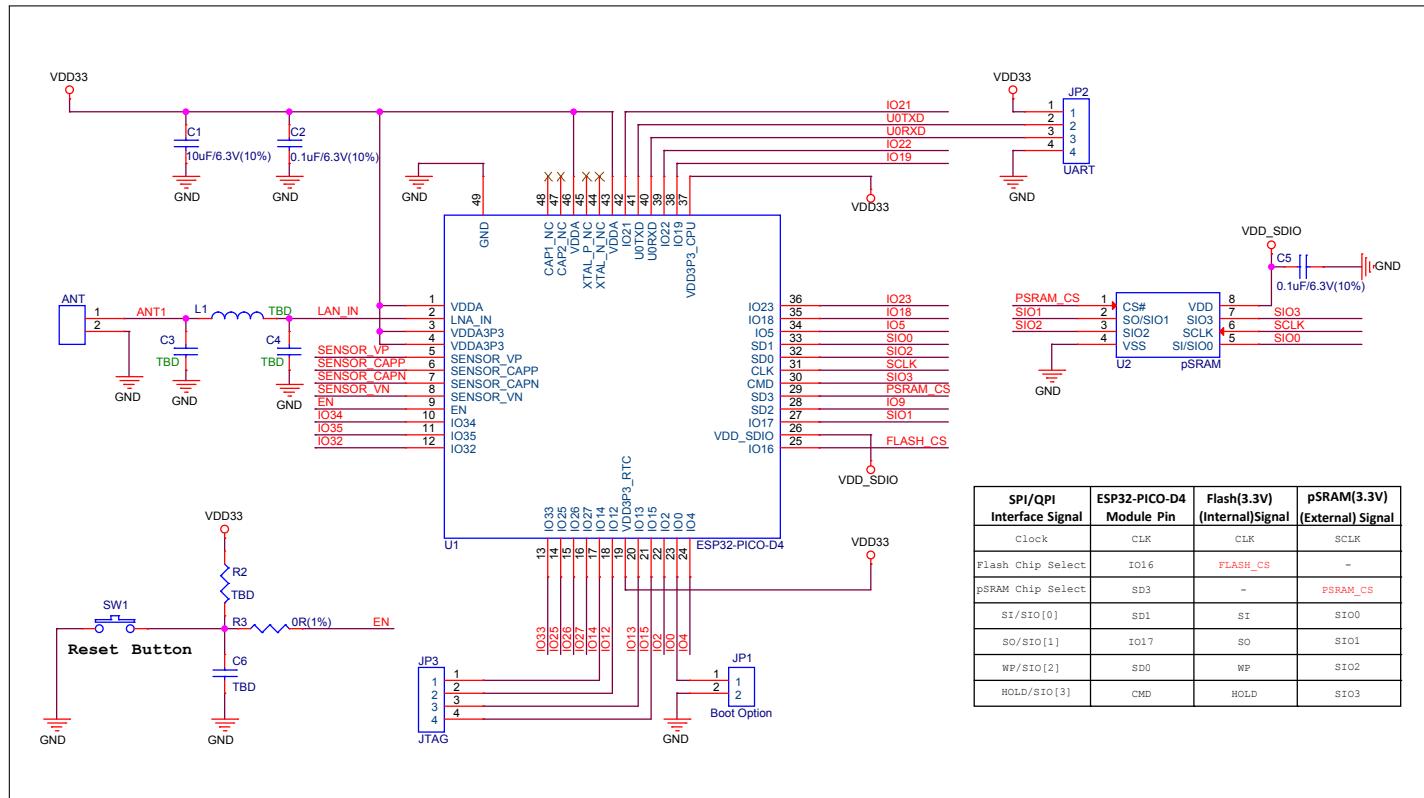


图 9: ESP32-PICO-D4 外围设计原理图

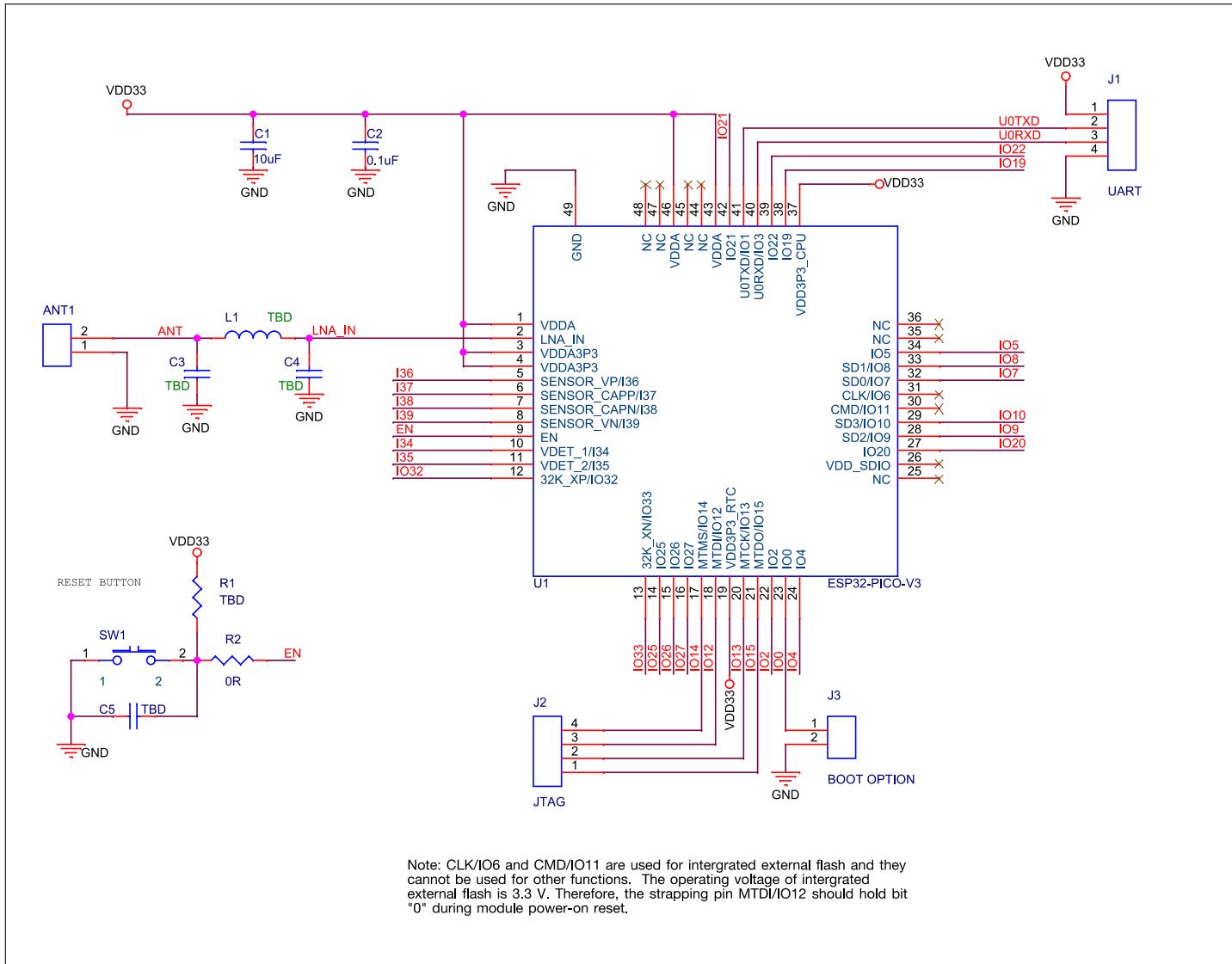


图 10: ESP32-PICO-V3 外围设计原理图

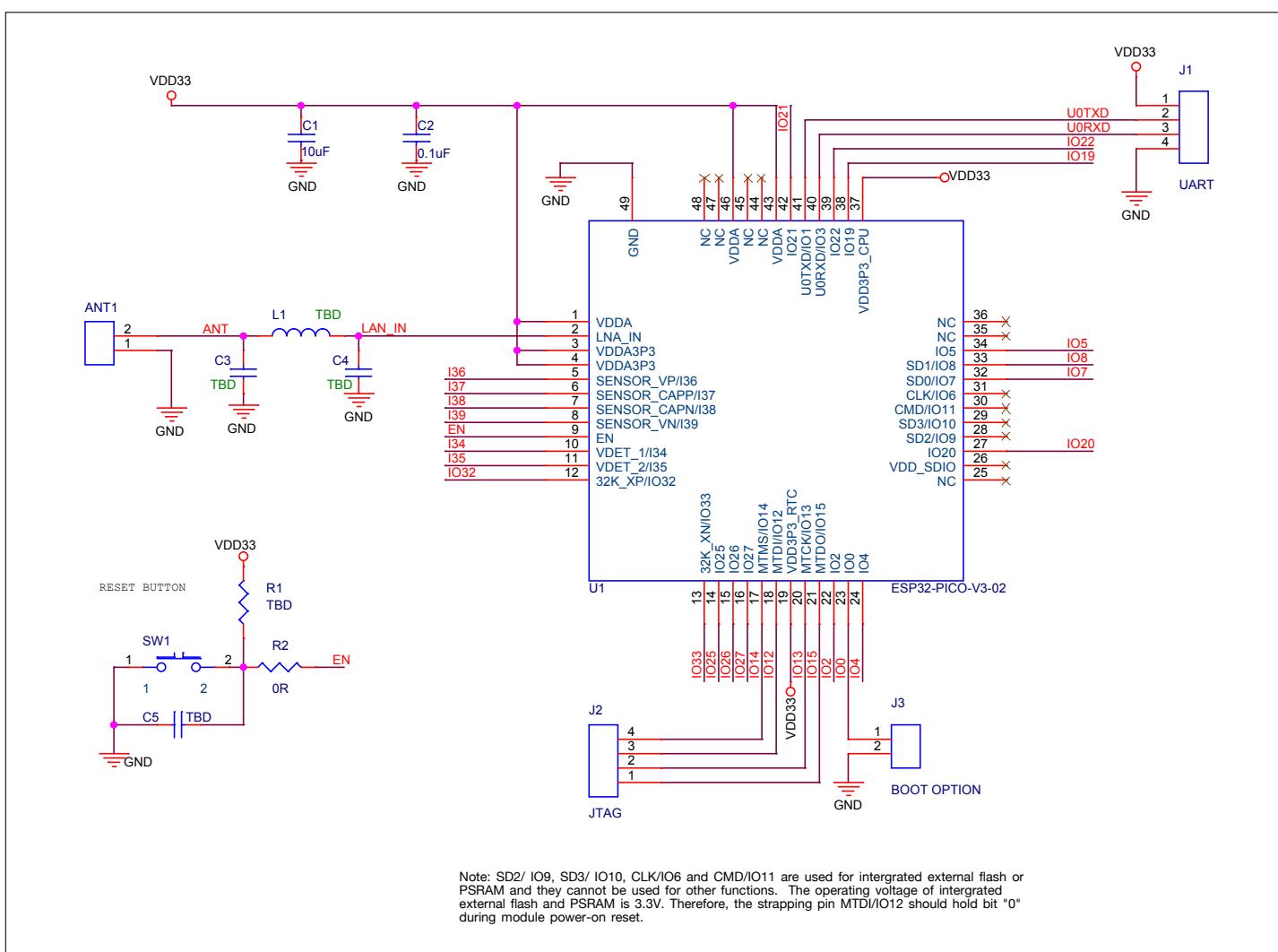


图 11: ESP32-PICO-V3-02 外围设计原理图

说明：

为确保芯片上电时的供电正常，EN 管脚处需要增加 RC 延迟电路。RC 通常建议为 $R = 10 \text{ k}\Omega$, $C = 1 \mu\text{F}$ ，但具体数值仍需根据 ESP32-PICO 电源的上电时序和芯片的上电复位时序进行调整。芯片的上电复位时序图可参考 [《ESP32 系列芯片技术规格书》](#) > 章节 电源管理。

7 封装信息

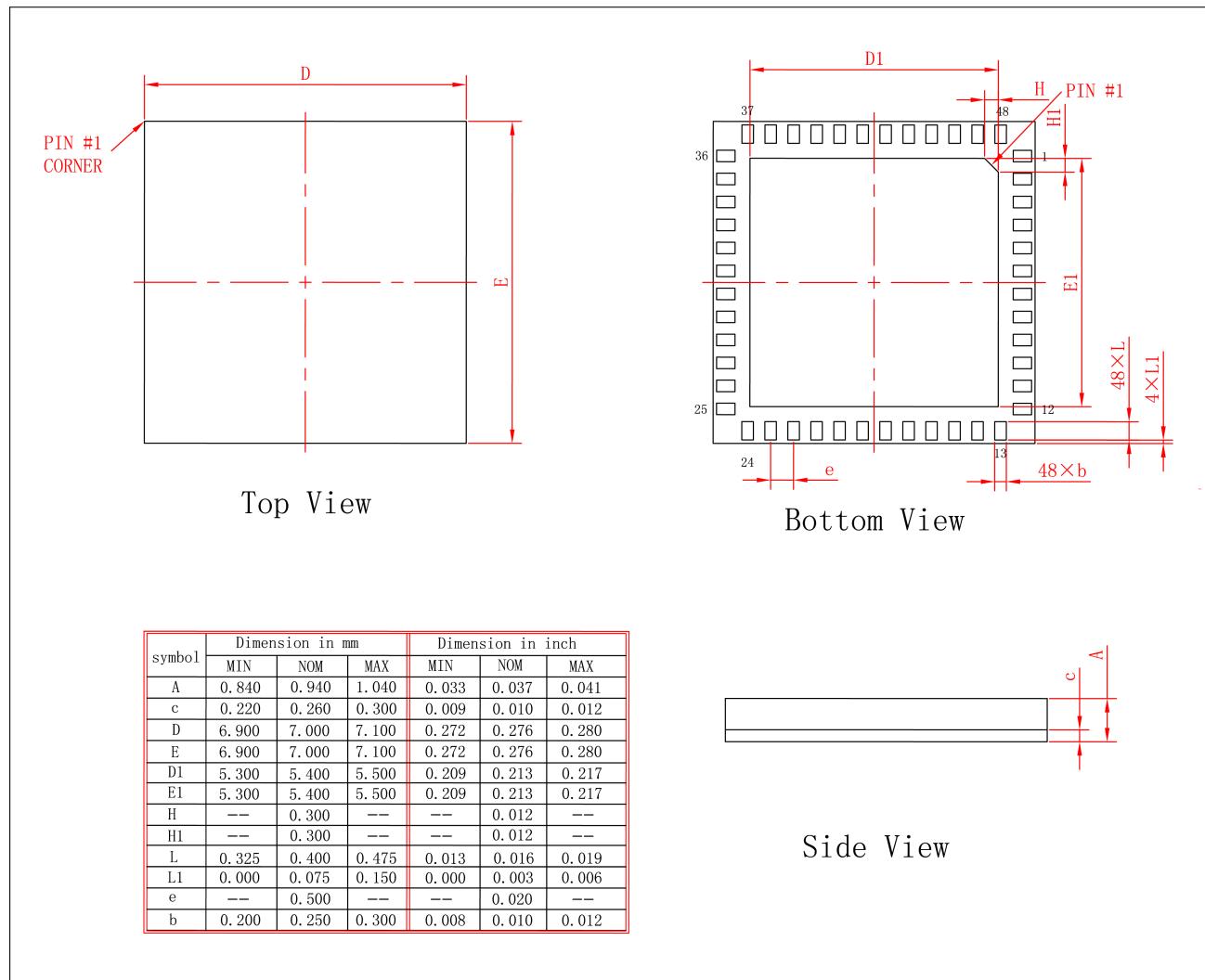


图 12: ESP32-PICO-D4 封装信息

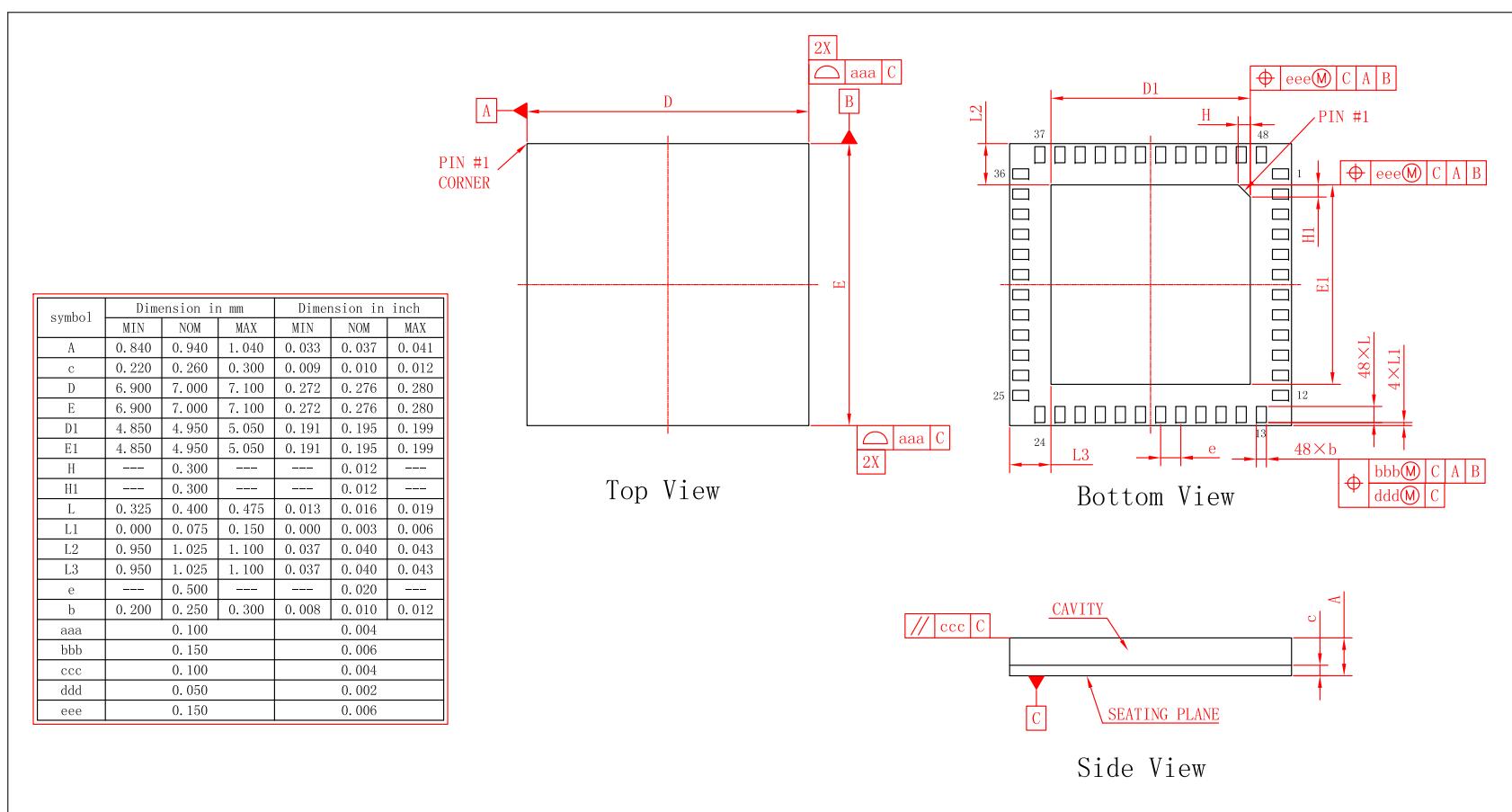


图 13: ESP32-PICO-V3 封装信息

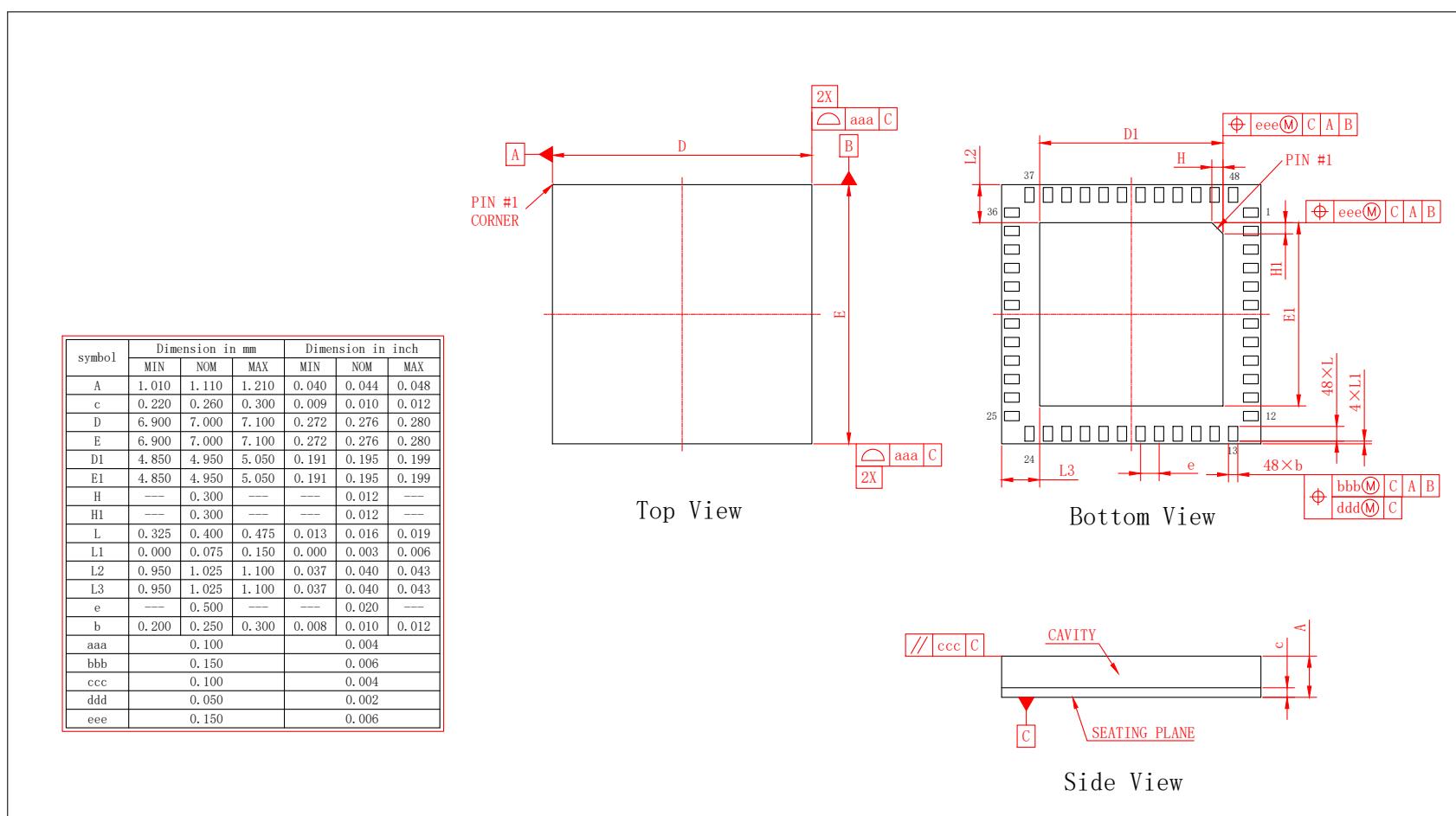


图 14: ESP32-PICO-V3-02 封装信息

8 PCB 封装图形

本章节提供以下资源供您参考：

- 推荐 PCB 封装图，标有 PCB 设计所需的全部尺寸。详见图 15 [ESP32-PICO PCB 封装图形](#)。
- 推荐 PCB 封装图的源文件，用于测量图 15 中未标注的尺寸。您可用 [Autodesk Viewer](#) 查看 [ESP32-PICO-D4](#)、[ESP32-PICO-V3](#)、[ESP2-PICO-V3-02](#) 的封装图源文件。

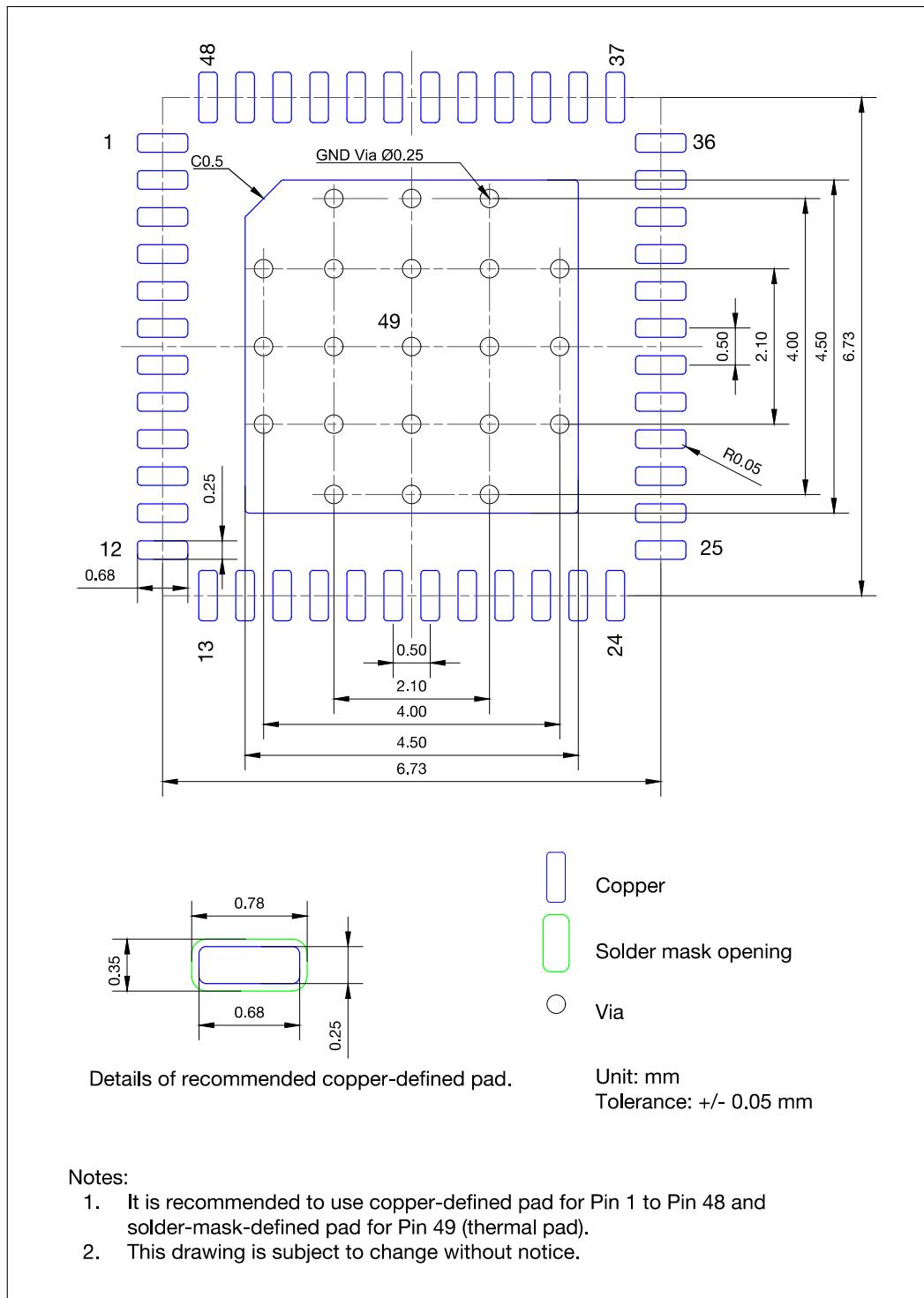


图 15: ESP32-PICO PCB 封装图形

9 ESP32-PICO PCB 模版

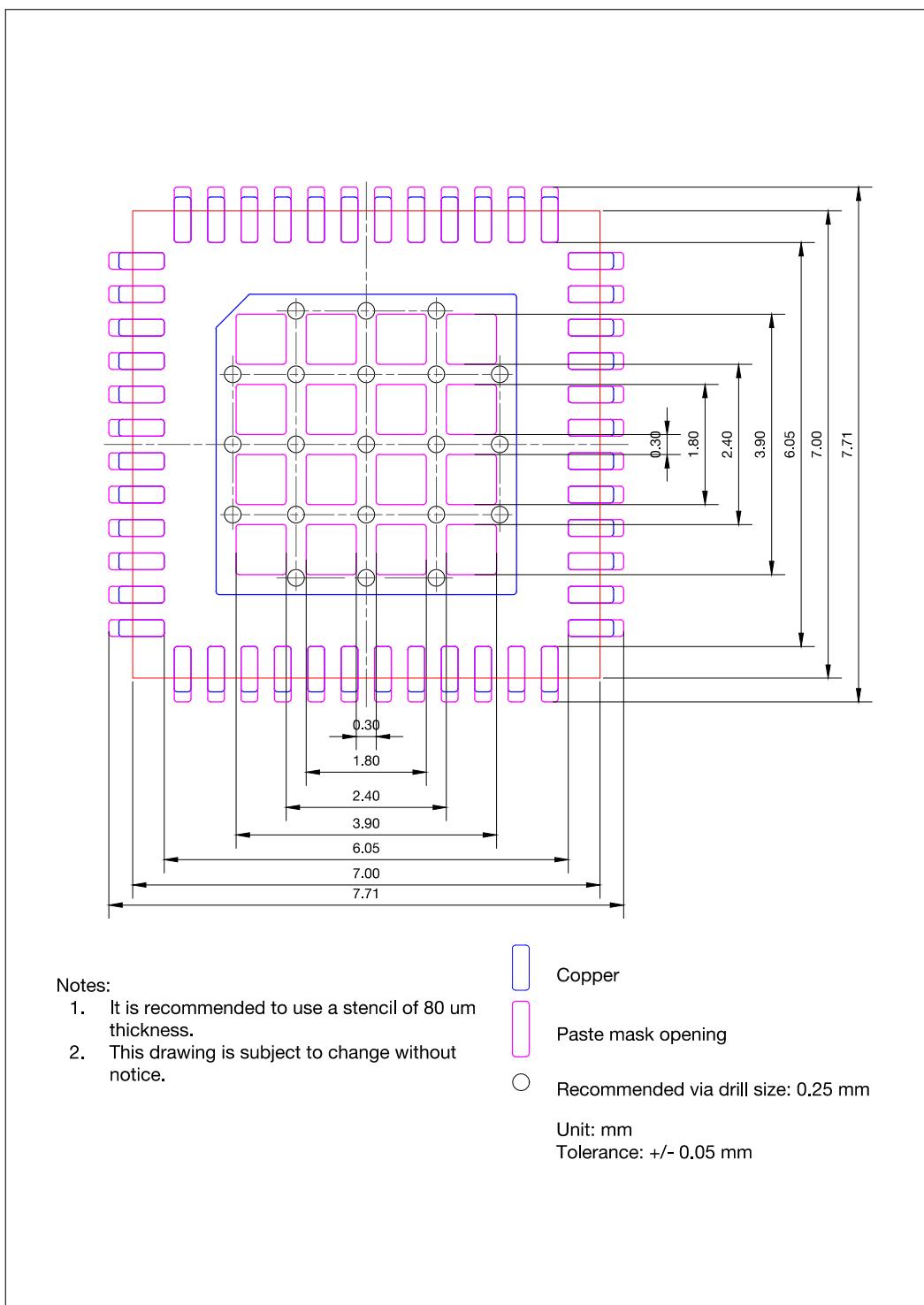


图 16: ESP32-PICO PCB 模版

10 超声波振动

请避免将产品暴露于超声波焊接机或超声波清洗机等超声波设备的振动中。超声波设备的振动可能与产品内部的晶振产生共振，导致晶振故障甚至失灵，进而致使产品无法工作或性能退化。

11 迁移指南

当从较旧的 ESP32-PICO 型号迁移到较新的 ESP32-PICO 型号时，有些软件和硬件方面的差异需要注意。

11.1 从 ESP32-PICO-D4 迁移到 ESP32-PICO-V3

ESP32-PICO-D4 是 ESP32-PICO 系列的第一款产品，采用 ESP32 v1.0 或 v1.1 芯片版本。ESP32-PICO-V3 则采用较新的芯片版本（v3.0 或 v3.1）。有关 ESP32 v3.0 芯片版本与其他芯片版本的差异，请参阅 [《ESP32 芯片版本 v3.0 使用指南》](#)。

ESP32-PICO-D4 与 ESP32-PICO-V3 的管脚并非 1:1 兼容。有关管脚布局和功能的差异，请参阅章节 [2.4 ESP32-PICO 系列型号管脚兼容性](#)。

ESP32-PICO-D4 和 ESP32-PICO-V3 都带有封装内 flash。ESP32-PICO-D4 可以连接外部 PSRAM，但 ESP32-PICO-V3 不支持连接外部 PSRAM。

从 ESP32-PICO-D4 升级到 ESP32-PICO-V3 后，应重新进行 EMC 合规性和 RF 性能测试。

11.2 从 ESP32-PICO-V3 迁移到 ESP32-PICO-V3-02

ESP32-PICO-V3-02 是 ESP32-PICO-V3 的内存升级版。ESP32-PICO-V3-02 带有封装内 flash 和 PSRAM，而 ESP32-PICO-V3 仅有 flash。这两款车型都不支持连接外部 PSRAM。

ESP32-PICO-V3-02 与 ESP32-PICO-V3 的管脚基本兼容，因此产品迁移仅需要很少改动。有关管脚布局和功能的差异，请参阅章节 [2.4 ESP32-PICO 系列型号管脚兼容性](#)。

从 ESP32-PICO-V3 升级到 ESP32-PICO-V3-02 后，应重新进行 EMC 合规性和 RF 性能测试。

11.3 总结

综上所述，在迁移 ESP32-PICO 型号时，需要很少或不需要进行硬件和软件更改。如果您在迁移过程中遇到任何问题，请联系[技术支持](#)。

12 相关文档和资源

相关文档

- [《ESP32 技术规格书》](#) – 提供 ESP32 芯片的硬件技术规格。
- [《ESP32 技术参考手册》](#) – 提供 ESP32 芯片的存储器和外设的详细使用说明。
- [《ESP32 硬件设计指南》](#) – 提供基于 ESP32 芯片的产品设计规范。
- [《ESP32 勘误表及解决办法》](#) – 提供关于 ESP32 芯片的设计问题的说明和解决方案。
- 证书
<https://espressif.com/zh-hans/support/documents/certificates>
- ESP32 产品/工艺变更通知 (PCN)
<https://espressif.com/zh-hans/support/documents/pcns>
- ESP32 公告 – 提供有关安全、bug、兼容性、器件可靠性的信息
<https://espressif.com/zh-hans/support/documents/advisories>
- 文档更新和订阅通知
<https://espressif.com/zh-hans/support/download/documents>

开发者社区

- [《ESP32 ESP-IDF 编程指南》](#) – ESP-IDF 开发框架的文档中心。
- ESP-IDF 及 GitHub 上的其它开发框架
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。
<https://esp32.com/>
- *The ESP Journal* – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源
<https://espressif.com/zh-hans/support/download/sdks-demos>

产品

- ESP32 系列芯片 – ESP32 全系列芯片。
<https://espressif.com/zh-hans/products/socs?id=ESP32>
- ESP32 系列模组 – ESP32 全系列模组。
<https://espressif.com/zh-hans/products/modules?id=ESP32>
- ESP32 系列开发板 – ESP32 全系列开发板。
<https://espressif.com/zh-hans/products/devkits?id=ESP32>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。
<https://products.espressif.com/#/product-selector?language=zh>

联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品（线上商店）、成为供应商、意见与建议
<https://espressif.com/zh-hans/contact-us/sales-questions>

修订历史

| 日期 | 版本 | 发布说明 |
|-----------|------|---|
| 2023-12-5 | v1.0 | <p>将单独的 ESP32-PICO 各型号技术规格书合并成一个文档。合并过程中，对文档进行了一些修改和润色。重要的修改包括：</p> <ul style="list-style-type: none">• 新增章节 2.4 ESP32-PICO 系列型号管脚兼容性• 新增章节 10 超声波振动• 新增章节 11 迁移指南 <p>如果您需要查看各型号的历史版本规格书，请提交文档反馈。</p> |



www.espressif.com

免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2023 乐鑫信息科技（上海）股份有限公司。保留所有权利。