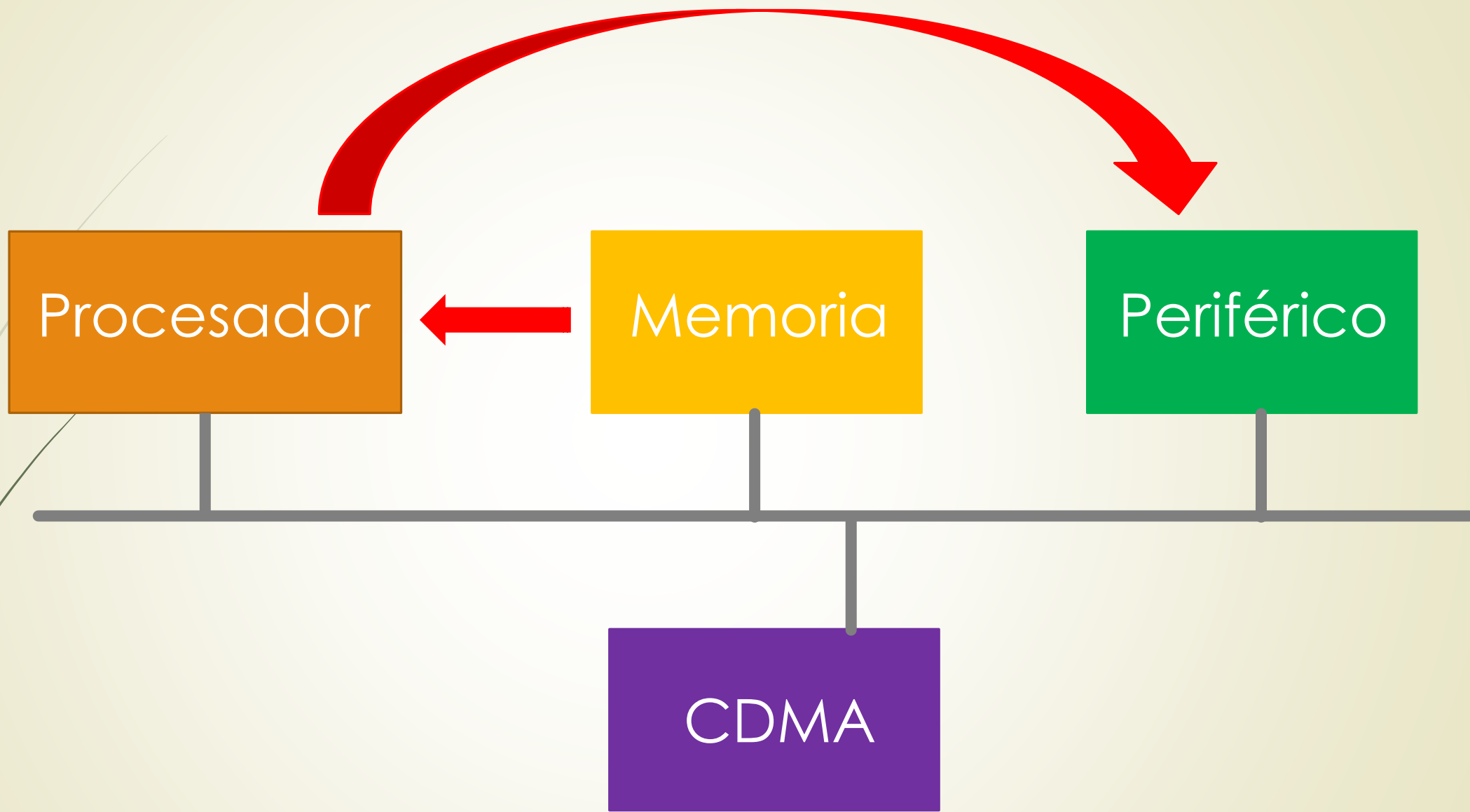




Arquitectura de Computadoras

Curso 2020 – Prof. Jorge Runco – Resumen DMA



Transferencia desde memoria → periférico

- La transferencia ocurre después que la cpu “determinó” que el dispositivo de E/S está listo.
- Esto último puede ser por consulta de estado ó a la espera de un pedido de interrupción.
- “Sobrecarga” se produce porque hay que ejecutar varias instrucciones por cada dato transferido.
- Instrucciones se necesitan para incrementar el puntero a memoria y para llevar la cuenta de la cantidad de datos transferidos.
- Con interrupciones esto se complica más, porque cada vez que hay una interrupción, existen instrucciones para salvar el contexto y luego instrucciones para retornar al punto de interrupción.



Diagram illustrating a system architecture with four main components connected to a central horizontal bus:

- Procesador** (Processor): Represented by an orange box on the left.
- Memoria** (Memory): Represented by a yellow box in the upper middle.
- Periférico** (Peripheral): Represented by a green box on the right.
- CDMA**: Represented by a purple box at the bottom center.

The components are connected to a central horizontal bus line. The **Procesador** and **Memoria** are connected via vertical lines. The **Periférico** is connected via a vertical line. The **CDMA** component is connected to the bus via a vertical line. Two large curved arrows indicate data flow: one from the **Procesador** to the **CDMA**, and another from the **Periférico** to the **CDMA**.

Procesador


Memoria

Periférico

CDMA



Acceso directo a memoria – DMA

- ▶ Para transferir una “gran cantidad de datos” (ej. multimedia) la estrategia utilizada es otra.
 - ▶ La transferencia de datos entre la memoria y el dispositivo externo es realizada sin la intervención de la cpu.
 - ▶ La operación es controlada por otro dispositivo: controlador de acceso directo a memoria (CDMA) (DMAC).
 - ▶ Realiza las mismas funciones que hace la cpu para transferir datos a la memoria. Para cada palabra de datos transferida genera el direccionamiento y todas las señales necesarias para el manejo del bus.
- 



Etapas de la transferencia DMA

- Se distinguen 3 etapas:
- 1) Inicialización: interviene la cpu.
Configuración de dispositivos, direcciones, a que dispositivo transferir, etc.
- 2) Transferencia de datos: no interviene la cpu.
- 3) Finalización : interviene la cpu.



Modos de transferencia por DMA

- Modo ráfaga (burst): cuando el cdma toma el control del bus, transfiere un bloque de datos y no libera el bus hasta terminar.
- Modo robo de ciclo: el cdma toma el control del bus, transfiere el dato y luego devuelve el control del bus. Luego la cpu ejecuta una instrucción y si el cdma necesita hacer otra transferencia vuelve a pedir el uso del bus y transfiere el dato. Y así se van alternando entre ejecución (cpu) y transferencia (cdma).
- Modo transparente: el cdma transmite en aquellos casos en los que la cpu no utiliza los buses al . Ej. movimiento entre registros.



Controlador de DMA (CDMA)

- ✓ Realiza transferencia de datos de memoria-memoria ó memoria-periférico y a la inversa.
- ✓ Trabaja por robo de ciclo.
- ✓ Tamaño máximo del bloque a transferir 64 kbytes.



CDMA (2)

- Un único canal.
- Transferencias:
- En modo bloque, una vez iniciada la transferencia sigue hasta terminar.
- Bajo demanda del periférico al que se encuentra conectado

Registros de CDMA

➤ CTRL: registro de control.

TC	X	X	X	MT	ST	TT	STOP
----	---	---	---	----	----	----	------

C7 C6 C5 C4 C3 C2 C1 C0

Registros de CDMA (2)

- Escritura
- C0 : STOP
 - ✓ 0 no se usa
 - ✓ 1: detiene la CPU la transferencia en curso.
- C1 : TT = Tipo de transferencia
 - ✓ 0 Memoria-Periférico ó al revés
 - ✓ 1 Memoria-Memoria

Registros de CDMA (3)

- C2 : ST = Sentido de transferencia. Sólo si C1=0.
 - ✓ 0 Periférico-Memoria
 - ✓ 1 Memoria-Periférico
- C3 : MT = Modo de transferencia
 - ✓ 0 Transferencia por demanda
 - ✓ 1 Transferencia en modo bloque
- C4...C7 : no se usan

Registros de CDMA (4)

➤ Lectura

➤ C0

✓ 0 Transferencia en curso

✓ 1 Transferencia detenida por la CPU temporalmente

➤ C7 : TC=Terminal count

✓ 0 Transferencia no finalizada

✓ 1 Transferencia ya finalizada



Registros de CDMA (5)

- RF: Registro de direcciones fuente. Se carga en él la dirección del bloque de memoria a transferir.
- RD: Registro de direcciones destino. Se carga en él la dirección destino del bloque. Memoria-memoria.
- CONT: Registro contador. Indica el número de bytes a transferir.

Registros de CDMA (6)

- Una vez cargados los valores adecuados en los registros, para arrancar la transferencia programada hay que poner en 1 $A0=A1=A2$ del registro de arranque, esto pone a 0 $C0$. Si se desea detener momentáneamente la transferencia se pone $C0$ a 1. Pero ponerlo en 0 no “re-arranca”.

Registros de CDMA (7)

➤ RFL	➡	50H
➤ RFH	➡	51H
➤ CONTL	➡	52H
➤ CONTH	➡	53H
➤ RDL	➡	54H
➤ RDH	➡	55H
➤ CTRL	➡	56H
➤ ARRANQUE		57H