



**UNIVERSIDAD DE SAN CARLOS DE GUATEMALA**  
**FACULTAD DE INGENIERÍA**  
**LABORATORIO ORGANIZACIÓN COMPUTACIONAL 1**

**MANUAL TECNICO DE LA PRACTICA 1**

**Grupo 5**

**Sección C**

**Guatemala, 28 de febrero del 2026**

## Índice

INTRODUCCIÓN .....	3
1. CONTENIDOS TÉCNICOS .....	5
1.1 Funciones Booleanas .....	5
2. MAPAS DE KARNAUGH .....	8
3. DIAGRAMAS DE DISEÑO .....	12
4. MATERIALES UTILIZADOS .....	13
5. PRESUPUESTO.....	14
6. ROLES DE EQUIPO.....	14
ANEXOS .....	16
CONCLUSIONES .....	19

## INTRODUCCIÓN

La presente práctica tiene como finalidad el diseño, simulación e implementación física de un sistema de visualización utilizando displays de 8 segmentos para poder visualizar una palabra definida, la visualización será por medio de vista normal y vista espejo.

Se integran diferentes conceptos para la realización de esta practica como la lógica combinacional, algebra de Boole y simplificación de tablas de verdad por medio de mapas de Karnaugh (utilizados en la elaboración de la circuitería). Para algunos segmentos tanto de la vista normal como vista espejo, se utilizaron compuertas lógicas ya armadas (TTL), y para ciertos segmentos se armaron las compuertas lógicas por medio de transistores. En la vista normal se utilizó lógica positiva por medio de cátodo común y maxterminos, por el otro lado en la vista espejo se utilizó lógica negativa por medio de ánodo común y minterminos, esto con la finalidad de poder utilizar un mismo switch para provocar el efecto espejo.

Del resultante de segmentos realizados, únicamente dos segmentos fueron implementados para placa PCB el resto fueron colocados en protoboard. La creación de las placas PCB fue realizada de forma tradicional usando acido férrico.

## **OBJETIVOS**

### **Objetivo General**

- Diseñar, simular e implementar un sistema físico funcional de visualización bidireccional utilizando displays de 7 segmentos, aplicando lógica combinacional simplificada mediante mapas de Karnaugh, integrando compuertas lógicas transistorizadas en PCB y compuertas TTL en protoboard, conforme a los requerimientos técnicos establecidos en la práctica.

### **Objetivo Específico**

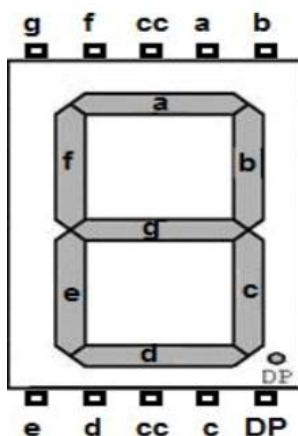
- Diseñar las tablas de verdad correspondientes a cada uno de los segmentos del display para representar una palabra personalizada de ocho caracteres.
- Implementar los segmentos a, c, d, f y g mediante compuertas lógicas transistorizadas, fabricadas en placas de circuito impreso (PCB) correctamente etiquetadas.
- Implementar los segmentos b, e y el punto decimal utilizando compuertas TTL serie 74xx montadas en protoboard.
- Desarrollar y validar la simulación completa del circuito combinacional en Proteus en un único archivo consolidado (.pdsprj).
- Verificar el funcionamiento correcto del sistema mediante pruebas físicas en laboratorio, asegurando el encendido adecuado de todos los segmentos en ambas configuraciones (normal y espejo).

## 1. CONTENIDOS TÉCNICOS

### 1.1 Funciones Booleanas

Las funciones booleanas son expresiones matemáticas que trabajan únicamente con valores binarios. Se usan principalmente en electrónica digital, álgebra booleana y circuitos lógicos. Para esta práctica se realizaron tablas de verdad, posteriormente se crearon los Mapas de Karnaugh para poder crear las funciones booleanas que simplifican el circuito.

La forma del display a generar es la siguiente, los nombres de segmentos salen de la figura:



- **Tablas de verdad usadas en vista normal**

Para la práctica la palabra a realizar es CAFE1023, la tabla de combinaciones es:

Letra	A	B	C
c	0	0	0
a	0	0	1
f	0	1	0
e	0	1	1
1	1	0	0
0	1	0	1
2	1	1	0
3	1	1	1

La tabla de verdad queda de esta forma para verificar el encendido y apagado de cada segmento:

a	b	c	d	e	f	g	.
1	0	0	1	1	1	0	0
1	1	1	1	1	0	1	0
1	0	0	0	1	1	1	0
1	0	0	1	1	1	1	0
0	1	1	0	0	0	0	1
1	1	1	1	1	1	0	1
1	1	0	1	1	0	1	1
1	1	1	1	0	0	1	1

- **Tabla de funciones para vista normal**

SEGMENTO	FUNCIÓN
A	$F = A' + C + B$
B	$F = A + B'C$
C	$F = AB' + AC + B'C$
D	$F = A'B' + C + AB$
E	$F = A' + B'C + BC'$
F	$F = A'B + A'C' + AB'C$
G	$F = B + A'C$
.	$F = A$

- **Tablas de verdad usadas en vista espejo**

Para la práctica la palabra a realizar es CAFE1023, la tabla de combinaciones es:

Letra	A	B	C
c	0	0	0
a	0	0	1
f	0	1	0
e	0	1	1
1	1	0	0
0	1	0	1
2	1	1	0
3	1	1	1

La tabla de verdad queda de esta forma para verificar el encendido y apagado de cada segmento:

a	b	c	d	e	f	g	.
0	0	0	0	1	1	1	1
0	1	0	0	0	0	0	1
0	0	0	1	1	1	0	1
0	0	0	0	1	1	0	1
1	1	1	1	0	0	1	0
0	0	0	0	0	0	1	0
0	1	0	0	1	0	0	0
0	1	1	0	0	0	0	0

- **Tabla de funciones para vista espejo**

SEGMENTO	FUNCIÓN
A	$F = (A)(C')(B')$
B	$F = (A + C)(A + B')(A' + B + C')$
C	$F = (A)(B + C')(B' + C)$

D	$F = (C')(A + B)(A' + B')$
E	$F = (B + C')(A' + B)(A' + C')$
F	$F = (A')(B + C')$
G	$F = (B')(A + C')$
.	$F = (A')$

## 2. MAPAS DE KARNAUGH

- Mapas de Karnaugh para vista normal por segmento

Segmento A		BC			
		00	01	11	10
A	0	1	1	1	1
	1	0	1	1	1

Segmento B		BC			
		00	01	11	10
A	0	0	1	0	0
	1	1	1	1	1

Segmento C		BC			
		00	01	11	10
A	0	0	1	0	0
	1	1	1	1	0

Segmento D		BC			
		00	01	11	10
A	0	1	1	1	0
	1	0	1	1	1

Segmento E		BC			
		00	01	11	10
A	0	1	1	1	1
	1	0	1	0	1

Segmento F		BC			
		00	01	11	10
A	0	1	0	1	1
	1	0	1	0	0

Segmento G		BC			
		00	01	11	10
A	0	0	1	1	1
	1	0	0	1	1

Segmento .		BC			
		00	01	11	10
A	0	0	0	0	0
	1	1	1	1	1

- Mapas de Karnaugh para vista espejo por segmento

Segmento A					
		BC			
		00	01	11	10
A	0	0	0	0	0
	1	1	0	0	0

Segmento B					
		BC			
		00	01	11	10
A	0	0	1	0	0
	1	1	0	1	1

Segmento C					
		BC			
		00	01	11	10
A	0	0	0	0	0
	1	1	0	1	0

Segmento D					
		BC			
		00	01	11	10
A	0	0	0	0	1
	1	1	0	0	0

Segmento E					
		BC			
		00	01	11	10
A	0	1	0	1	1
	1	0	0	0	1

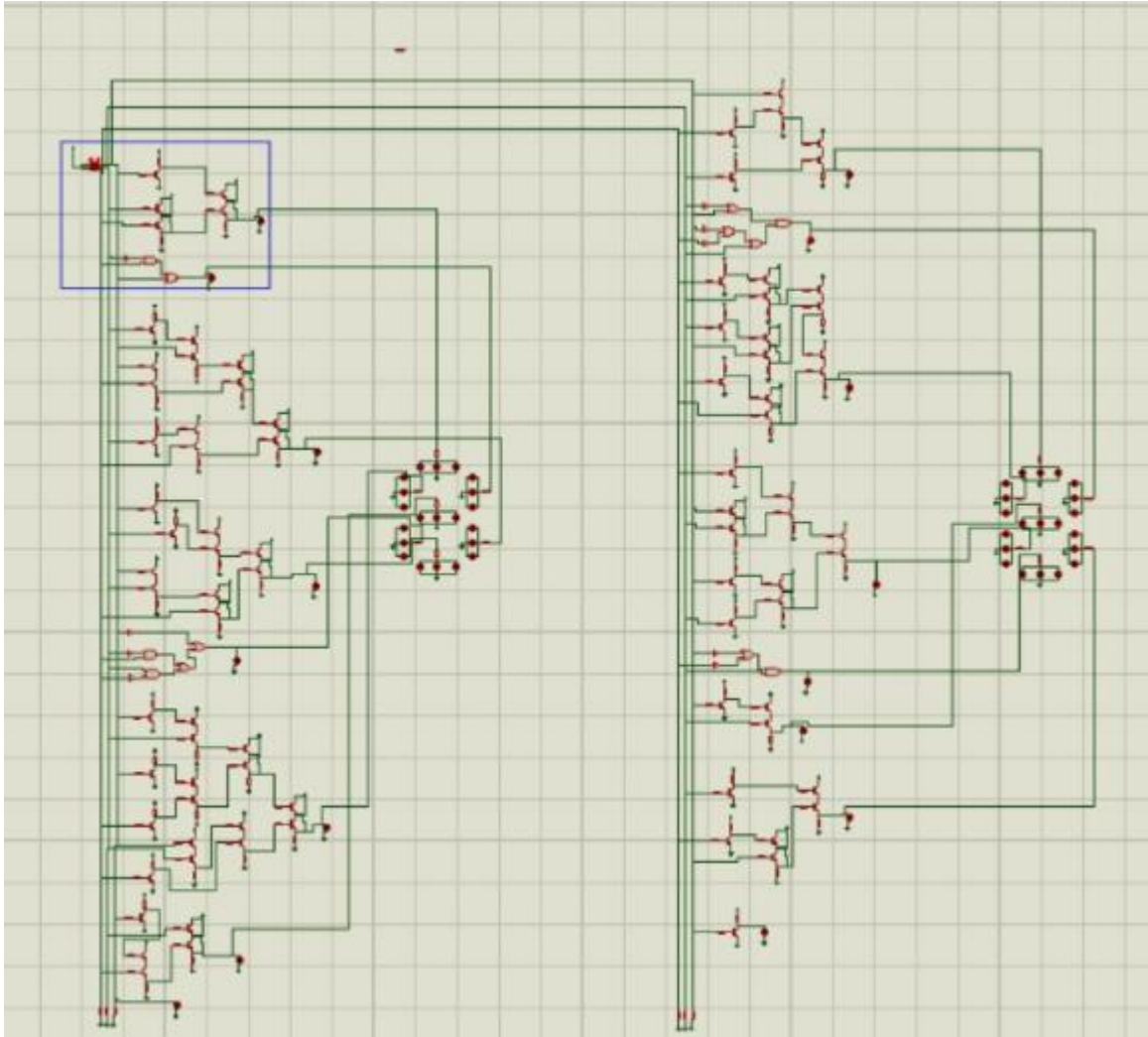
Segmento F					
		BC			
		00	01	11	10
A	0	1	0	1	1
	1	0	0	0	0

Segmento G					
		BC			
		00	01	11	10
A	0	1	0	0	0
	1	1	1	0	0

Segmento .					
		BC			
		00	01	11	10
A	0	1	1	1	1
	1	0	0	0	0

### 3. DIAGRAMAS DE DISEÑO

Diagrama en Proteus para vista normal y en espejo:



#### 4. MATERIALES UTILIZADOS

MATERIAL/COMPONENTE
Cables de Protoboard
Cables Macho-Macho
Resistencias de 330, 1K y 10K
Transistores 2N2222A
Compuertas NOT 74LD04N
Compuertas AND 74LS32N
Compuertas OR 74LS08N
.Protoboards
Cautín
Estaño
Fuente de 5V
LEDs

## 5. PRESUPUESTO

MATERIAL	CANTIDAD	PRECIO UNITARIO	SUBTOTAL
Resistencia 1K	100	Q0.50	Q50
Cable Protoboard por metro	6	Q4	Q24
Transistor 2N2222A	50	Q1	Q50
Placa Cobre	2	Q12	Q24
Ácido Férrico	1	Q12	Q12
Luces LED	20	Q1	Q20
Switch	6	Q3	Q18
Compuertas Lógicas	6	Q3	Q18
Borners	4	Q4.50	Q18
Protoboards	4	Q40	Q160
Fuente de 5V	1	Q45	Q45
<b>TOTAL</b>		<b>Q439</b>	

## 6. ROLES DE EQUIPO

INTEGRANTE	ROL
Diego Miranda	Diseño de mapas de tablas de verdad, mapas de Karnaugh y documentación.
Pedro Ávila	Soldadura de placa y armado de segmentos.
Rodrigo Guay	Armado de maqueta y segmentos.

Juan Barrios	Diseño de circuitos en Proteus y PBCWizard.
--------------	---

## ANEXOS

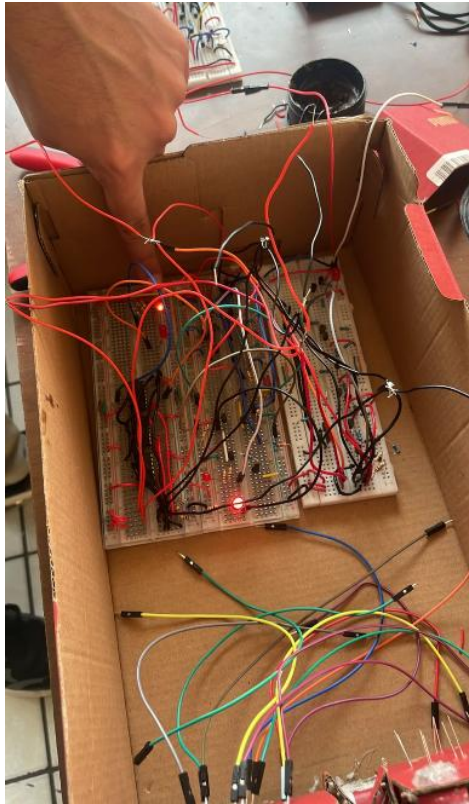


Foto de la maqueta



Foto de armado de segmentos



Grupo trabajando

## CONCLUSIONES

- Esta práctica permitió aplicar los conceptos de lógica combinacional mediante la simplificación de funciones booleanas usando mapas de Karnaugh, diferenciando correctamente entre términos mínimos para el display de cátodo común y términos máximos para el display de ánodo común (espejo).
- Se logró diseñar y simular un sistema bidireccional funcional en Proteus, integrando compuertas transistorizadas en PCB y compuertas TTL en protoboard, demostrando la combinación de teoría digital con implementación física real.
- La construcción y validación del sistema fortaleció la comprensión de la diferencia entre lógica positiva y lógica negativa, así como la importancia de una correcta organización del diseño, documentación técnica y pruebas de funcionamiento.