Problema 6:

Circuito1: La Corriente en el colector es de 75mA debido a que la caída de voltaje colector-emisor era menor a la de 0.2V que es la que había asumido. Asumes el voltaje base-emisor es mayor al 0.7V; por lo tanto, la corriente en la base es menor, pero aun así el transistor se encuentra en estado saturado y puede ser que en el simulador de LTspice esa sea el voltaje nominal para los transistores.

Circuito2: el circuito se encuentra saturado y muestra los mismos valores de voltaje que el anterior circuito. En este ejercicio no realice cálculos con el modelo inicial por lo que no hay mucho que discutir.

Circuito 3: Acá la corriente del colector es levemente mayor y la de base es menor. Esto quiere decir que la beta asumida es similar pero el VCE no lo es por lo tanto difieren los resultados.

Circuito4: Para la simulación al borde de la saturación VCE es 0.88V y VBE es 0.95V. La corriente del colector difiere por 10mA y la de la base por 0.8 mA estas diferencias pueden deberse a la cantidad de cifras significativas que el simulador considera y a los valores del voltaje de saturación del transistor.

Cuando esta al borde del corte asumimos un voltaje de VCE cercano a 12V y una resistencia altísima para que Ib sea aproximadamente 90microsAmperios lo cual en la simulación se logro conseguir por lo tanto nuestros cálculos fueron precisos.

Circuito5: La corriente Ib si es 0.21 mA pero la corriente Ic es de 11.8 lo que indica que el beta utilizado no es el mismo de la simulación

Link de github