



INFORME PROYECTO FINAL

Autores: Juan Pablo González Blandón, Santiago Castaño
Loaiza

Laboratorio de Electrónica Digital 2
Departamento de Ingeniería Electrónica y de Telecomunicaciones
Universidad de Antioquia

Abstract

En este proyecto se diseñó e implementó un sistema embebido basado en un procesador ARM de un solo ciclo, desarrollado íntegramente en SystemVerilog e inspirado en la arquitectura ARMv7 descrita en el libro "Digital Design and Computer Architecture – ARM Edition".

El sistema es capaz de leer datos de temperatura a través de un convertidor analógico-digital (ADC) conectado físicamente al procesador mediante memoria mapeada. La temperatura se procesa mediante un programa en lenguaje ensamblador que calcula el valor en grados Celsius con una resolución de décimas, y lo muestra en tiempo real en un arreglo de tres displays de 7 segmentos. Además, el sistema regula la activación de un ventilador simulado mediante una señal PWM proporcional a la temperatura medida, con control por medio de un interruptor físico (SW[0]).

El desarrollo incluyó: la ampliación del set de instrucciones del procesador con la instrucción BL para llamadas a subrutinas; la creación de módulos externos para el ADC y el PWM; el mapeo y control de periféricos como switches, displays y salidas PWM mediante direcciones de memoria definidas; y la validación funcional tanto en simulación con CPULator como en implementación física sobre la FPGA DE10-Lite.

El resultado es un sistema completamente funcional que integra procesamiento digital, control

en tiempo real, entrada analógica, manejo de periféricos, y ejecución de software optimizado sin operaciones de multiplicación o división directa, siguiendo restricciones propias de la arquitectura ARMv7.

Esquema de HW

A continuación, se presenta el esquema de hardware del procesador modificado, en el cual se realizaron diversas adaptaciones para incorporar nuevas instrucciones. Se agregó una señal de control denominada Link, cuyo propósito es evitar controlar la escritura en el registro 14. También, se incluyeron dos módulos necesarios para la lectura ADC y la salida de la señal PWM. Veremos la vista del módulo top, donde se integran todos los componentes principales y en especial la estructura interna del datapath y la unidad de control.

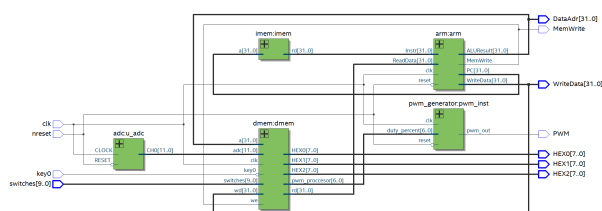


Figura 1: Esquema del Top con las conexiones de los módulos.

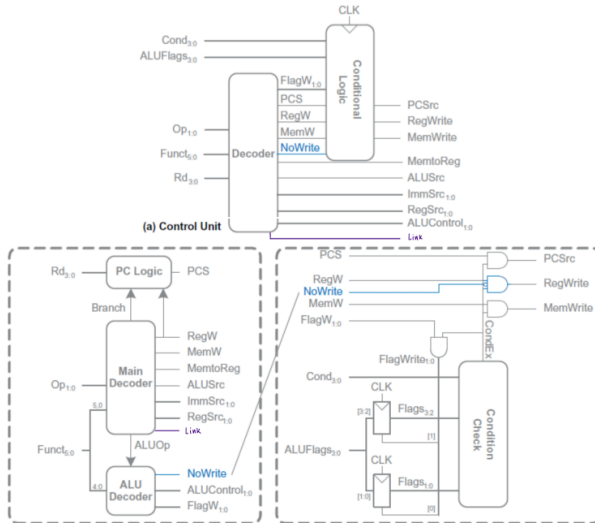


Figura 2: Esquema de la unidad de control y Datapath del Procesador modificado ARM.

Diagrama de Flujo

A continuación, se presenta el diagrama de flujo que describe de forma estructurada el funcionamiento del programa principal implementado en lenguaje ensamblador. El mismo realiza la lectura del valor entregado por el conversor analógico-digital (ADC), lo convierte a una temperatura en grados Celsius con precisión de décimas, y determina el valor del ciclo de trabajo del PWM de acuerdo con tres condiciones: si la temperatura es menor o igual a 20,0°C, si es mayor o igual a 40,0°C, o si se encuentra entre

estos valores (caso en el que se calcula proporcionalmente).

Posteriormente, el sistema evalúa el estado del interruptor SW[0] para decidir si el ventilador debe estar activo o apagado. Finalmente, la temperatura calculada se descompone en centenas, decenas y unidades para ser mostrada en los tres displays de 7 segmentos. Este ciclo se repite continuamente para garantizar un monitoreo en tiempo real.

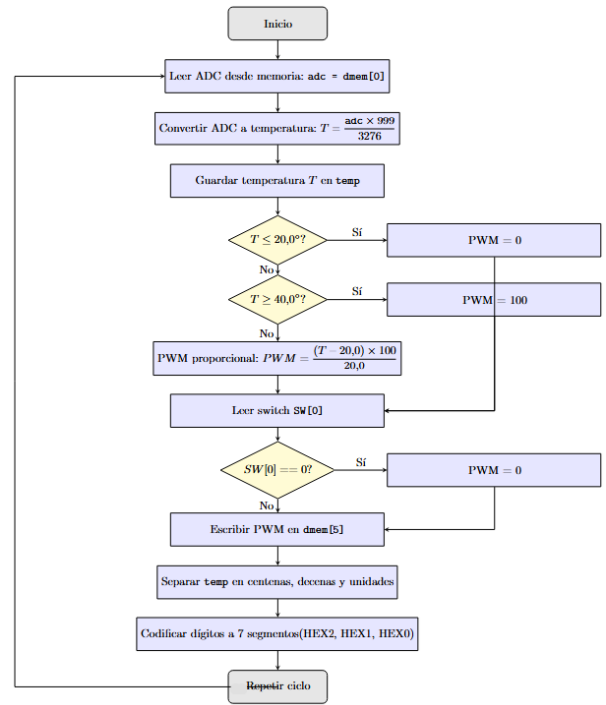


Figura 3: Diagrama de Flujo del programa en Ensamblador.