

Propuesta de Diseño
Instituto Tecnológico de Costa Rica
CE 3201 - Taller de Diseño Digital
Laboratorio 1
Problema 2: Restador Completo de 4 bits

Estudiantes:
Juan Pablo Rodríguez
Jafet Díaz Morales

15 de agosto de 2025

A continuación se presenta la tabla de verdad correspondiente a una operación binaria de resta completa: B-A considerando un bit de acarreo

índice	C_{in}	B	A	S	C_{out}
0	0	0	0	0	0
1	0	0	1	1	1
2	0	1	0	1	0
3	0	1	1	0	0
4	1	0	0	1	1
5	1	0	1	0	1
6	1	1	0	0	0
7	1	1	1	1	1

Cuadro 1: Tabla de verdad de un restador completo de 1 bit.

Se partió de la sugerencia hecha en el enunciado del problema 2 y se inició el diseño partiendo de un restador completo de 1 bit. Este restador puede hacerse de múltiples formas pues tiene dos salidas (S y C_{out}). Además, cada una de las dos salidas puede ser representada con distintas coompuertas lógicas.

Para S, usando la técnica de Suma de Productos se parte de la siguiente ecuación booleana:

$$S = \overline{C_{in}}\overline{B}A + \overline{C_{in}}B\overline{A} + C_{in}\overline{B}\overline{A} + C_{in}BA$$

Aplicando leyes de matemática discreta (distributiva) puede llegarse a la siguiente ecuación:

$$S = \overline{C_{in}}(\overline{B}A + B\overline{A}) + C_{in}(\overline{B}A + BA) \quad (1)$$

Luego puede transformarse usando leyes y la operación XOR en la siguiente ecuación:

$$S = C_{in} \oplus (B \oplus A) \quad (2)$$

Esta es la ecuación final para la salida S.

Cabe aclarar que para S, utilizar Mapas de Karnaugh no trae ningun otro diseño representativo.

Podría diseñarse tanto con la ecuación (1) que tiene compuertas AND, OR y NOT como con su siguiente simplificación (2), la que usa XOR y AND. Sin embargo, se escoge la ecuación (2) con XOR pues utiliza menos compuertas (es más facil de programar y utiliza menos componentes).

Para C_{out} , usando la técnica de Suma de Productos se parte de la siguiente ecuación booleana:

$$C_{out} = \overline{C_{in}}\overline{B}A + C_{in}\overline{B}A + C_{in}\overline{B}\overline{A} + C_{in}BA$$

Aplicando leyes de matemática discreta (distributiva y Complemento) puede llegarse a la siguiente ecuación:

$$C_{out} = C_{in}\overline{B} + A\overline{C_{in}}\overline{B} + C_{in}BA \quad (3)$$

Esta ecuación esta bastante simplificada y podría servir así. Sin embargo, en esta ocasión si es conveniente usar Mapas de Karnaugh para simplificarla aún más:

		BA			
		00	01	11	10
C_{in}	0	0	1	0	0
	1	1	1	1	0

Con este mapa se puede llegar a la siguiente ecuación booleana:

$$C_{out} = C_{in}\overline{B} + C_{in}A + \overline{B}A \quad (4)$$

Así, podría diseñarse tanto con la ecuación (3) que tiene compuertas AND, OR y NOT o bien con la ecuación obtenida con el mapa de Karnaugh (4). Se escoge la ecuación (4) con mapa de Karnaugh pues utiliza menos compuertas (la ecuación 3 tiene AND de 3 entradas

mientras que la 4 solo tiene AND de 2 entradas por lo que utiliza menos componentes y es más fácil de programar).

Así, el diseño para el restador completo de 1 bit se puede realizar con las ecuaciones 2 y 4 de la siguiente forma:

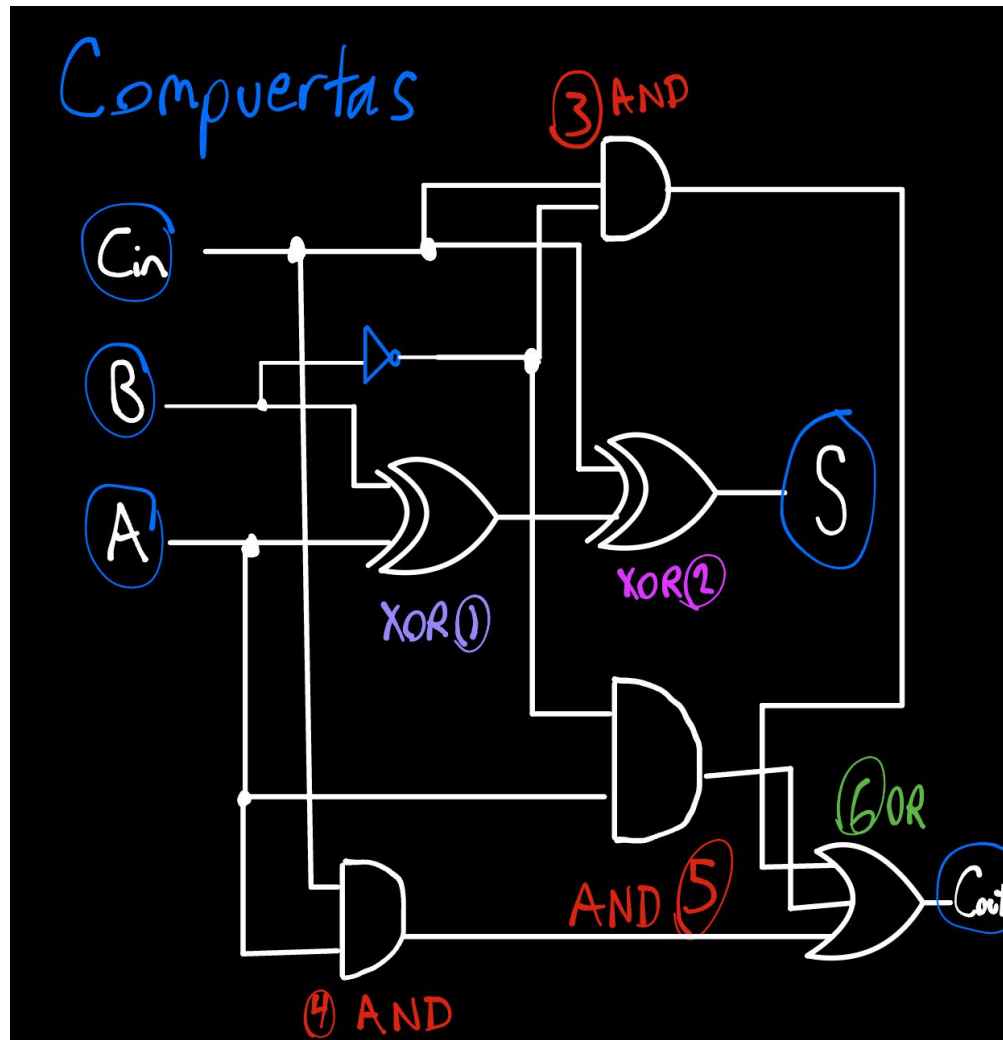


Figura 1: Esquemático de restador completo de 1 bit

Note que el restador de 1 bit produce 2 salidas. Para hacer el restador de 4 bits es necesario poner en cascada 4 de estos restadores, de forma que el restador de 4 bits contiene 4 de los restadores de 1 bit. Además, para que cada operación se realice correctamente, el acarreo de salida de uno se convierte en el acarreo de entrada del otro.

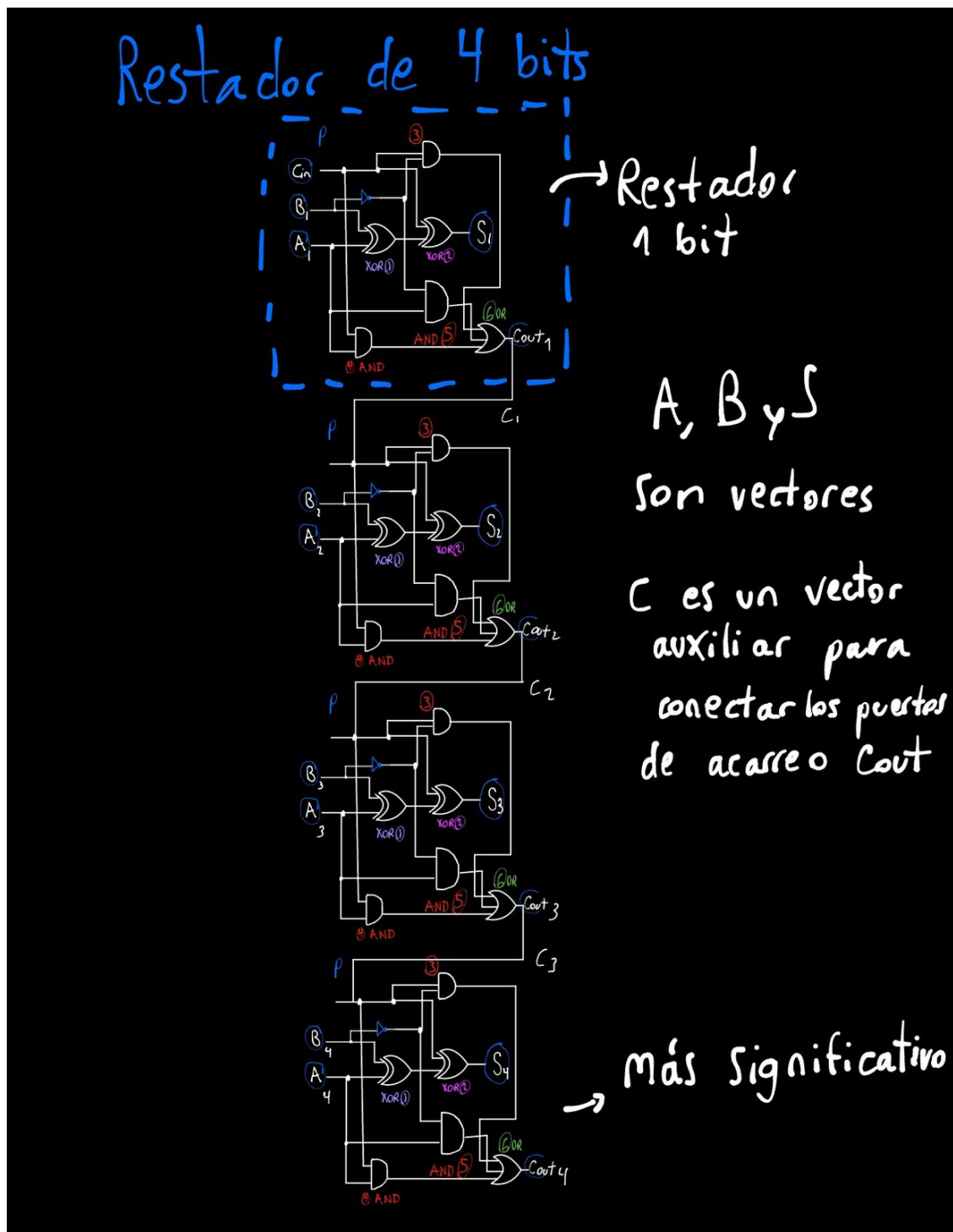


Figura 2: Esquemático de restador completo de 4 bit