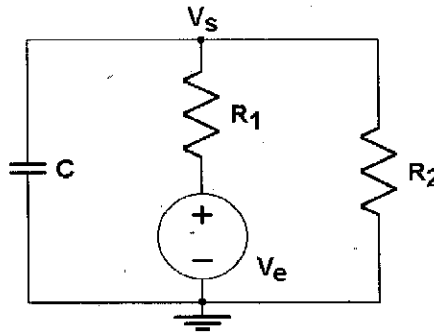


Apellidos.....Nombre.....

1) (2 puntos) En el circuito de corriente alterna la fuente  $V_e$  es una fuente de señal alterna de frecuencia variable. Suponiendo conocidos los valores nominales de los elementos del circuito:

- a) Determinar la ganancia de tensión  $V_s/V_e$  en función de la frecuencia, su módulo y su fase.  
 b) Hallar la frecuencia de corte y los límites de la ganancia en dB cuando la frecuencia tiende a cero y a infinito.  
 c) Obtener la expresión temporal de la corriente por la resistencia  $R_2$  cuando la señal de entrada es de la forma  $V_e(t) = V_p \sin(\omega_c t)$ , siendo  $\omega_c$  la frecuencia de corte anteriormente determinada.



$$a) \quad \frac{V_s}{R_2} + \frac{V_s - V_e}{R_1} + \frac{V_s}{Z_c} = 0; \quad V_s \left( \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{Z_c} \right) = \frac{V_e}{R_1}$$

$$A_v = \frac{V_s}{V_e} = \frac{1}{1 + \frac{R_1}{R_2} + \frac{R_1}{Z_c}}; \quad A_v(j\omega) = \frac{1}{\frac{R_1 + R_2}{R_2} + j\omega R_1 C}$$

$$|A_v| = \frac{1}{\sqrt{\left(\frac{R_1 + R_2}{R_2}\right)^2 + (\omega R_1 C)^2}}; \quad \varphi = -\arctg\left(\frac{\omega R_1 R_2 C}{R_1 + R_2}\right)$$

$$b) \quad \omega_c \Rightarrow |A_v| = \frac{|A_v|_{\max}}{\sqrt{2}} \Rightarrow (\omega R_1 C)^2 + \left(\frac{R_1 + R_2}{R_2}\right)^2 = 2 \left(\frac{R_1 + R_2}{R_2}\right)^2$$

$$\omega_c = \frac{R_1 + R_2}{R_1 R_2 C}$$

$$A_{dB} = 20 \log |A_v| = -20 \log \sqrt{\left(\frac{R_1 + R_2}{R_2}\right)^2 + (\omega R_1 C)^2}$$

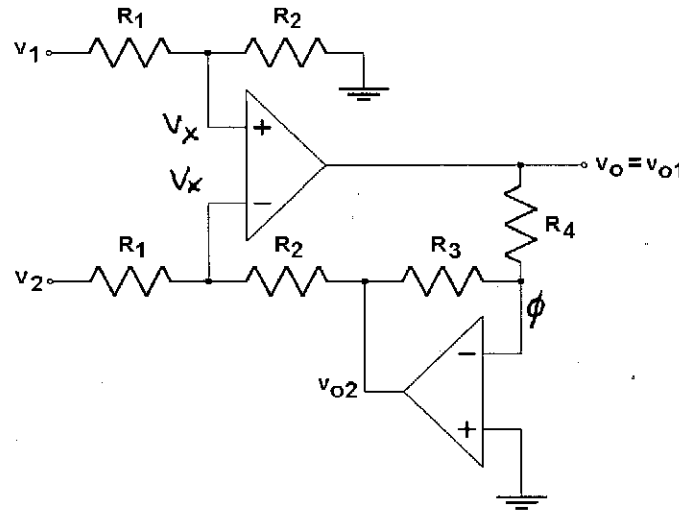
$$\lim_{\omega \rightarrow 0} A_{dB} = -20 \log \left(\frac{R_1 + R_2}{R_2}\right); \quad \lim_{\omega \rightarrow \infty} A_{dB} = -\infty$$

$$c) \quad i_{R_2} = \frac{V_s}{R_2} \underset{\omega = \omega_c}{=} \frac{V_p}{R_2} \frac{1}{\sqrt{2}} \frac{R_2}{R_1 + R_2} e^{-j\pi/4} = \frac{V_p}{\sqrt{2}(R_1 + R_2)} e^{-j\pi/4}; \quad i_{R_2}(t) = \frac{V_p \sin(\omega_c t - \pi/4)}{\sqrt{2}(R_1 + R_2)}$$

2) (2 puntos)

a) Obtener las tensiones a la salida de cada amplificador operacional.

b) Tomando  $R_1 = R_3 = 10\text{k}\Omega$ ,  $R_2 = R_4 = 100\text{k}\Omega$ , y alimentaciones simétricas de  $\pm 15\text{V}$ , determinar los valores entre los que debe variar  $(v_1 - v_2)$  para que ambos amplificadores se encuentren simultáneamente trabajando en la región lineal.



$$a) \quad \frac{v_1 - v_x}{R_1} = \frac{v_x}{R_2} ; \quad v_x = \frac{R_2}{R_1 + R_2} v_1$$

$$\frac{v_2 - v_x}{R_1} = \frac{v_x - v_{o2}}{R_2} ; \quad v_{o2} = \frac{1}{R_1} [(R_1 + R_2) v_x - R_2 v_2] = \frac{R_2}{R_1} (v_1 - v_2)$$

$$\frac{v_{o2}}{R_3} = -\frac{v_{o1}}{R_4} ; \quad v_{o1} = -\frac{R_4}{R_3} v_{o2} = -\frac{R_2 R_4}{R_1 R_3} (v_1 - v_2)$$

$$b) \quad v_{o2} = 10 (v_1 - v_2) ; \quad v_{o1} = -100 (v_1 - v_2) \Rightarrow |v_{o1}| > |v_{o2}|$$

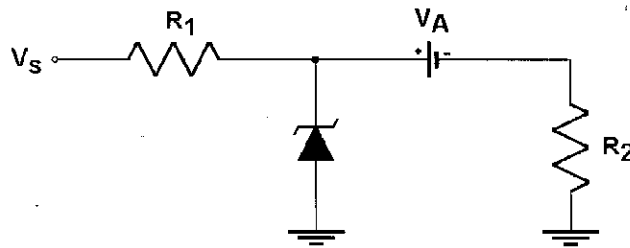
$$|v_{o1}| < 15\text{V} \Rightarrow |v_1 - v_2| < \frac{15\text{V}}{100} = 0,15\text{V}$$

$$-0,15\text{V} < v_1 - v_2 < 0,15\text{V}$$

3) (2 puntos) Considerando para el zéner los modelos de las tensiones umbrales ( $V_Y$ ,  $V_{Z1}$ ,  $R_d=0$ ,  $R_Z=0$ ):

a) Obtener las expresiones de la tensión  $V_S$  que producen cambios en el estado del diodo, e indicar los intervalos de  $V_S$  en que se da cada modo de funcionamiento del mismo.

b) Tomando  $R_1=4k\Omega$ ,  $R_2=1k\Omega$ ,  $V_A=3V$ ,  $V_Y=0.7V$  y  $V_Z=5V$ , obtener y representar gráficamente la corriente por la resistencia  $R_2$  en el intervalo de tensiones  $-20V < V_S < 20V$ .



a) Corte  $\leftrightarrow$  conducción directa:  $V_D = V_Y$ ,  $I_D = 0$

$$\frac{V_{S1} - (-V_Y)}{R_1} = \frac{-V_Y - V_A}{R_2} ; V_{S1} = -\frac{(R_1 + R_2)}{R_2} V_Y - \frac{V_A R_1}{R_2}$$

Corte  $\leftrightarrow$  conducción inversa:  $V_D = -V_Z$ ,  $I_D = 0$

$$\frac{V_{S2} - V_Z}{R_1} = \frac{V_Z - V_A}{R_2} ; V_{S2} = \frac{R_1 + R_2}{R_2} V_Z - \frac{V_A R_1}{R_2}$$

$V_S < V_{S1} \Rightarrow$  zéner en cond. directa

$V_{S1} < V_S < V_{S2} \Rightarrow$  zéner en corte

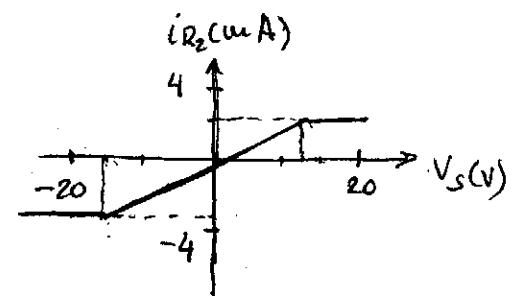
$V_{S2} < V_S \Rightarrow$  zéner en cond. inversa.

b)  $V_{S1} = -15.5V$  ;  $V_{S2} = 13V$

$V_S < -15.5V$  : (cond. directa del zéner) :  $i_{R_2} = \frac{-V_Y - V_A}{R_2} = -3.7 \mu A$

$-15.5 < V_S < 13V$  : (corte) :  $i_{R_2} = \frac{V_S - V_A}{R_1 + R_2} = \frac{V_S}{5k\Omega} - 0.6 \mu A$

$13V < V_S$  :  $i_{R_2} = \frac{V_Z - V_A}{R_2} = 2 \mu A$



Apellidos.....Nombre.....

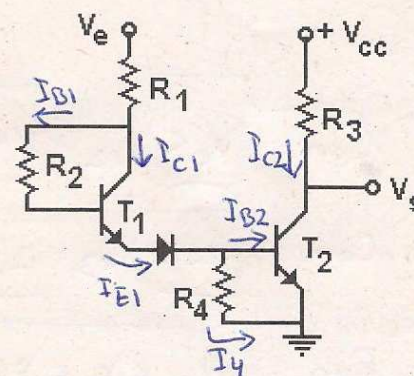
4) (2 puntos) En el circuito de la figura, similar a la puerta inversora DTL, ambos transistores son iguales, con una ganancia de corriente  $\beta$ , una tensión umbral de conducción para la unión base-emisor  $V_r$  y una tensión colector-emisor en saturación  $V_{SAT}$ . El diodo tiene una tensión umbral de conducción también igual a  $V_r$  y  $V_{CC}$  es una fuente de tensión continua.

a) Suponiendo que ambos transistores se encuentran en la región activa ¿cuál es la relación entre las tensiones de salida y entrada ( $V_s/V_e$ )?

b) ¿Para qué valor de la tensión de entrada?:

- 1) el transistor T1 pasa de corte a activa
- 2) el transistor T2 pasa de corte a activa
- 3) el transistor T2 pasa de activa a saturación

c) Suponiendo los siguientes valores de los componentes:  $R_1=R_2=R_4=10k\Omega$ ,  $R_3=2k\Omega$ ,  $(\beta+1) \approx \beta=100$ ,  $V_{CC}=5V$ ,  $V_r=0.6V$  y  $V_{SAT}=0.2V$ , dibujar aproximadamente la curva de tensión de salida frente a la de entrada para valores de ésta última comprendidos entre 0 y 5V.



a)

$$V_s = V_{cc} - R_3 I_{C2} = V_{cc} - R_3 \beta I_{B2}$$

$$I_{B2} = I_{E1} - I_4 = (\beta+1) I_{B1} - \frac{V_r}{R_4}$$

$$\textcircled{1} V_e - (I_{B1} + I_{C1}) R_1 - I_{B1} R_2 - 3V_r = 0$$

$$\left\{ \begin{aligned} V_s &= V_{cc} + \frac{\beta R_3 V_r}{R_4} - \frac{\beta(\beta+1) R_3}{(\beta+1) R_1 + R_2} (V_e - 3V_r) \end{aligned} \right.$$

b)

- 1) Para que T1 empiece a conducir ( $V_{BE1}=V_r$ ) el diodo también ha de conducir ( $V_D=V_r$ ), pero una pequeña corriente deriva por  $R_4$  dejando todavía  $V_{BE2} \approx 0 \rightarrow V_{E1} = 2V_r$

- 2) Cuando T2 empieza a conducir  $\left\{ \begin{aligned} V_{BE2} &= V_r \\ I_{C2} &= I_{B2} = 0 \end{aligned} \right. \left\{ \begin{aligned} I_{E1} &= I_4 = \frac{V_r}{R_4} = (\beta+1) I_{B1} \end{aligned} \right.$

Con este valor de  $I_{B1}$  sustituido en la ecuación  $\textcircled{1}$  anterior

$$V_{E2} = 3V_r + \frac{(\beta+1) R_1 + R_2}{(\beta+1) R_4} V_r$$

- 3) La expresión de  $V_s$  del apartado a) es válida, pero ahora tomamos el valor  $V_s = V_{SAT}$ , lo que da

$$V_{E3} = 3V_r + \left[ (V_{cc} - V_{SAT}) + \frac{\beta V_r R_3}{R_4} \right] \frac{(\beta+1) R_1 + R_2}{\beta(\beta+1) R_3}$$



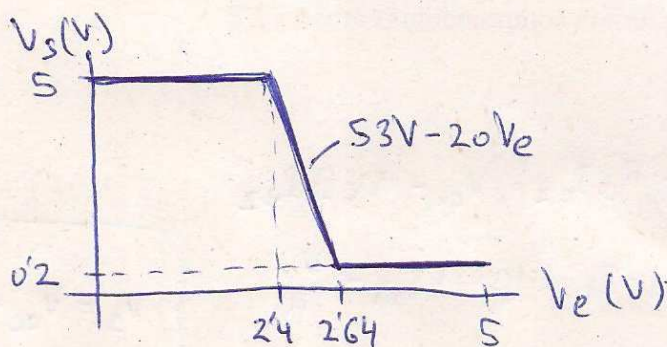
c)

Con los valores dados  $V_{e2} \approx 4V_T = 2'4V$   
 $V_{e3} \approx 2'64V$

Con  $V_e < V_{e2} = 2'4V \rightarrow T2 \text{ en corte} \rightarrow V_s = V_{cc} = 5V$

Con  $V_e > V_{e3} = 2'64V \rightarrow T2 \text{ en satur.} \rightarrow V_s = V_{SAT} = 0'2V$

Con  $V_{e2} < V_e < V_{e3}$ , ambos transistores en activa y la relación del apartado a) toma los valores  $V_s \approx 53V - 20V_e$





5) (4 puntos)

Un circuito que realiza la división de dos números de dos bits dispone de las entradas del dividendo ( $A_1A_0$ ) y del divisor ( $B_1B_0$ ), así como de la salida para la parte entera del cociente ( $C_1C_0$ ) y de otra salida adicional ( $D$ ), que normalmente está a cero y se activa a uno en el caso de división por cero (en este caso, además, el cociente aportado debe ser cero).

- Escribir las tablas de verdad de las variables de salida
- Escribir las correspondientes tablas de Karnaugh.
- Simplificar la expresión de las salidas mediante las tablas anteriores a partir tanto de su desarrollo por unos como por ceros.
- Expresar  $C_0$  como suma de productos completos.
- Implementar, sólo con puertas NAND e inversores el circuito que proporcione las salidas  $C_1$  y  $C_0$ .
- Implementar, mediante un decodificador de 2 a 4, y las puertas lógicas adicionales necesarias, la salida  $D$ .
- Implementar, mediante un multiplexor de 8 a 1, y las puertas lógicas adicionales necesarias, la salida  $C_0$  (conectar  $A_1A_0B_1$  a las entradas de selección del multiplexor).
- Escribir, para un multiplexor 4 a 1, la función lógica de salida en función de las entradas de selección y de las entradas de datos.

| $A_1A_0B_1$ | $A_1A_0$ | $B_1B_0$ | $C_1C_0$ | $D$ |
|-------------|----------|----------|----------|-----|
| 0           | 00       | 00       | 00       | 1   |
| 1           | 00       | 01       | 00       | 0   |
| 2           | 01       | 00       | 00       | 1   |
| 3           | 01       | 01       | 01       | 0   |
| 4           | 10       | 00       | 00       | 1   |
| 5           | 10       | 01       | 01       | 0   |
| 6           | 11       | 00       | 00       | 1   |
| 7           | 11       | 01       | 01       | 0   |

| $A_1A_0$ | $B_1B_0$ | 00 | 01 | 11 | 10 | $C_1$ |
|----------|----------|----|----|----|----|-------|
| 00       | 00       | 0  | 0  | 0  | 0  |       |
| 01       | 00       | 0  | 0  | 1  | 1  |       |
| 11       | 00       | 0  | 0  | 0  | 0  |       |
| 10       | 00       | 0  | 0  | 0  | 0  |       |

$$C_1 = A_1 \bar{B}_1 B_0 \quad [1's]$$

$$C_1 = A_1 \bar{B}_1 B_0 \quad [0's]$$

| $A_1A_0$ | $B_1B_0$ | 00 | 01 | 11 | 10 | $C_0$ |
|----------|----------|----|----|----|----|-------|
| 00       | 00       | 0  | 0  | 0  | 0  |       |
| 01       | 00       | 0  | 1  | 1  | 0  |       |
| 11       | 00       | 0  | 0  | 1  | 0  |       |
| 10       | 00       | 0  | 0  | 1  | 1  |       |

$$C_0 = A_0 \bar{B}_1 B_0 + A_1 \bar{B}_1 B_0 + A_1 A_0 B_0 \quad [1's]$$

$$C_0 = (B_1 + B_0)(A_1 + \bar{B}_1)(A_0 + \bar{B}_0) \quad [0's]$$

| $A_1A_0$ | $B_1B_0$ | 00 | 01 | 11 | 10 | $D$ |
|----------|----------|----|----|----|----|-----|
| 00       | 00       | 1  | 1  | 1  | 1  |     |
| 01       | 00       | 0  | 0  | 0  | 0  |     |
| 11       | 00       | 0  | 0  | 0  | 0  |     |
| 10       | 00       | 0  | 0  | 0  | 0  |     |

$$D = \bar{B}_1 \bar{B}_0 \quad [1's]$$

$$D = \bar{B}_1 \bar{B}_0 \quad [0's]$$

d) Cogiendo los minterms de la tabla de verdad de  $C_0$

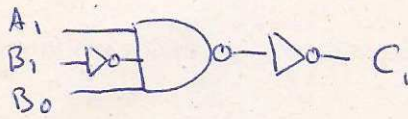
$$C_0 = m_5 + m_{10} + m_{13} + m_{14} + m_{15} =$$

$$= \bar{A}_1 A_0 \bar{B}_1 B_0 + A_1 \bar{A}_0 B_1 \bar{B}_0 + A_1 A_0 \bar{B}_1 B_0 + A_1 A_0 B_1 \bar{B}_0 + A_1 A_0 B_1 B_0$$

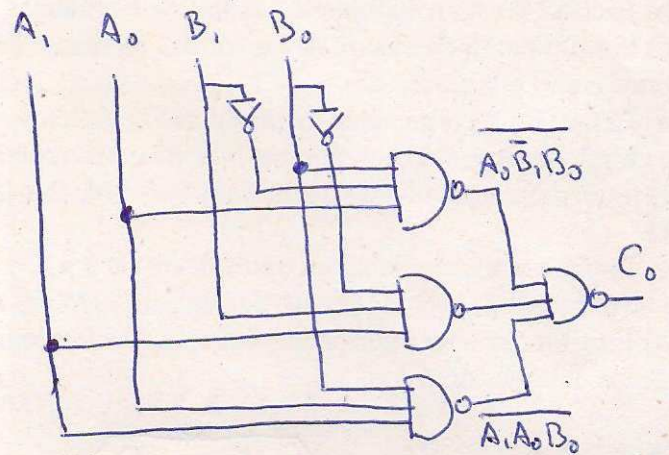


e)

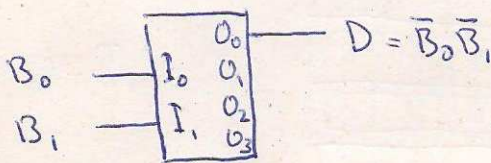
$$C_1 = \overline{A_1 \bar{B}_1 B_0}$$



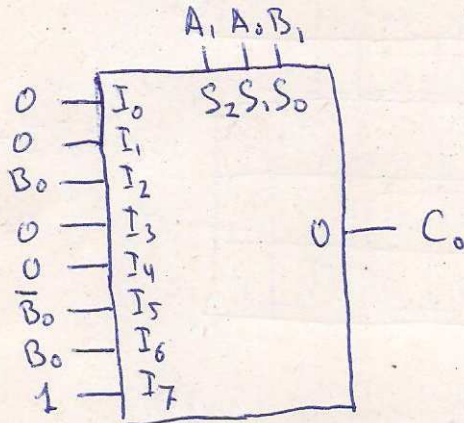
$$C_0 = \overline{(A_0 \bar{B}_1 B_0) \cdot (A_1 B_1 \bar{B}_0) \cdot (A_1 A_0 B_0)}$$



f)

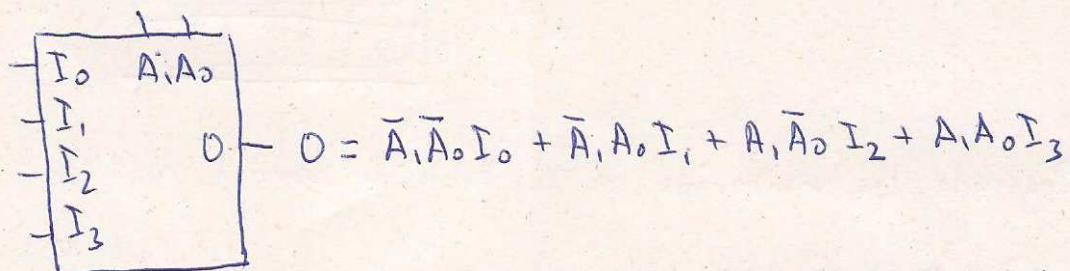


g)



Conectando  $A_1, A_0, B_1$  a las entradas de selección, para cada valor de entrada seleccionando la salida del multiplexor coincide con  $C_0$  si a cada entrada se conecta la variable mostrada (Ver columnas marcadas con g) en las tablas de verdad del apartado a)

h)



$$O = \bar{A}_1 \bar{A}_0 I_0 + \bar{A}_1 A_0 I_1 + A_1 \bar{A}_0 I_2 + A_1 A_0 I_3$$