

Lista de Exercício de Microprocessadores

Hardware:

1) Com base nos diagramas esquemáticos dos sistemas apresentados, responda as seguintes questões:

a) Explique com suas palavras o que ocorreria com o “Sistema Mínimo” se o terminal EA\ do 89C52 fosse conectado a GND em vez de Vcc.

b) Por que o terminal EA\ do 80C32 do “Sistema com ROM Externa” não pode ser conectado a Vcc? E se o 80C32 fosse substituído por um 89C52, seria possível conectar o terminal EA\ a Vcc? Por quê?

c) Para que o “Sistema com RAM Externa” funcione corretamente, em qual componente do sistema o programa a ser executado deverá estar gravado? Por quê?

d) Determine quantos bytes de memória de programa interna e externa o “Sistema com ROM e RAM Externas” possui. Determine também quantos bytes de memória de dados interna e externa este sistema possui.

e) Determine em que faixa de endereços estão localizados os periféricos representados pelos componentes U4, U5, U6 e U7 no “Sistema com I/O Mapeada em Memória”. Quais são os componentes que implementam entradas? E quais são os componentes que implementam saídas? Como seria possível ampliar o número de entradas e saídas mapeadas em memória?

f) Explique como fica o mapa de memória do “Sistema Completo” quando os jumpers de JP1 a JP7 são colocados nas posições C1-C3. E como fica o mapa de memória deste sistema quando os jumpers JP1, JP4, JP6 e JP7 são colocados nas posições C1-C2 (com os jumpers JP2, JP3 e JP5 nas posições C1-C3).

g) Esquematize uma forma de se mapear em memória um conversor A/D ADC0820 no “Sistema Completo”. Procure fazer uso ao máximo dos recursos já disponíveis (barramentos externos, decodificador de endereços, etc.). Explique em que faixa de endereços ocorreria o acesso a este conversor A/D.

2) Os seguintes componentes estão disponíveis para projetos de sistemas de hardware: microcontroladores 80C31, 80C32, 89C51 e 89C52; memórias EPROM 27C64, 27C128, 27C256 e 27C512; memórias RAM 6116, 6264 e 62256; e ainda toda a família HC de circuitos integrados TTL. Elabore os seguintes projetos teóricos de hardware, visando o uso da menor quantidade de componentes possível:

a) Projete o hardware de um sistema baseado no microcontrolador 80C32 com 8KB de memória de programa e 32KB de memória de dados.

b) O levantamento dos requisitos necessários para determinado sistema baseado na arquitetura MCS51 revelou a necessidade de pelo menos 6KB de memória de programa, pelo menos 200 bytes de memória de dados e pelo

menos 12 bits de E/S. Com base nessas informações, projete o hardware para tal sistema.

c) Deseja-se um sistema baseado no microcontrolador 89C51 que possua exatamente 2KB de memória de dados externa e pelo menos 6 bits de entrada e 8 bits de saída a mais que os bits disponíveis nos Ports de E/S. Projete o hardware de um sistema que atenda a esses requisitos, utilizando a técnica de I/O mapeada em memória para a implementação dos bits de I/O adicionais.

Programação:

1) Sabendo que a instrução `MOVC` envolve o acesso à memória de programa do microcontrolador 8051, explique o que ocorre com os barramentos externos durante a execução da instrução `MOVC A, @A+DPTR`. Leve em consideração os casos de acesso a endereços existentes na memória de programa interna e externa.

2) Sabendo que a instrução `MOVX` envolve o acesso à memória de dados externa do microcontrolador 8051, explique o que ocorre com os barramentos externos durante a execução das instruções `MOVX A, @DPTR` e `MOVX @DPTR, A`. Qual instrução realiza uma escrita e qual instrução realiza uma leitura na memória de dados externa?

3) Execute o programa dado a seguir no simulador Proteus e tire conclusões sobre o efeito de cada instrução executada. Para uma melhor noção do que ocorre, sugere-se que o programa seja executado passo a passo, visualizando-se as janelas “CPU Registers” e “IData Memory”.

```
INICIO: MOV SP, #20H
MOV DPTR, #1234H
MOV A, #56
MOV 01H, #02H
MOV R0, A
MOV @R1, A
PUSH DPH
PUSH DPL
PUSH ACC
PUSH PSW
MOV PSW, #00011000B
MOV A, #78
MOV R0, A
MOV @R1, A
POP DPL
POP DPH
POP PSW
POP ACC
LJMP INICIO
```

4) Implemente programas em Assembly da família MCS51 para realizar as tarefas a seguir. Sugere-se que os programas implementados sejam simulados no ambiente Proteus.

a) Defina o banco de registros 1, carregue o registro R0' com o valor 32H e o registro R1' com o valor E5H. Depois efetue a troca dos conteúdos de R0' e R1' utilizando apenas instruções `MOV`.

b) Refaça o programa anterior utilizando as instruções `POP` e `PUSH` para efetuar a troca dos conteúdos de R0' e R1'.

c) Carregue no acumulador o conteúdo do endereço 36H da memória de dados interna utilizando endereçamento direto. Depois carregue o endereço 7FH da memória de dados interna com o valor armazenado no acumulador utilizando endereçamento direto.

d) Refaça o programa anterior utilizando endereçamento indireto.

e) Leia o conteúdo do endereço 0000H da memória de programa no acumulador e depois carregue os endereços 2000H e 3000H da memória de dados externa com o valor armazenado no acumulador.

f) Implemente uma sub-rotina que receba um valor no registro R0 como entrada e retorne esse valor elevado ao quadrado nos registros R1 e R2 (R1 deverá conter o byte mais significativo e R2 o menos significativo).

g) Implemente uma sub-rotina que receba um valor no acumulador e retorne um valor no registro B, seguindo a correspondência dada na tabela a seguir:

A	10H	20H	30H	40H
B	98H	76H	54H	23H

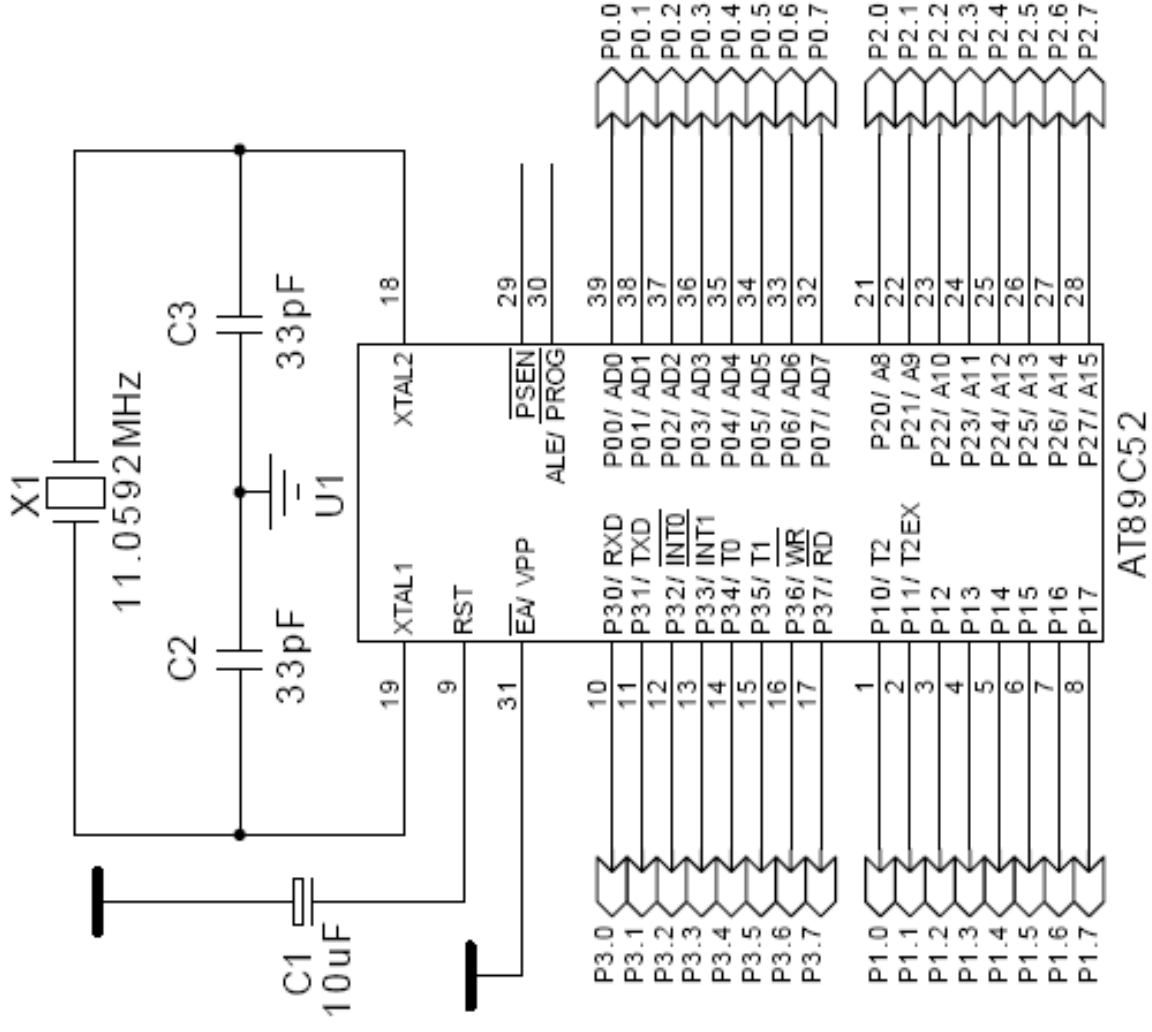
Exercícios Práticos

Elabore os seguintes programas em Assembly da família MCS51, verificando o seu funcionamento utilizando o simulador do Proteus e escolhendo um dos circuitos anexado necessário a aplicação:

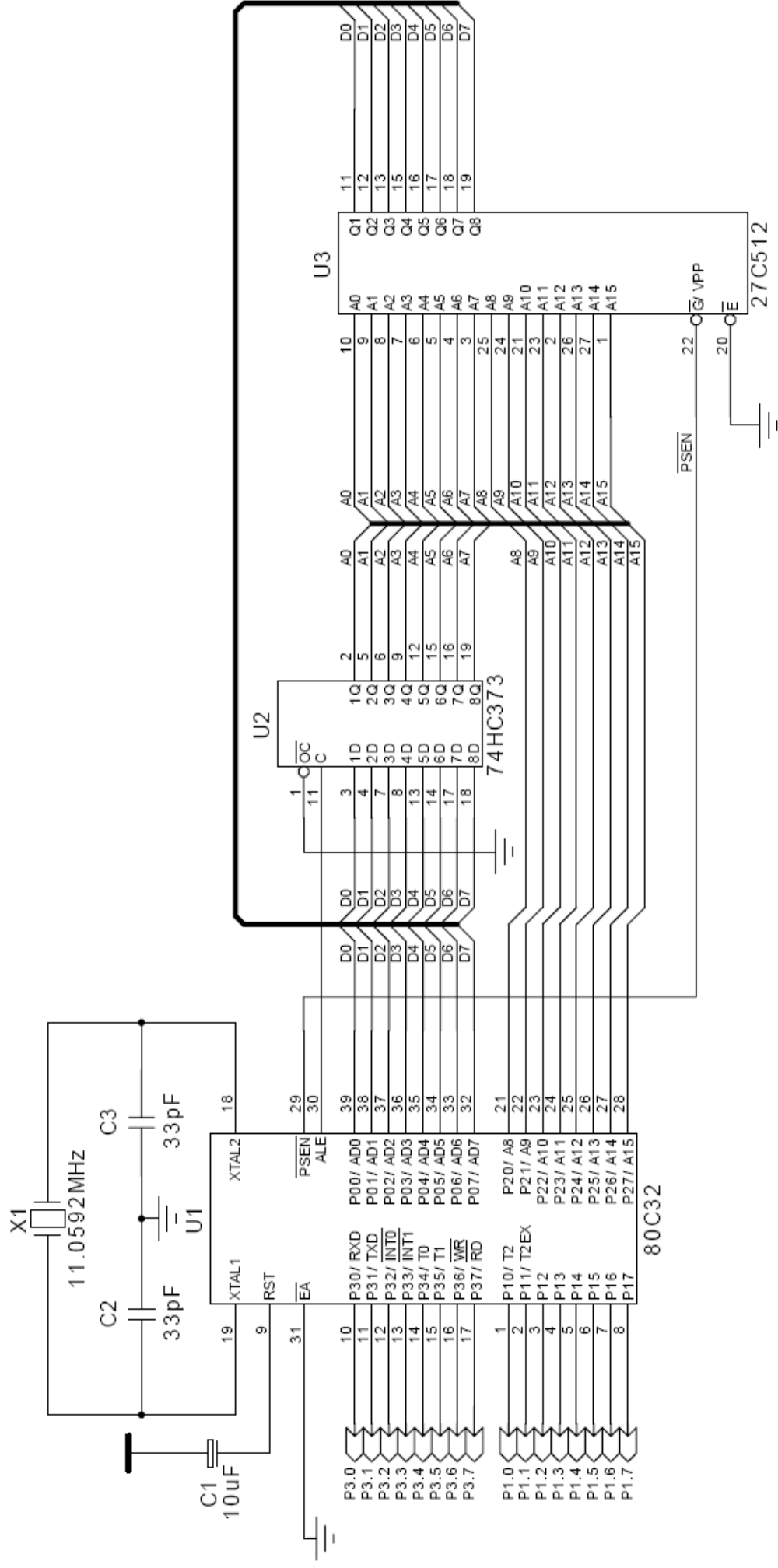
1) Preencha a faixa de 3000h a 3030h da memória de dados externa com a constante CDh.

2) Carregue 50 bytes a partir da posição 20h da memória de dados interna com valores crescentes de 05h a 20h.

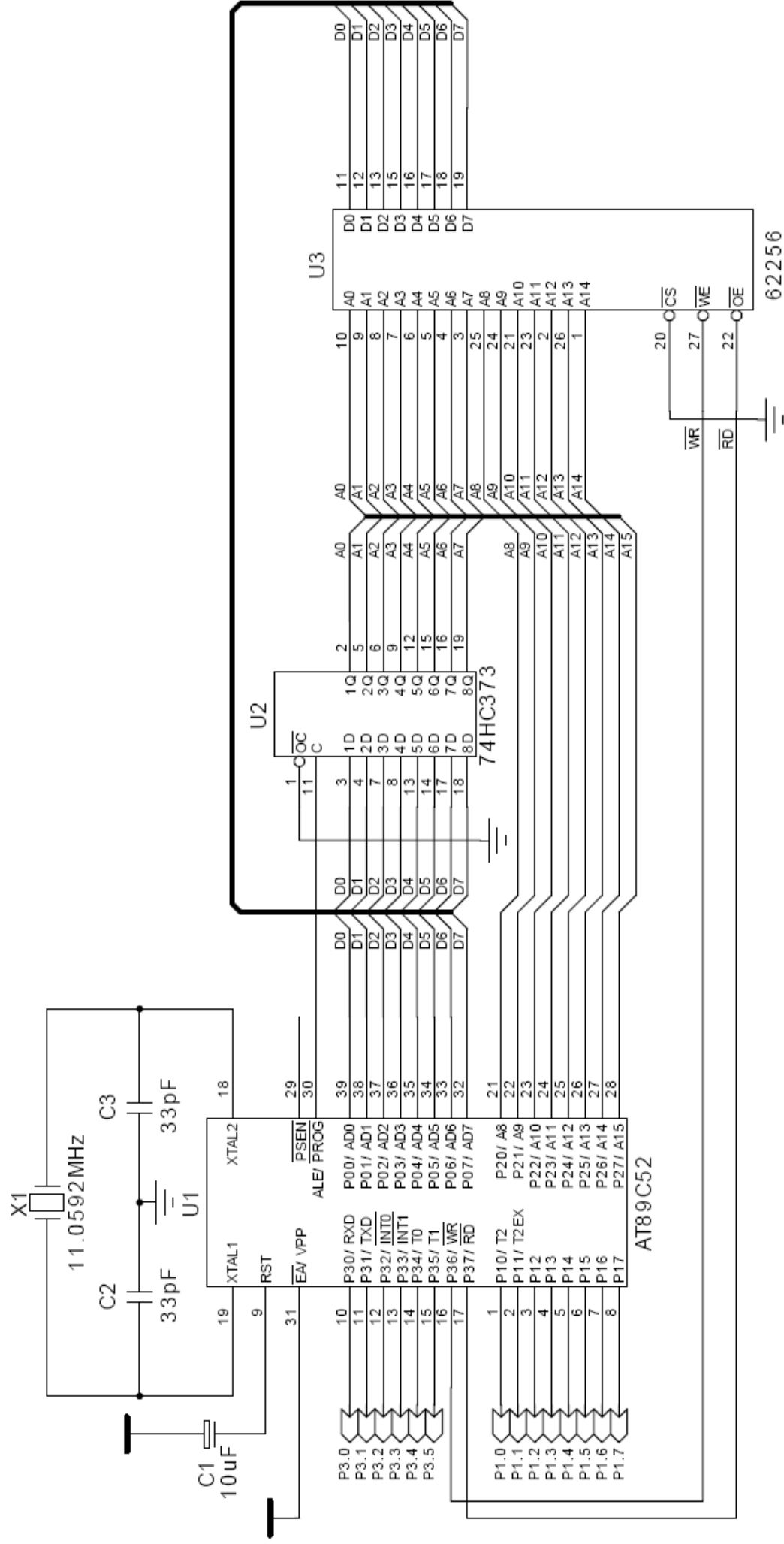
3) Copie os conteúdos das posições 40h a 5Fh da memória de dados interna para as posições 4000h a 401Fh da memória de dados externa.



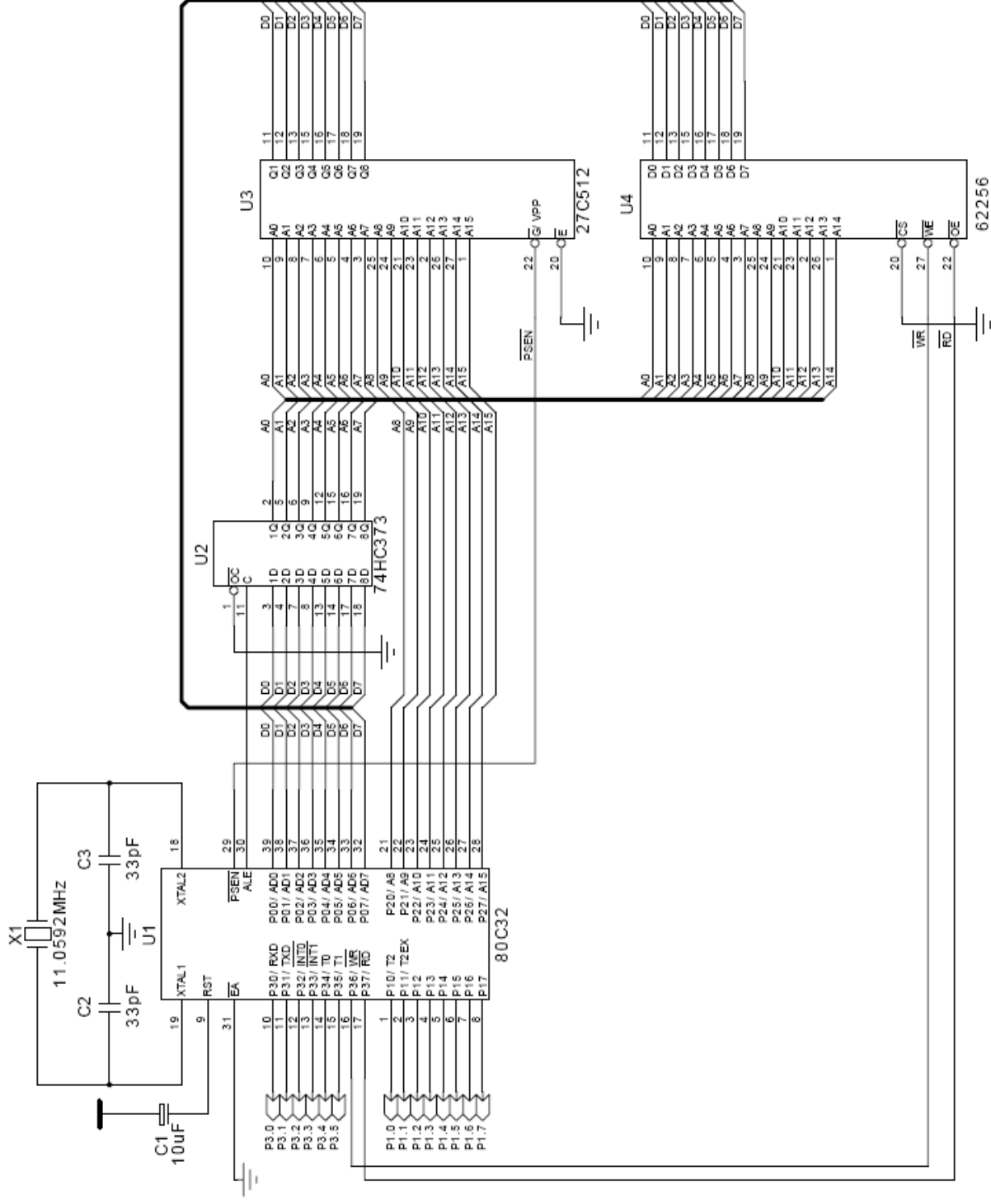
Sistema Mínimo



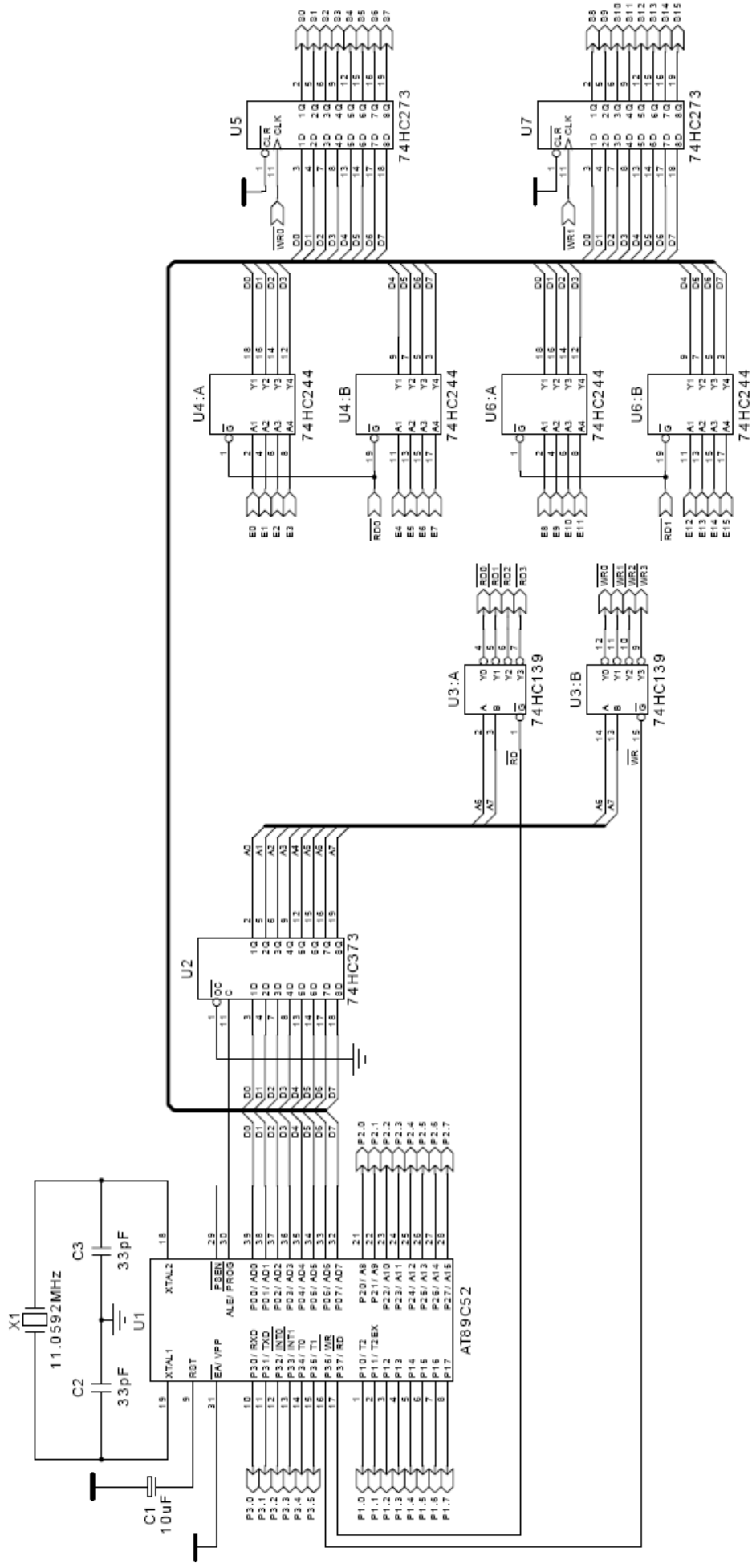
Sistema Mínimo com ROM Externa



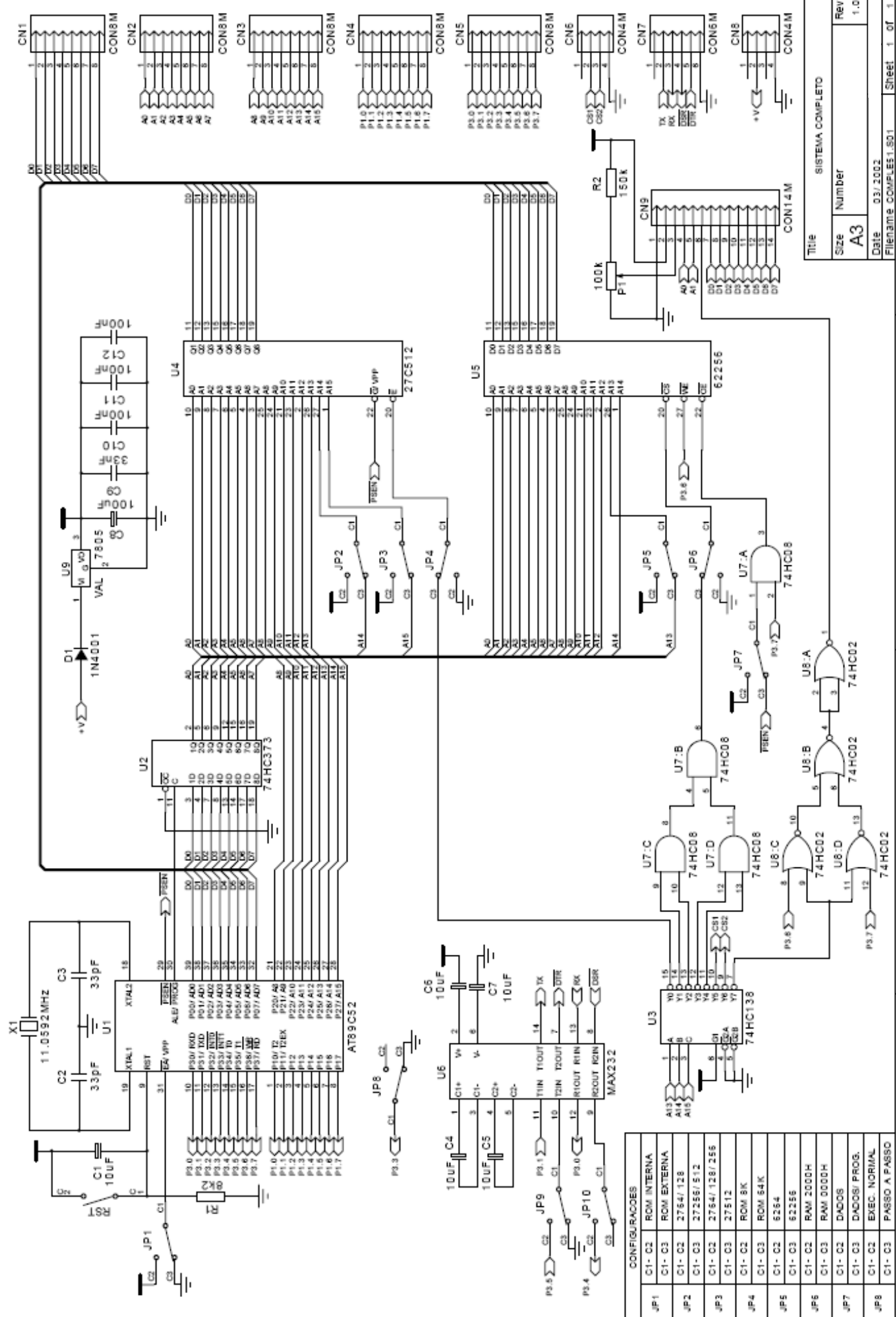
Sistema com RAM Externa



Sistema com ROM e RAM Externa



Sistema com I/O Mapeado em Memória



CONFIGURAZIONE		
JP1	C1- C2	ROM INTERNA
	C1- C3	ROM ESTERNA
JP2	C1- C2	2764/ 138
	C1- C3	27255/ 512
JP3	C1- C2	2764/ 138/ 256
	C1- C3	27512
JP4	C1- C2	ROM 8K
	C1- C3	ROM 64K
JP5	C1- C2	5254
	C1- C3	62255
JP6	C1- C2	RAM 2000H
	C1- C3	RAM 10000H
JP7	C1- C2	DAC08
	C1- C3	DAC08/ PROG.
JP8	C1- C2	EXEC. NORMAL
	C1- C3	PASSO A PASSO