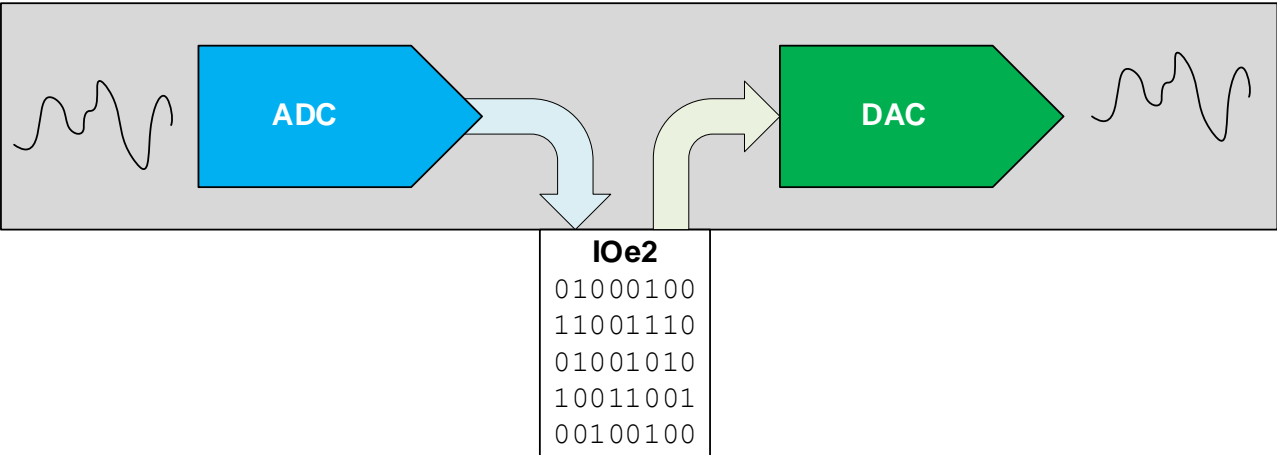

Aufgabenstellung IPA 2024 IOe2 Analog Expansion



Dokumenteninformation

Datum	Beschreibung	Autor
2024-01-22	Dokument erstellt	sd

Dieses Dokument ist abgelegt unter:
H:\Ez\Abt\Lehrling\Elektroniker\Projekte\IOe2_AnalogExpansion

Inhaltsverzeichnis

AUFGABENSTELLUNG IPA 2024 IOE2 ANALOG EXPANSION	1
1 AUSGANGSLAGE UND ZIELE.....	3
1.1 EINLEITUNG	3
1.1.1 <i>Maschinen mit EtherCAT</i>	3
1.1.2 <i>EtherCATKomponente für Inputs und Outputs</i>	3
1.1.3 <i>Analoge Inputs und Outputs</i>	3
1.1.4 <i>Blockschaltbild</i>	3
2 ANFORDERUNGEN	4
2.1 FORMFAKTOR.....	4
2.2 EXPANSIONSTECKER.....	4
2.2.1 <i>Definition ExpansionStecker</i>	5
2.2.2 <i>Position ExpansionStecker</i>	6
2.3 ANALOGER STECKERANSCHLUSS	6
2.3.1 <i>Definition AnalogStecker</i>	6
2.3.2 <i>Position AnalogStecker</i>	6
2.4 SPEISUNG:	6
2.5 ANALOGE EINGÄNGE	6
2.6 ANALOGE AUSGÄNGE	7
2.7 ANALOGE REFERENZSPANNUNG	7
3 TERMINPLAN.....	7
5 PROJEKTAUFTRAG FÜR LUCA ISEPPONI	8
5.1 WISSENSLÜCKEN FÜLLEN.....	8
5.2 KONZEPTION	8
5.3 UMSETZUNG.....	8
5.4 INBETRIEBNAHME	9
5.5 DOKUMENTATION	9
5.6 ZIEL	9
5.7 RAHMENBEDINGUNGEN	9
6 ORGANISATORISCHES	9
6.1 KONTAKT- UND BETREUUNGSPERSONEN KOMAX AG	9
6.2 WEITERFÜHRENDE LITARATUR	9

1 Ausgangslage und Ziele

1.1 Einleitung

1.1.1 Maschinen mit EtherCAT

Die Firma Komax vernetzt auf der der Feldebene wie Motoreantriebe, Ein- und Ausgänge, Module usw. über Echtzeit Ethernet den EtherCAT (Ethernet for Control Automation Technology) Bus. Dieser EtherCAT-Bus garantiert die Rechtzeitigkeit der verschickten Meldungen.

1.1.2 EtherCATKomponente für Inputs und Outputs

Die EtherCATKomponenten welche Komax selber entwickelt hatte und einsetzt sind in die Jahre gekommen. Die IOSteuerungskomponente IOe2 ersetzen wir mit IOe2 welche auch IO-Link unterstützt und über einen Stecker erweiterbar ist.

1.1.3 Analoge Inputs und Outputs

An dem oben erwähnten Erweiterungsstecker sollen auch analoge Werte eingelesen und ausgegeben werden können. Der Prozessor STM32H7xx auf dem IOe2 wandelt von Analog zu Digital und Digital zu Analog.

1.1.4 Blockschaltbild

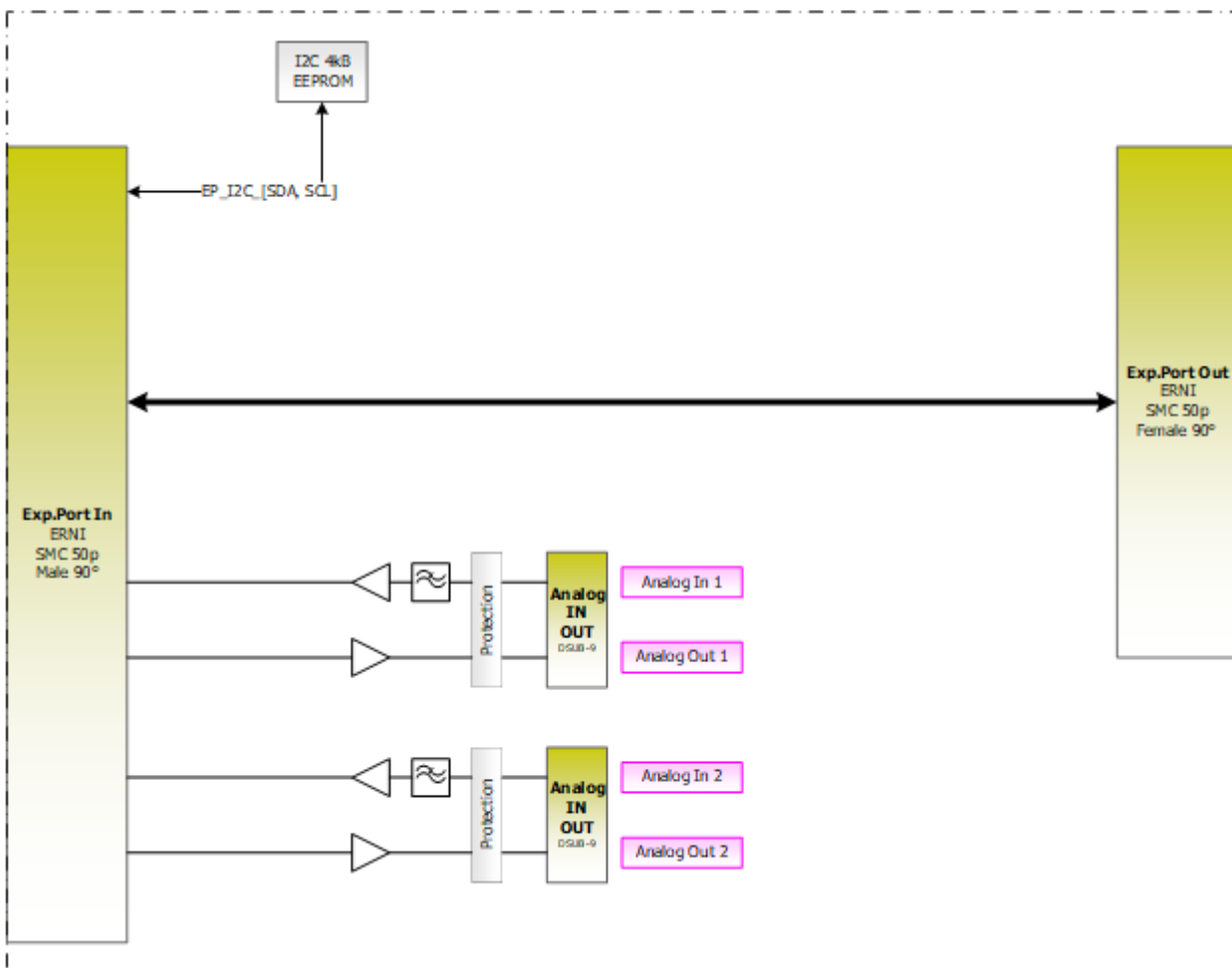


Abbildung 1 Blockschaltbild Analog Expansion

2 Anforderungen

2.1 Formfaktor

Das analoge Expansion Board soll an das zukünftige IOe2 angekoppelt werden können. Der Print wird auf dem gleichen Profilgehäuse von Lütze wie der IOe2 verwendet eingeschoben und festgeschraubt.

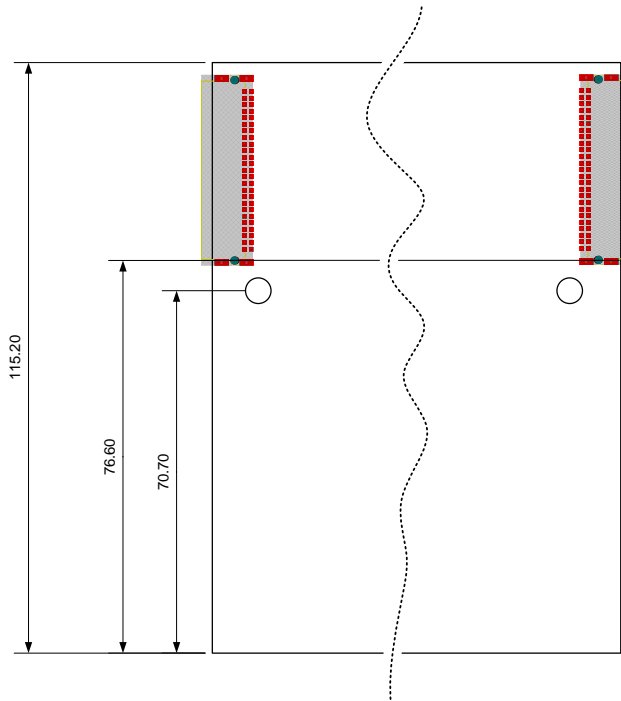


Abbildung 2 Vermassung Board Analog Expansion

2.2 ExpansionStecker

Es wird das System SMC von TE Erni eingesetzt. Damit nach dem Analog Expansion Board noch ein weiteres Board erweitert werden kann, ist auch wieder ein Expansion Ausgang- Stecker zu platzieren.

- Expansion Ausgang: Erni SMC Buchse female
- Expansion Eingang: Erni SMC Stecker male

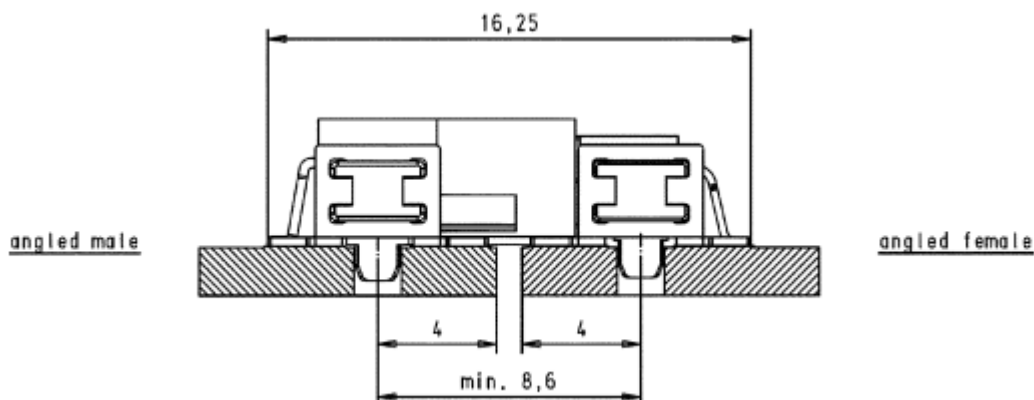


Abbildung 3 Expansion Stecker mit koplanarer Kopplung

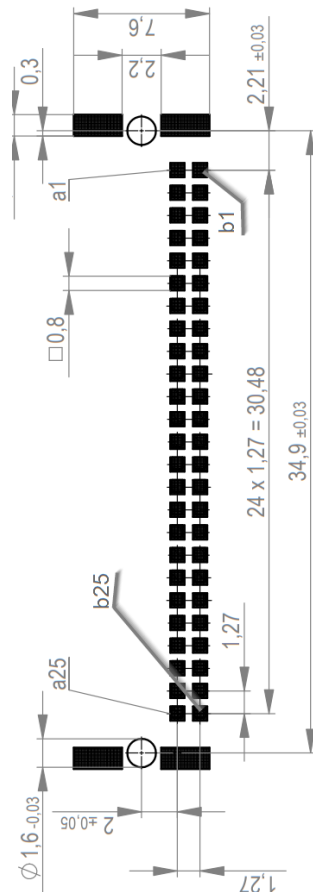
2.2.1 Definition ExpansionStecker

Stecker: TE Erni SMC 50 Pol oder einer der Kopien

Stiftleiste – Buchsenleiste Expansion Eingang

Steckerbezeichnung	P-Link	X17 ↔ X13
Pin Nummer	Funktion IOe2	← / → Expansion
a1	GND	GND
a2	GND	GND
a3	VCC5V	VCC5V
a4		
a5		
a6		
a7		
a8		
a9		
a10		
a11		
a12		
a13		
a14		
a15		
a16		
a17		
a18		
a19		
a20		
a21		
a22		
a23		
a24		
a25		
b1		
b2		
b3		
b4		
b5		
b6		
b7		
b8		
b9		
b10		
b11		
b12		
b13		
b14		
b15		
b16		
b17		
b18		
b19		
b20		
b21		
b22		
b23		
b24		
b25		

The drawing shows a side view of the P-Link connector. It features a central row of 25 pins, labeled a1 through a25 on the left and b1 through b25 on the right. The pins are arranged in a grid with a pitch of 1.27 mm. Key dimensions include a total width of 7.6 mm, a pin pitch of 2.2 mm, and a total height of 34.9 ± 0.03 mm. The drawing also shows a 0.3 mm gap between the top and bottom rows of pins, a 0.8 mm gap between the left and right rows of pins, and a 1.6 ± 0.03 mm diameter hole for the P-Link. The pins are labeled with their respective functions: a1-a25 and b1-b25.



Stecker Typ	Erni	System	SMC	oder	Harting	mit	System	Harflex,
	SMD	Messerleiste	50pol, gerade,	3.25 mm	Steckhöhe			
Artikel Nr. (Stiftleiste)	TE Erni	154765-E						
	Harting	15150502601000						
	Phoenix Contact	1377303						
	Greenconn	GBED204-2579B001C1AD						
	Harwin Inc.	M55-7105042R						
	Ept							
Artikel Nr. (Buchsenleiste)	TE Erni	154742-E						
	Harting							
	Phoenix Contact	1337018						
	Greenconn	CBED202-2579B001C1AD						
	Harwin Inc.	M55-6105042R						
	Ept							



Tabelle 1 Steckerbelegung Expansion

2.2.2 Position ExpansionStecker

Siehe Zeichnung Formfaktor

Abbildung 2 Vermassung Board Analog Expansion

2.3 Analoger Steckeranschluss

2.3.1 Definition AnalogStecker

Interface Analog: D-SUB – Stecker 9p

2.3.2 Position AnalogStecker

Siehe Zeichnung Formfaktor

Abbildung 2 Vermassung Board Analog Expansion

2.4 Speisung:

Interface Expansion: 5V

2.5 Analoge Eingänge

- 2 analoge Eingänge
- Spannung 0..+/- 10 V, Single Ended / Differentiell
- Verzicht auf Stromeingang
- Schirm-Anschluss über das Gehäuse des Steckers,
- Auflösung 12 Bit, Genauigkeit 0.5 % @25 °C (Prozessor)
- Eingangswiderstand 100 ~150 kΩ
- 250 µs Abtastung über alle Kanäle AI0..1
- Keine galvanische Trennung

2.6 Analoge Ausgänge

Analog Ausgang: 1 x 0..10V,

- 2 analoge Ausgänge
- Spannung 0..+10 V,
- Schirm-Anschluss über Gehäuse des Steckers
- Auflösung 12 Bit, Genauigkeit 0.5 % @25 °C
- I_{max} 25 mA, alle Ausgänge kurzschlussfest und überlastsicher
- Zykluszeit 1 ms über alle Ausgänge
- Keine galvanische Trennung

2.7 Analoge Referenzspannung

7.3.22 Voltage reference buffer characteristics

3 Terminplan

Original Ablage unter:

[\\ch10va10\v003\data\Ez\Abt\Projekte\Prints\IoT TowerLight\Projektverwaltung\Terminplan\IPA2019_HW-SW.txt](#)

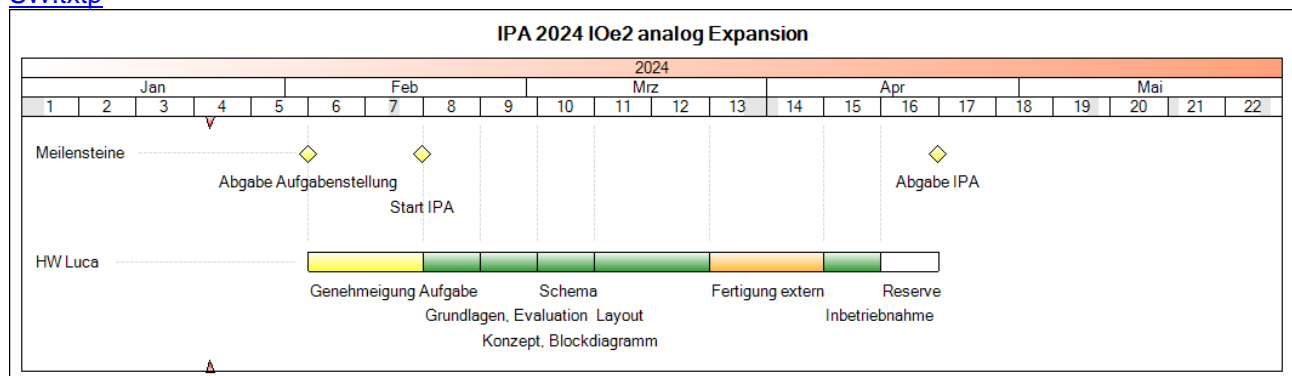


Abbildung 4 Terminplan IPA Analog Expansion

5 Projektauftrag für Luca Isepponi

Im Rahmen der IPA 2024 von Luca Isepponi sollen folgende Aufträge bearbeitet und Ziele erreicht werden:

5.1 Wissenslücken füllen

- Projektauftrag verstanden?
 - Sind alle Details klar?
 - Welche Dinge müssen noch definiert werden?
- Grundlagen Analog-Digital-Converter
 - Welche Grundprinzipien gibt es bei der Diskretisierung von analogen zu digitalen Werten?
 - Vor und Nachteile?
 - Shannon Theorem – Anti Aliasing Filter
 - Wie arbeitet der ADC des STM32H743?
7.3.20 16-bit ADC characteristics
- Grundlagen Digital- Analog -Converter
 - Welche Grundprinzipien gibt es bei der Diskretisierung von analogen zu digitalen Werten?
 - Vor und Nachteile?
 - Wie arbeitet der DAC des STM32H743?
7.3.21 DAC characteristics
- Grundlagen Leistungsmerkmale digitaler Signalverarbeitung kennen
 - Bandbreite
 - Auflösung
 - Fehlerarten kennen
- Grundlagen Filter
 - Grenzfrequenz
 - Filter ersten und zweiten Grades
 - Passive und aktive Filter

5.2 Konzeption

- Erstellung Blockdiagramm
- Erarbeitung von Lösungsvarianten analoger Eingang
 - Auslegung Eingangsbeschaltung analoger Eingang +/- 10V, passend zum Prozessor ADC
 - Festlegung und Berechnung Filter für Bandbreitenbegrenzung
 - Lösungen bewerten und Entscheidung welche zum Einsatz kommt.
- Erarbeitung von Lösungsvarianten analoger Ausgang
 - Auslegung Ausgangsschaltung Prozessor DAC zu analogem Ausgang 0...+10V
 - Lösungen bewerten und Entscheidung welche zum Einsatz kommt.
- Festlegung der Komponenten
 - Verstärkerschaltung
 - Schutzbeschaltung
 - Stecker

5.3 Umsetzung

- Detaillierung Blockdiagramm
- Bauteile erfassen
- Schema zeichnen
 - Jedes Netz besitzt einen Testpunkt für automatische Tests
- Platzierungsvorschlag
- Layout
- Layoutreview
- Produktionsdaten aufbereiten
- Produktion mit Produktionsbegleitung Anzahl Stück:
Maximal 5 Stück, Ziel IPA 1 Funktionsmuster

5.4 Inbetriebnahme

- Vorgehensweise und Checkliste Inbetriebnahme erstellen
- Stufenweise Inbetriebnahme durchführen

5.5 Dokumentation

- Technisches Handbuch erstellen (→ Pflichtenheft erweitern)
- Produktionsrelevante Dokumente gemäss Entwicklungsrichtlinien Fachbereich Elektronik
- Projekt-Ablage der Entwicklungsdokumente unter
\\ch10va10\v003\data\Ez\Abt\Projekte\Prints\IoTTowerLight
- Arbeitsjournal (Tagebuch) gemäss IPA Anforderungen

5.6 Ziel

- Entwicklung einer analogen Erweiterung für das zukünftige IOe2-Board
 - Leiterplatte passend zum IOe2 mit Lüzte Profil

5.7 Rahmenbedingungen

- Entwicklungsumgebung mit Altium
- Prioritäten
 1. Analoge Eingänge
 2. Analoge Ausgänge
 3. Schema
 4. Layout
 5. Bestückung
 6. Erstellung Produktionsdaten
 7. Inbetriebnahme
- Optional: Layout eines Adapters für ein Nucleo STM32H73x (sofern lieferbar) zum Testen mit SW

6 Organisatorisches

6.1 Kontakt- und Betreuungspersonen Komax AG

Daniel Signer
Komax AG
Abteilung EZ
Industriestrasse 6
6036 Dierikon

Tel: 041 455 0 464
e-Mail: daniel.signer@komaxgroup.com

6.2 Weiterführende Literatur

- ST: [Datenblatt MCU STM32H743](#)
- ST: [STM32 ADC Tutorial](#)
- Analog Device: [Protecting ADC Inputs](#)
- TI: [ADC Input Protection](#)
- TI: [Surge, EFT, and ESD Protection Reference Design for PLC Analog Inputs \(Rev. A\)](#)
- TI: [Output Power Port Protection in PLC Systems](#)
- Analog Device: [Protection: How Much is Enough for An Analog Output? - Application Note - Maxim](#)