

FUNDAMENTOS DE COMPUTADORES 18-19

Comenzado el sábado, 15 de diciembre de 2018, 09:58

Estado Finalizado

Finalizado en sábado, 15 de diciembre de 2018, 10:27

Tiempo empleado 29 minutos 27 segundos

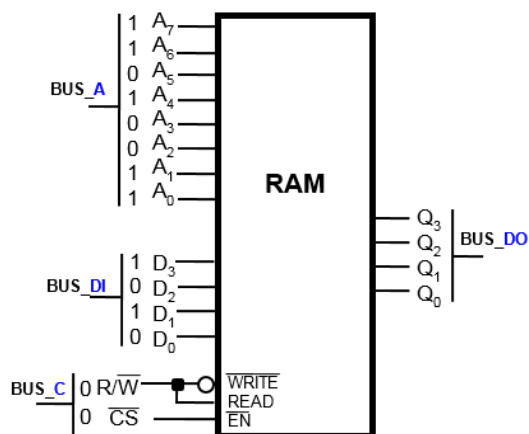
Calificación 7,7 de 10,0 (77%)

Pregunta 1

Correcta

Puntúa 1,0 sobre 1,0

En la figura adjunta se muestra el esquema de una memoria en donde se indican los buses de Dirección (Bus_A), de Control (Bus_C) y de Datos, este último desdoblado en Datos de entrada (Bus_DI) y Datos de salida (Bus_DO). Con la información facilitada ¿Cuál de las siguientes afirmaciones es la correcta?



Seleccione una:

- ☐ a. No ocurrirá nada porque el chip no está habilitado.
- ☐ b. El número 5 se escribirá en la posición de memoria 203.
- ☐ c. Al ser una operación de lectura, el Bus_DO a la salida de la memoria señalará el valor almacenado en la posición 211.
- ☒ d. El número 10 se escribirá en la posición de memoria 211. ✓

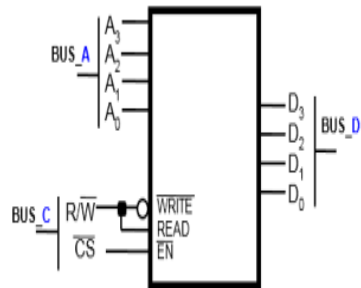
Respuesta correcta

Pregunta 2

Correcta

Puntúa 1,0 sobre 1,0

En la figura adjunta se muestra el esquema de una memoria en donde se indican los buses de dirección (Bus_ **A**), datos (Bus_ **D**) y control (Bus_ **C**). En un determinado momento los valores de dos de los buses son: Bus_ **A** = 0x8 y Bus_ **C** = 1 0. Se facilita una tabla con los datos que contiene la memoria. Con la información obtenida de la figura se pide el valor del Bus_ **D**.



A ₃ A ₂ A ₁ A ₀	Dato	A ₃ A ₂ A ₁ A ₀	Dato	A ₃ A ₂ A ₁ A ₀	Dato	A ₃ A ₂ A ₁ A ₀	Dato
0 0 0 0	0000	0 1 0 0	1111	1 0 0 0	1001	1 1 0 0	1001
0 0 0 1	1000	0 1 0 1	1010	1 0 0 1	1000	1 1 0 1	1110
0 0 1 0	0110	0 1 1 0	0010	1 0 1 0	1101	1 1 1 0	0001
0 0 1 1	0011	0 1 1 1	1100	1 0 1 1	0111	1 1 1 1	1011

Nota: Indicar con un único dígito en hexadecimal (4 bits), el valor del dato (Bus_ **D**) correspondiente.

Respuesta: 9



Pregunta 3

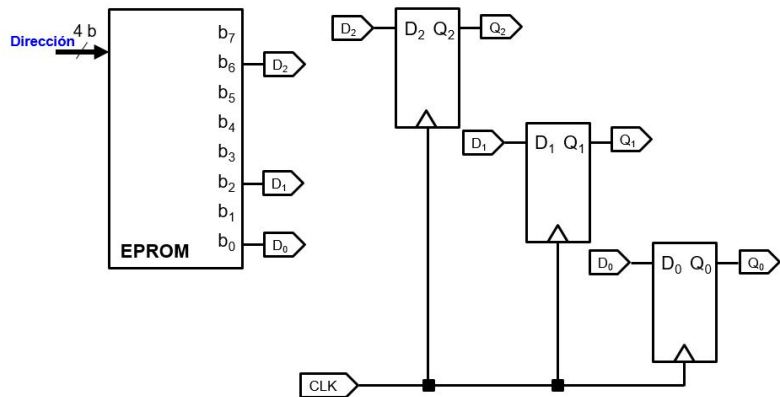
Incorrecta

Puntúa 0,0 sobre 1,0

Se diseña una FSM como detector de una determinada secuencia de 4 bits que llega al sistema por la entrada única X. La FSM está compuesta de cinco estados y se muestra la tabla de la transición entre estados. Se quiere implementar dicha FSM utilizando una memoria PROM como la indicada en el esquema adjunto. Se pide a la vista del esquema facilitado señalar, en hexadecimal, la palabra de 8 bits escrita en la posición de memoria 6₁₀. Utilizar '0' cuando se desconozca el valor pedido. **Nota:** Dirección= Q₂Q₁Q₀X

Estado Anterior (n)				Estado Siguiente (n+1)		
Q ₂	Q ₁	Q ₀	X	Q ₂	Q ₁	Q ₀
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	1
0	0	1	1	0	0	1
0	1	1	0	1	1	0
0	1	1	1	0	0	1
1	0	0	0	1	1	1
1	0	0	1	0	1	1
1	1	0	0	1	0	0
1	1	0	1	0	0	1
1	1	1	0	0	0	0
1	1	1	1	1	0	1

X



Nota. Se piden dos dígitos hexadecimales, por ejemplo si se quiere escribir la palabra de 8 bits “10100110”, escriba A6.

Respuesta: 0



Pregunta 4

Incorrecta

Puntúa -0,3
sobre 1,0

¿En inglés, cuál es el significado de las siglas RAM y cuál es su función principal?

Seleccione una:

- ☒ a. **Random Access Memory**....es una memoria que se utiliza para el almacenamiento temporal de datos en espacios cortos de tiempo. ✗
- ☐ b. **Resettable Automatic Memory**....es la memoria que una vez usada en una operación de lectura o escritura, se resetea (limpia) de forma automática sin intervención del operador.
- ☐ c. **Readily Available Memory**....es el primer nivel de memoria que utiliza un computador en todas sus operaciones.
- ☐ d. **Random Access Memory**....es una memoria a la que se puede acceder por cualquier sub-sistema de un computador en cualquier momento.

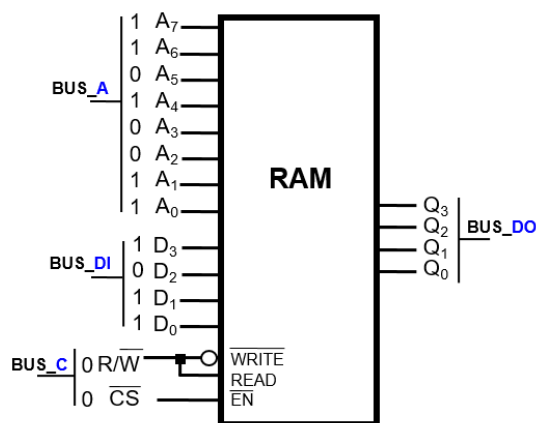
Respuesta incorrecta.

Pregunta 5

Correcta

Puntúa 1,0 sobre
1,0

En la figura adjunta se muestra el esquema de una memoria en donde se indican los buses de Dirección (Bus_A), de Control (Bus_C) y de Datos, este último desdoblado en Datos de entrada (Bus_DI) y Datos de salida (Bus_DO). Con la información facilitada ¿Cuál de las siguientes afirmaciones es la correcta?



Seleccione una:

- ☐ a. Al ser una operación de lectura, el Bus_DO a la salida de la memoria señalará el valor almacenado en la posición 134.
- ☐ b. No ocurrirá nada porque el chip no está habilitado para escritura.
- ☒ c. El número 11 se escribirá en la posición de memoria 134. ✓
- ☐ d. El número 5 se escribirá en la posición de memoria 200.

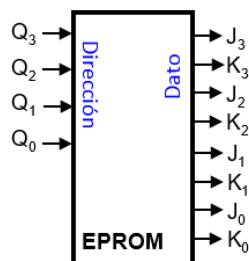
Respuesta correcta

Pregunta 6

Correcta

Puntúa 1,0 sobre 1,0

Se implementa una FSM utilizando una memoria EPROM de 16 palabras de 8 bits y con 4 flip-flops tipo JK no incluidos en la figura. El contenido de la memoria se muestra en la tabla adjunta.



Dirección	Dato	Dirección	Dato	Dirección	Dato	Dirección	Dato
0 0 0 0	11000011	0 1 0 0	11000011	1 0 0 0	01100110	1 1 0 0	10100110
0 0 0 1	10001010	0 1 0 1	10010110	1 0 0 1	11100010	1 1 0 1	01111001
0 0 1 0	10011001	0 1 1 0	11001010	1 0 1 0	00110111	1 1 1 0	10000110
0 0 1 1	11001100	0 1 1 1	11000101	1 0 1 1	11011100	1 1 1 1	10111101

Si el sistema se encuentra en el estado $Q_3Q_2Q_1Q_0 = 1010$, indique con la información facilitada el valor del estado siguiente

Nota: Responda a la pregunta escribiendo un código de cuatro dígitos binarios sin espacio entre ellos.

Respuesta:

**Pregunta 7**

Correcta

Puntúa 1,0 sobre 1,0

¿En una DRAM, cuál es el estado de la señal de control R/\overline{W} durante una operación de lectura?

Seleccione una:

- ☒ a. Alto ✓
- ☐ b. Depende si la memoria es SRAM o DRAM.
- ☐ c. Bajo
- ☐ d. Alta impedancia

Respuesta correcta

Pregunta 8

Correcta

Puntúa 1,0 sobre 1,0

¿Para qué se utilizan los ciclos de refresco en una memoria RAM dinámica (DRAM)?

Seleccione una:

- ☐ a. Para actualizar los flip-flops utilizados para almacenar los datos.
- ☒ b. Para mantener de forma cíclica la carga almacenada en el condensador que guarda el dato. ✓
- ☐ c. Para limpiar (resetear) los flip-flops utilizados para almacenar los datos.
- ☐ d. Las memorias DRAM no necesitan ciclos de refresco.

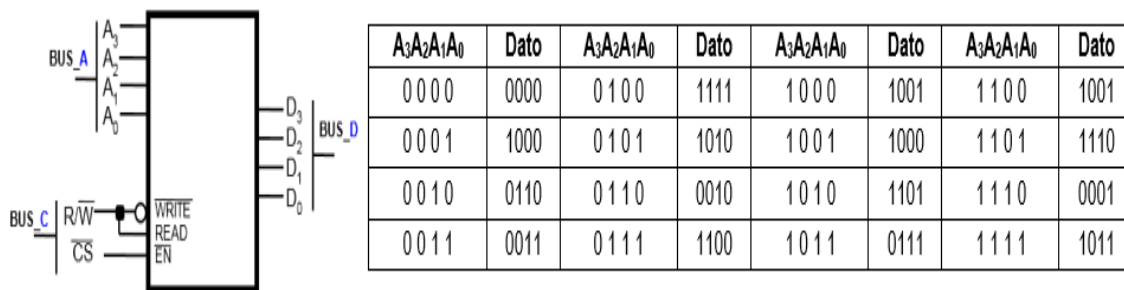
Respuesta correcta

Pregunta 9

Correcta

Puntúa 1,0 sobre 1,0

En la figura adjunta se muestra el esquema de una memoria en donde se indican los buses de dirección (Bus_ **A**), datos (Bus_ **D**) y control (Bus_ **C**). En un determinado momento los valores de dos de los buses son: Bus_ **A** = 0xA y Bus_ **C** = 1 0. Se facilita una tabla con los datos que contiene la memoria. Con la información obtenida de la figura se pide el valor del Bus_ **D**.



Nota: Indicar con un único dígito en hexadecimal (4 bits), el valor del dato (Bus_ **D**) correspondiente.

Respuesta: D

**Pregunta 10**

Correcta

Puntúa 1,0 sobre 1,0

¿Cuál es la mayor diferencia entre las memorias RAM dinámicas (DRAM) y las memorias RAM estáticas (SRAM)?

Seleccione una:

- ☐ a. Las memorias SRAM mantienen el dato almacenado incluso cuando se apaga la alimentación.
- ☐ b. En una DRAM el dato se elimina o resetea desde el terminal fuente del transistor que lo mantiene, mientras que en una SRAM es desde el terminal drenador.
- ☐ c. Las memorias DRAM están siempre activas, mientras que en las SRAM se pueden desactivar entre dos operaciones de lectura/escritura.
- ☒ d. Las memorias DRAM deben ser refrescadas de forma periódica. ✓

Respuesta correcta

[Volver a: UNIDAD 5.- Comp... ➡](#)