

CIRCUITOS DIGITAIS I - TERCEIRA AVALIAÇÃO 2021.1

Aluno(a) _____ Data _____

A Solução desta Avaliação deve ser enviada como um arquivo.pdf para labsdg@hotmail.com

1- Um somador completo pode ser implementado de diversas maneiras. A Figura-1 mostra como um somador completo pode ser implementado usando dois meios somadores (HA). Elaborar uma Tabela-Verdade para essa configuração e mostrar que esse circuito funciona como um somador completo (FA).

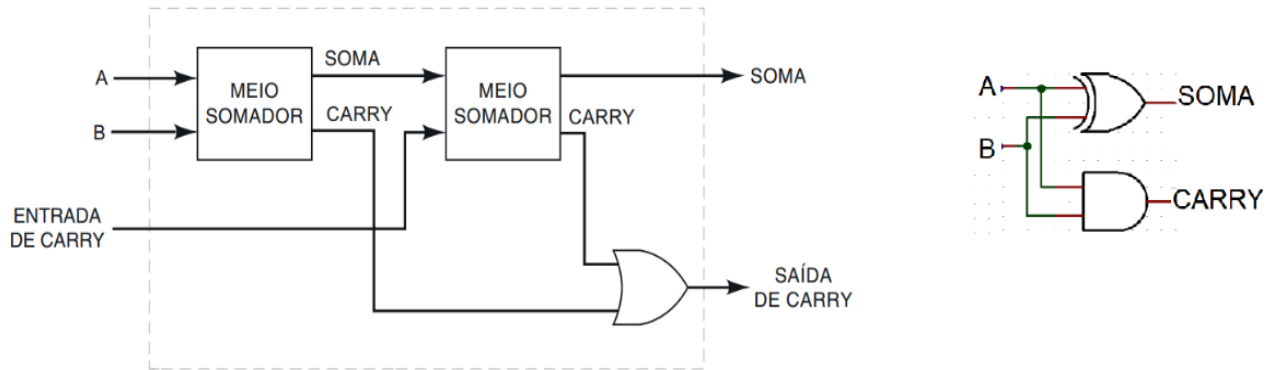


Figura-1

2- Elaborar um Diagrama de Bloco de um **Somador Completo** de 4-bits. Usando seu diagrama de bloco, elaborar um circuito, completo, de um Somador/Subtrator em Complemento de Dois. Elaborar uma Tabela mostrando as entradas, valores intermediários e a saída para uma operação de soma e uma de subtração.

3- Elaborar os códigos VHDL para implementar o circuito digital da Figura-2 num FPGA. Uma declaração deve ser baseada na equação lógica. A outra pode ser pela Tabela Verdade ou Comportamental.

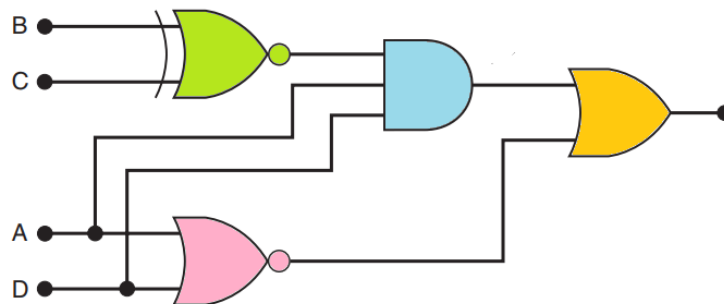


Figura-2