



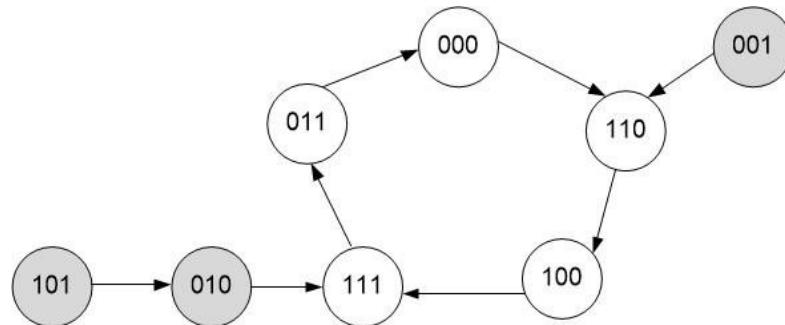
LAB 1: THIẾT KẾ MẠCH ĐÉM ĐỒNG BỘ CÓ KHẢ NĂNG NẠP GIÁ TRỊ BAN ĐẦU

Tên SV: Trần Minh Tiến - 23521586

Trần Hoàng Thông - 23521529

1.2 Nội dung thực hành

Sử dụng FF-T để thiết kế một mạch đếm đồng bộ có chu trình đếm như sau:



Mạch có chức năng Load bất đồng bộ cho phép nạp giá trị ban đầu vào bộ đếm. (Gợi ý: giá trị ban đầu có thể được nạp vào bộ đếm bất đồng bộ thông qua các chân Preset và Clear của các Flip-flop)

1.3 Sinh viên chuẩn bị

1. Lập bảng kích thích cho mạch đếm trên.
2. Tìm phương trình ngõ vào của các Flip-flop
3. Thiết kế mạch cho phép nạp giá trị ban đầu
4. Vẽ mạch thực hiện bộ đếm trên

Bảng chuyển trạng thái mạch đếm đồng bộ nạp bất đồng bộ:

L12	▼	⋮	×	✓	f_x	▼				
A	B	C	D	E	F	G	H	I	J	
TTHT										
2	Q2	Q1	Q0	Q2(next)	Q1(next)	Q0(next)	T2	T1	T0	
3	0	0	0	1	1	0	1	1	0	
4	0	0	1	1	1	0	1	1	1	
5	0	1	0	1	1	1	1	0	1	
6	0	1	1	0	0	0	0	1	1	
7	1	0	0	1	1	1	0	1	1	
8	1	0	1	0	1	0	1	1	1	
9	1	1	0	1	0	0	0	1	0	
10	1	1	1	0	1	1	1	0	0	
11										
12										

Bảng Karnaugh:

		Q2Q1		00		01		11		10	
		Q0		0	1	0	1	0	1	0	1
		0	1	1	1	0	0	0	0	0	0
		1	1	1	0	1	0	1	1	1	1

$$T2 = Q2'Q0' + Q2Q0 + Q1'Q0$$

		Q2Q1		00		01		11		10	
		Q0		0	1	0	1	0	1	0	1
		0	1	0	1	1	0	1	1	1	1
		1	1	1	0	1	0	1	1	1	1

$$T1 = Q2'Q0 + Q2Q0' + Q1' = Q2 \text{ XOR } Q0 + Q1'$$

$Q_2 Q_1$	00	01	11	10
Q_0	0	1	0	1
	1	1	0	1

$$T_0 = Q_2' Q_1 + Q_2 Q_1' + Q_2' Q_0 = Q_2 \text{ XOR } Q_1 + Q_2' Q_0$$

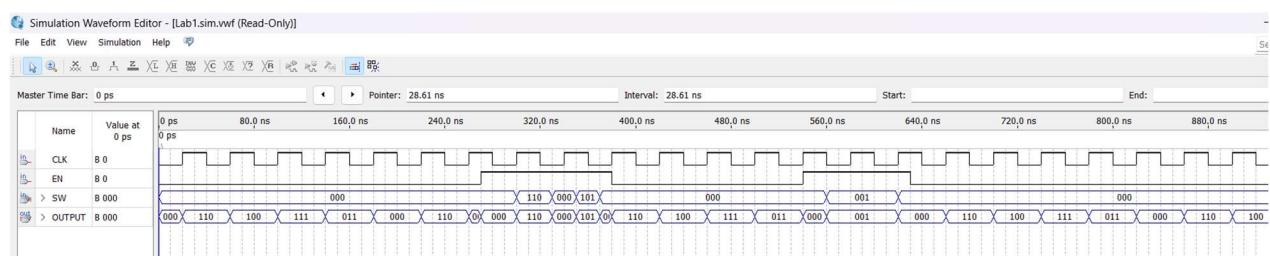
Nạp bất đồng bộ EN=0 thì chân Clear được set, EN=1 thì chân Preset được set giá trị đầu ra của T ngay lập tức được thay đổi theo Clear và Preset

2	EN	SW	PRESET	CLEAR
3	0	0	1	1
4	0	1	1	1
5	1	0	1	0
6	1	1	0	1
7				

$$\text{Preset} = EN' + SW'$$

$$\text{Clear} = EN' + SW$$

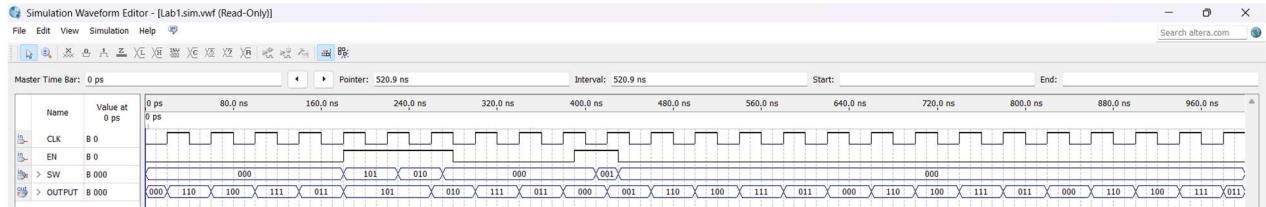
Mô phỏng waveform khi Enable =0 thì không cho nạp bất đồng bộ, khi Enable=1 thì khi sw=1 thì preset=0, khi sw=0 thì clear=0.



1.5 Bài tập thêm

Thực hiện lại chu trình đếm trên với chức năng Load nạp giá trị ban đầu song song đồng bộ.

Mô phỏng waveform:



Bảng True table và bìa karnaugh:

