

【書類名】 明細書

【発明の名称】 分周回路、分周回路の制御方法およびアナログ電子時計

【技術分野】

【0001】

本発明は、分周回路、分周回路の制御方法およびアナログ電子時計に関する。

【背景技術】

【0002】

アナログ電子時計に用いる分周回路は、水晶振動子の精度を測定するために、分周段の途中において、上段分周回路の出力信号を外部に出力するモニタ端子を有している。また、モニタ端子には、下段分周回路のテスト（加速試験）を行うため、外部から信号が下段分周回路に入力される（図8参照）。

【0003】

しかし、同一モニタ端子により入出力を兼ねているため、外部よりモニタ端子に静電気等のノイズが飛び込んだ場合、下段分周回路の動作が乱され、時間がずれてしまうという現象や、動作不能という現象が発生した。

これを解決するために、他の入力端子からの信号を制御信号としてモニタ端子の入出力機能を切り替える方式が考えられる（特許文献1参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2007-114031号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、この方式だと、新たに入力端子として制御端子SELECTを設けなければならない(図9参照)。ICの入力端子は、パッド部だけではなく、入力保護ダイオードや、電流制限の抵抗などが必要になり、1端子の占める面積はIC全体の面積に影響する。

また、新たに設けた制御端子によりモニタ端子を出力端子としていても、制御端子に静電気等ノイズが飛び込むとモニタ端子が入力端子として機能し、静電気等のノイズにより、分周回路の動作を乱してしまうという課題があった。

【0006】

そこで、本発明は、上記のような問題点を解決するためになされたものであり、誤動作を防止することの可能な分周回路を提供することにある。

【課題を解決するための手段】

【0007】

上記の課題を解決するために、本発明の分周回路は、発振回路が発生する基準信号を分周する第1の分周回路と、前記第1の分周回路の出力信号を、外部へ出力する入出力端子と、前記入出力端子に出力される信号と前記入出力端子から入力される信号とのいずれか一方の信号である第1の中間信号と、前記第1の分周回路の出力信号である第2の中間信号とのいずれか一方を中間信号として出力する選択回路と、前記中間信号を分周する第2の分周回路と、分周回路起動後の所定時間をカウントして、前記所定時間の経過後、前記選択回路が出力する前記中間信号を前記第1の中間信号から前記第2の中間信号に切り替える切り替え時間カウント回路と、を備えることを特徴とする。

【0008】

また、本発明の分周回路において、前記第2の分周回路は入力信号の周波数を二分の一にして出力信号を出力する分周器を、複数直列に接続した分周器群を有する分周回路であって、前記切り替え時間カウント回路は前記分周器群のうちのいずれか一つの分周器の出力信号に基づいて前記所定時間をカウントすることを特徴とする。

【0009】

また、本発明の分周回路は、前記第1の中間信号のうち前記入出力端子から入力される信号の周波数は前記第2の中間信号の周波数より高いことを特徴とする。

【0010】

本発明の分周回路の制御方法は、発振回路が発生する基準信号を分周する第1の分周回路と、前記第1の分周回路の出力信号を、外部へ出力する入出力端子と、前記入出力端子に出力される信号と前記入出力端子から入力される信号とのいずれか一方の信号である第1の中間信号と、前記第1の分周回路の出力信号である第2の中間信号とのいずれか一方を中間信号として出力する選択回路と、前記中間信号を分周する第2の分周回路と、切り替え時間カウント回路と、を備えた分周回路の制御方法であって、前記切り替え時間カウント回路は、分周回路起動後の所定時間をカウントして、前記所定時間の経過後、前記選択回路が出力する前記中間信号を前記第1の中間信号から前記第2の中間信号に切り替える、ことを特徴とする。

【0011】

本発明のアナログ電子時計は、時刻指針を回転駆動するステッピングモータと、前記ステッピングモータにモータ駆動パルスを出力するステッピングモータ駆動回路と、前記分周回路が出力する分周信号に同期した前記モータ駆動パルスを前記ステッピングモータ駆動回路に出力させる制御回路と、を備えることを特徴とする。

【発明の効果】

【0012】

本発明によれば、第1の分周回路の出力信号を2系統に分け、1系統は、出力信号としてモニタ端子(入出力端子)を介して外部に出力するとともに、モニタ端子に外部から入

力する信号により、中間信号以後の第2の分周回路の動作を加速させる第1の中間信号とする。他の系統は、第2の中間信号とし、第1の中間信号と第2の中間信号のどちらの中間信号を中間信号以後の第2の分周回路に入力するか選択する選択回路を設ける。切り替え時間カウント回路は、分周回路起動後の所定時間をカウントして、所定時間の経過後、選択回路が出力する中間信号を第1の中間信号から第2の中間信号に切り替える。第2の中間信号は、第1の中間信号のようにモニタ端子からの静電気等のノイズの影響を受けることがない信号である。従って、本発明によれば、誤動作を防止することが可能な分周回路を提供することができる。

#### 【図面の簡単な説明】

##### 【0013】

【図1】本実施形態におけるアナログ電子時計の構成を示すブロック図である。

【図2】選択回路24の回路図の一例を示す図である。

【図3】選択回路24の回路図の他の例を示す図である。

【図4】下段分周回路25が入力される128Hzを分周して分周信号を出力する動作を示すタイミングチャートである。

【図5】下段分周回路25が入力される32768Hzを分周して分周信号を出力する動作を示すタイミングチャートである。

【図6】本実施形態における切り替え時間カウント回路26の制御動作を示すフローチャートである。

【図7】切り替え時間の間、モニタ端子から加速する発振信号が入力される場合の切り替え時間カウント回路26が行う制御動作を示すタイミングチャートである。

【図8】従来のアナログ電子時計の構成を示すブロック図である。

【図9】従来のアナログ電子時計の構成を示すブロック図である。

#### 【発明を実施するための形態】

##### 【0014】

以下、本発明の実施形態について図面を参照しながら説明する。

##### 【0015】

#### 〔第1の実施形態〕

図1は、本実施形態におけるアナログ電子時計の構成を示すブロック図である。

図1に示すように、アナログ電子時計10は、発振回路11、分周回路12、制御回路13、ステッピングモータ駆動回路14を備える。

##### 【0016】

発振回路11は、水晶振動子を有し、基準信号を発生する。基準信号は、本実施形態において、周波数32768Hzの信号である。

分周回路12は、発振回路11が出力する基準信号を分周し、分周信号を制御回路13へ出力する。

制御回路13は、分周回路12が出力する分周信号に同期したモータ駆動パルスをステッピングモータ駆動回路14に出力させる。

ステッピングモータ駆動回路14は、アナログ電子時計10の時刻指針を回転駆動するステッピングモータに対してモータ駆動パルスを出力する。

##### 【0017】

分周回路12は、上段分周回路21、バッファ回路22、バッファ回路23、選択回路24、下段分周回路25、切り替え時間カウント回路26を備える。

上段分周回路21は、本実施形態において、入力信号の周波数を二分の一に出力する分周器を、8個直列に接続した分周器群を有する分周回路である。上段分周回路21は、発振回路11が出力する基準信号を分周して、128Hzの中間信号2（第2の中間信号）を選択回路24に出力する。なお、この中間信号2を、本実施形態においてQ128と呼ぶことがある。

バッファ回路22は、Q128を波形整形し、モニタ端子（入出力端子）へ出力する。

バッファ回路23は、モニタ端子に出力される信号とモニタ端子から入力される信号とのいずれか一方の信号である中間信号1（第1の中間信号）を選択回路24に出力する。

##### 【0018】

選択回路24は、切り替え時間カウント回路26から入力される信号c（選択制御信号）に基づいて、信号a（中間信号1）と信号b（中間信号2）とのいずれか一方の信号

を信号 d（中間信号）として下段分周回路 2 5 に出力する。

ここで、図 2 および図 3 を参照して選択回路 2 4 の回路構成について説明する。

#### 【0019】

図 2 は、選択回路 2 4 の回路図の一例を示す図である。選択回路 2 4 は、回路 2 0 1 と回路 2 0 2 とから構成される。回路 2 0 1 は、信号 c（選択制御信号）がロウ（L）レベルのとき信号 a（中間信号 1）を信号 d（中間信号）として出力する。回路 2 0 2 は、信号 c がハイ（H）レベルのとき信号 b（中間信号 2）を信号 d として出力する。

すなわち、選択回路 2 4 は、切り替え時間カウンタ回路 2 6 から入力される選択制御信号に基づいて、中間信号 1 と中間信号 2 とのいずれか一方の信号を中間信号として下段分周回路 2 5 に出力する。

#### 【0020】

図 3 は、選択回路 2 4 の回路図の他の例を示す図である。選択回路 2 4 は、回路 2 1 1 と回路 2 1 2 とから構成される。回路 2 1 1 は、インバータ回路であり、信号 c が L レベルのとき H レベルの信号を出力し、信号 c が H レベルのとき L レベルの信号を出力する。回路 2 1 2 は、回路 2 1 1 の出力が H レベルのとき、信号 a を信号 d として出力する。回路 2 1 2 は、回路 2 1 1 の出力が L レベルのとき、信号 b を信号 d として出力する。

すなわち、選択回路 2 4 は、切り替え時間カウンタ回路 2 6 から入力される選択制御信号に基づいて、中間信号 1 と中間信号 2 とのいずれか一方の信号を中間信号として下段分周回路 2 5 に出力する。

#### 【0021】

図 1 に戻って、下段分周回路 2 5 は、本実施形態において、入力信号の周波数を二分の一に出力する分周器を、7 個直列に接続した分周器群を有する分周回路である。

ここで、図 4 および図 5 を参照して、モニタ端子に出力される信号とモニタ端子から入力される信号とのいずれか一方の信号である中間信号 1 から分周信号を生成する場合について説明する。モニタ端子に出力される信号とは、バッファ回路 2 2 により波形整形された Q 1 2 8（1 2 8 H z の信号）である。一方、モニタ端子から入力される信号とは、発振源からモニタ端子へ入力される 3 2 7 6 8 H z の信号である。

#### 【0022】

図 4 は、下段分周回路 2 5 が入力される 1 2 8 H z を分周して分周信号を出力する動作を示すタイミングチャートである。なお、図 4 において、Q 6 4 は、下段分周回路 2 5 の複数直列接続された分周器群の初段の分周器の出力信号である。以下、Q 3 2、Q 1 6、Q 8、Q 4、Q 2、Q 1 は、それぞれ分周器群の 2 段、3 段、4 段、5 段、6 段、7 段の分周器の出力信号である。

上段分周回路 2 1 は、発振回路 1 1 の出力信号（3 2 7 6 8 H z）を分周し、分周出力を Q 1 2 8（1 2 8 H z の信号）としてバッファ回路 2 2 を介してモニタ端子に出力する。

モニタ端子に出力される Q 1 2 8 は、水晶振動子の精度を測定するために用いられる。また、モニタ端子に出力される Q 1 2 8 は、バッファ回路 2 3 を介し下段分周回路 2 5 に入力され、Q 6 4 = 6 4 H z、Q 3 2 = 3 2 H z、Q 1 6 = 1 6 H z、Q 8 = 8 H z、Q 4 = 4 H z、Q 2 = 2 H z と分周され、分周信号である Q 1 = 1 H z（1 s e c）信号まで分周される。なお、機器によっては、1 H z 以下の信号まで分周されることもある。

ここで、1 s e c 間隔で時計の秒針を動かすためには、制御回路 1 3 は、上記のような 1 s e c の分周信号に同期してモータ駆動パルスを送ってモータ駆動回路 1 4 からステッピングモータに出力させ、アナログ電子時計 1 0 のモータを駆動させる必要がある。

#### 【0023】

ところで、時計の製造工程では、上記のような 1 秒間隔のモータ駆動パルスが正しく出力されているか検査する必要があるが、1 秒間隔であるため、実動作時間を 1 秒経過しなければ検査できない。さらに 1 秒以上の間隔でしか出力されないパルスや動作を検査する場合もある。製造工程では、検査時間の短縮が製造数量の増加に影響し、コストに多大の影響を及ぼし、検査時間の短縮が望まれている。

そこで、モニタ端子へ、出力インピーダンスが十分低い発振源を接続し、信号をモニタ

端子から入力すれば、下段分周回路 2 5 の入力信号は、上段分周回路 2 1 の出力である Q 1 2 8 ではなく、モニタ端子から入力される発振源の信号となる。例えば、発振源からモニタ端子に入力する信号を 3 2 7 6 8 H z の信号とすると、下段分周回路 2 5 へは 1 2 8 H z の代わりに高い周波数の 3 2 7 6 8 H z の信号を入力するので、 $3\,2768 / 128 = 256$  倍の時間加速をすることができる。

#### 【0024】

図 5 は、下段分周回路 2 5 が入力される 3 2 7 6 8 H z を分周して分周信号を出力する動作を示すタイミングチャートである。なお、図 5 において、Q 6 4 は、下段分周回路 2 5 の複数直列接続された分周器群の初段の分周器の出力信号である。以下、Q 3 2、Q 1 6、Q 8、Q 4、Q 2、Q 1 は、それぞれ分周器群の 2 段、3 段、4 段、5 段、6 段、7 段の分周器の出力信号である。

モニタ端子に入力される 3 2 7 6 8 H z の信号はバッファ回路 2 3 を介し、下段分周回路 2 5 に入力され、 $Q\,64 = 1\,6384\text{ Hz}$ 、 $Q\,32 = 8\,192\text{ Hz}$ 、 $Q\,16 = 4\,096\text{ Hz}$ 、 $Q\,8 = 2\,048\text{ Hz}$ 、 $Q\,4 = 1\,024\text{ Hz}$ 、 $Q\,2 = 512\text{ Hz}$  と分周され、分周信号である  $Q\,1 = 256\text{ Hz}$  (3.90625 msec) 信号まで分周される。

つまり、図 4 で  $Q\,1 = 1\text{ Hz}$  だった信号は、図 5 において 256 Hz となり、1 秒を 3.90625 msec に短縮できる。

#### 【0025】

その後、選択回路 2 4 に入力する選択制御信号を L レベルから H レベルに変化させることにより、モニタ端子からの入力信号（中間信号 1）を停止し、上段分周回路 2 1 からの信号である  $Q\,128 = 128\text{ Hz}$  信号（中間信号 2）を下段分周回路 2 5 に入力する。このようにすれば、中間信号 2 を下段分周回路 2 5 に入力するタイミング、すなわちモータ駆動パルスを出力するタイミングまでは、中間信号 1 を下段分周回路 2 5 により加速し、検査時間を短縮することが可能となる。そして、中間信号 2 を下段分周回路 2 5 に入力す

るタイミング以降は、モータ駆動パルスを実時間パルス（1 秒ごとにモータを駆動させるパルス）とすることができる。

#### 【0026】

図 1 に戻って、切り替え時間カウン回路 2 6 は、電源印加や、システムのリセット解除といった分周回路起動後の所定時間をカウントして、所定時間の経過後、選択回路 2 4 が出力する中間信号を中間信号 1（第 1 の中間信号）から中間信号 2（第 2 の中間信号）に切り替える。切り替え時間カウン回路 2 6 は、下段分周回路 2 5 の分周器群のうちのいずれか一つの分周器の出力信号（本実施形態においては Q 1 とする）に基づいて所定時間をカウントする。

#### 【0027】

ここで、図 6 を用いて、切り替え時間カウン回路 2 6 が行う制御動作について説明する。図 6 は、本実施形態における切り替え時間カウン回路 2 6 の制御動作を示すフローチャートである。

なお、本実施形態において、電源印加や、システムのリセット解除といった分周回路起動後では、選択回路 2 4 に入力する選択制御信号は L レベルにあるものとする。

また、ここでは、モニタ端子へは、発振源を接続せず、上段分周回路 2 1 の出力信号が信号をモニタ端子へ出力する場合について、すなわち下段分周回路 2 5 の入力信号が Q 1 2 8 である場合について説明する。

電源印加や、システムのリセット解除により、発振回路 1 1 および分周回路 1 2 が動作する。

下段分周回路 2 5 に入力する中間信号を中間信号 1 に設定する（ステップ S T 1）。

切り替え時間カウン回路 2 6 は L レベルの選択制御信号を、選択回路 2 4 に出力する。

これにより、選択回路 2 4 は、中間信号 1 を選択し、下段分周回路 2 5 には、上段分周回路 2 1 が出力する  $Q\,128 = 128\text{ Hz}$  の信号がバッファ回路 2 2 およびバッファ回路 2 3 を介して入力される。

#### 【0028】

続いて、切り替え時間カウン処理を行う（ステップ S T 2）。

切り替え時間カウン回路 2 6 では、下段分周回路 2 5 の分周出力、たとえば  $Q\,1 = 1$

H z をカウントする。

【0029】

切り替え時間に到達したか否かを判定する（ステップS T 3）。

所望のカウント時間（所定時間）を切り替え時間10secとすると、切り替え時間カウント回路26は、10sec間カウントするまで切り替え時間に到達したか否かの判定処理を行う。

切り替え時間に到達しない場合、切り替え時間カウント回路26は、ステップS T 2に戻る（ステップS T 3－N o）。切り替え時間カウント回路26は、選択回路24の選択する信号が中間信号1となるようにLレベルの選択制御信号を、選択回路24に出力し続ける。

一方、切り替え時間に到達した場合、切り替え時間カウント回路26は、ステップS T 4に進む（ステップS T 3－Y e s）。

【0030】

選択回路の出力を中間信号2に設定する（ステップS T 4）。

切り替え時間カウント回路26はHレベルの選択制御信号を、選択回路24に出力する。

これにより、選択回路24は、中間信号2を選択し、下段分周回路25には、上段分周回路21が出力する $Q128 = 128\text{Hz}$ の信号が入力される。すなわち、切り替え時間10secの間、モニタ端子から加速する発振信号が入力されなければ、中間信号は中間信号1から中間信号2に切り替わっても $Q128 = 128\text{Hz}$ 信号のままである。

【0031】

中間信号2でシステム動作を継続する（ステップS T 5）。

発振回路11および分周回路12が動作している間、切り替え時間カウント回路26はHレベルの選択制御信号を、選択回路24に出力し続ける。

この動作により、選択回路24が中間信号1を選択中は、モニタ端子からの加速入力を下段分周回路25に入力することができるが、中間信号2に切り替わった後は、モニタ端子からの加速入力を下段分周回路25に入力することは出来なくなる。

【0032】

また、図7を用いて、切り替え時間カウント回路26が行う制御動作について説明する。図7は、切り替え時間の間、モニタ端子から加速する発振信号が入力される場合の切り替え時間カウント回路26が行う制御動作を示すタイミングチャートである。

図7は、モニタ端子へ、出力インピーダンスが十分低い発振源を接続し、発振源からモニタ端子に入力する信号を $32768\text{Hz}$ の信号とする場合について示している。

切り替え時間カウント回路26はLレベルの選択制御信号を、選択回路24に出力する。

これにより、選択回路24は、中間信号1を選択し、下段分周回路25には、モニタ端子から入力される $32768\text{Hz}$ の信号が入力される。

切り替え時間カウント回路26では、下段分周回路25の分周出力、たとえば $Q1 = 256\text{Hz}$ をカウントする。

切り替え時間カウント回路26は、所定時間をカウントするまで切り替え時間に到達したか否かの判定処理を行う。

切り替え時間に到達しない場合、切り替え時間カウント回路26は、選択回路24の選択する信号が中間信号1となるようにLレベルの選択制御信号を、選択回路24に出力し続ける。

一方、切り替え時間に到達した場合、切り替え時間カウント回路26は、Hレベルの選択制御信号を、選択回路24に出力する。

【0033】

これにより、選択回路24は、中間信号2を選択し、下段分周回路25には、上段分周回路21が出力する $Q128 = 128\text{Hz}$ の信号が入力される。すなわち、切り替え時間の間、モニタ端子から加速する発振信号が入力されていても、中間信号は中間信号1から中間信号2に切り替わって $Q128 = 128\text{Hz}$ 信号となる。

発振回路11および分周回路12が動作している間、切り替え時間カウント回路26はHレベルの選択制御信号を、選択回路24に出力し続ける。

この動作により、選択回路24が中間信号1を選択中は、モニタ端子からの加速入力を

下段分周回路 2 5 に入力することができるが、中間信号 2 に切り替わった後は、モニタ端子からの加速入力を下段分周回路 2 5 に入力することは出来なくなる。

なお、図 7 において、 $Q1 = 256\text{ Hz}$  の信号を、切り替え時間がカウント UP（選択制御信号を L レベルから H レベルに変化）するまで分周信号として出力させている。しかし、実際のところは、モータ駆動パルスを実時間パルス（1 秒ごとにモータを駆動させるパルス）とした場合をテストするため、切り替え時間がカウント UP する直前においてはモニタ端子に接続される発振源の出力信号の周波数を低くして、分周信号を  $Q1 = 1\text{ Hz}$  に近い信号としている。

#### 【0034】

以上説明したように、本発明によれば、上段分周回路 2 1（第 1 の分周回路）の出力信号を 2 系統に分け、1 系統は、出力信号としてモニタ端子を介して外部に出力するとともに、モニタ端子に外部から入力する信号により、中間信号以後の下段分周回路 2 5（第 2 の分周回路）の動作を加速させる中間信号 1（第 1 の中間信号）とする。他の系統は、中間信号 2（第 2 の中間信号）とし、中間信号 1 と中間信号 2 のどちらの中間信号を中間信号以後の下段分周回路 2 5 に入力するか選択する選択回路 2 4 を設ける。切り替え時間カウント回路 2 6 は、分周回路起動後の所定時間をカウントして、所定時間の経過後、選択回路 2 4 が出力する中間信号を中間信号 1 から中間信号 2 に切り替える。中間信号 2 は、中間信号 1 のようにモニタ端子からの静電気等のノイズの影響を受けない信号である。従って、本発明によれば、誤動作を防止することが可能な分周回路を提供することができる。

#### 【0035】

以上、図面を参照してこの発明の一実施形態について詳しく説明してきたが、具体的な構成は上述のものに限られることはなく、この発明の要旨を逸脱しない範囲内において様々な設計変更等を行うことが可能である。

例えば、実施形態の説明では、上段分周回路 2 1 の段数を 8 段、下段分周回路 2 5 の段数を 7 段としたが、この段数に限られるものではない。また、分周回路 1 2 が出力する分周信号を 1 信号として説明したが、分周信号は複数あってもよい。

#### 【符号の説明】

#### 【0036】

1 0…アナログ電子時計、1 1…発振回路、1 2…分周回路、1 3…制御回路、1 4…ステッピングモータ駆動回路、2 1…上段分周回路、2 2、2 3…バッファ回路、2 4…選択回路、2 5…下段分周回路、2 6…切り替え時間カウント回路

#### 【書類名】特許請求の範囲

#### 【請求項 1】

発振回路が発生する基準信号を分周する第 1 の分周回路と、  
前記第 1 の分周回路の出力信号を、外部へ出力する入出力端子と、  
前記入出力端子に出力される信号と前記入出力端子から入力される信号とのいずれか一方の信号である第 1 の中間信号と、前記第 1 の分周回路の出力信号である第 2 の中間信号とのいずれか一方を中間信号として出力する選択回路と、  
前記中間信号を分周する第 2 の分周回路と、  
分周回路起動後の所定時間をカウントして、前記所定時間の経過後、前記選択回路が出力する前記中間信号を前記第 1 の中間信号から前記第 2 の中間信号に切り替える切り替え時間カウント回路と、  
を備えることを特徴とする分周回路。

#### 【請求項 2】

前記第 2 の分周回路は入力信号の周波数を二分の一にして出力信号を出力する分周器を、複数直列に接続した分周器群を有する分周回路であって、前記切り替え時間カウント回路は前記分周器群のうちのいずれか一つの分周器の出力信号に基づいて前記所定時間をカウントすることを特徴とする請求項 1 に記載の分周回路。

#### 【請求項 3】

前記第 1 の中間信号のうち前記入出力端子から入力される信号の周波数は前記第 2 の中間信号の周波数より高いことを特徴とする請求項 1 または請求項 2 に記載の分周回路。

#### 【請求項 4】

発振回路が発生する基準信号を分周する第 1 の分周回路と、

前記第 1 の分周回路の出力信号を、外部へ出力する入出力端子と、  
前記入出力端子に出力される信号と前記入出力端子から入力される信号とのいずれか一方の信号である第 1 の中間信号と、前記第 1 の分周回路の出力信号である第 2 の中間信号とのいずれか一方を中間信号として出力する選択回路と、  
前記中間信号を分周する第 2 の分周回路と、  
切り替え時間カウント回路と、を備えた分周回路の制御方法であって、  
前記切り替え時間カウント回路は、分周回路起動後の所定時間をカウントして、前記所定時間の経過後、前記選択回路が出力する前記中間信号を前記第 1 の中間信号から前記第 2 の中間信号に切り替える、  
ことを特徴とする分周回路の制御方法。

【請求項 5】

請求項 1 から請求項 3 のいずれか一項に記載の分周回路と、  
時刻指針を回転駆動するステッピングモータと、  
前記ステッピングモータにモータ駆動パルスを出力するステッピングモータ駆動回路と、  
前記分周回路が出力する分周信号に同期した前記モータ駆動パルスを前記ステッピングモータ駆動回路に出力させる制御回路と、  
を備えることを特徴とするアナログ電子時計。

【書類名】要約書

【要約】

【課題】誤動作を防止することが可能な分周回路を提供する。

【解決手段】発振回路が発生する基準信号を分周する第 1 の分周回路と、前記第 1 の分周回路の出力信号を、外部へ出力する入出力端子と、前記入出力端子に出力される信号と前記入出力端子から入力される信号とのいずれか一方の信号である第 1 の中間信号と、前記第 1 の分周回路の出力信号である第 2 の中間信号とのいずれか一方を中間信号として出力する選択回路と、前記中間信号を分周する第 2 の分周回路と、分周回路起動後の所定時間をカウントして、前記所定時間の経過後、前記選択回路が出力する前記中間信号を前記第 1 の中間信号から前記第 2 の中間信号に切り替える切り替え時間カウント回路と、を備える。

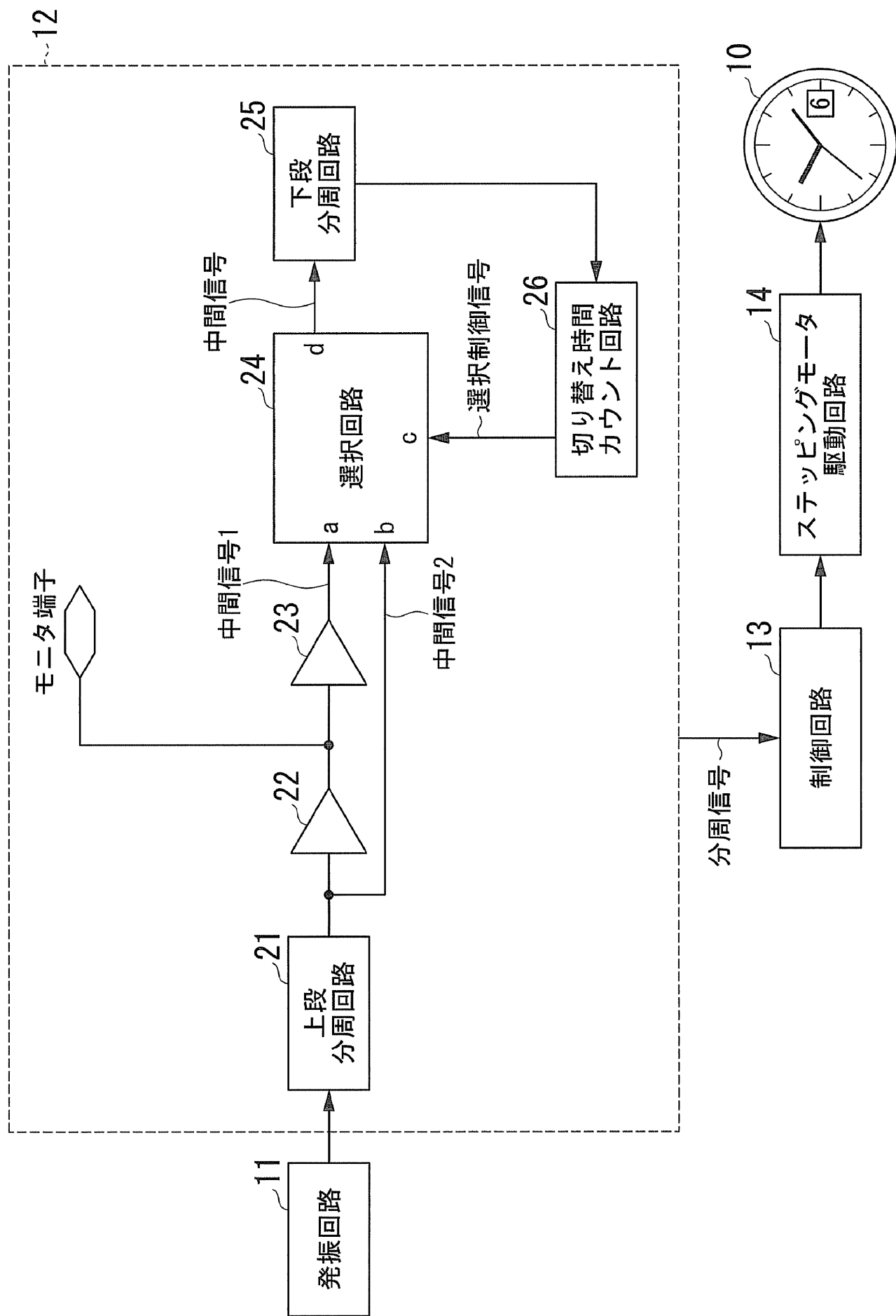
【選択図】図 1

【書類名】図面

【図 1】



【図 2】



24

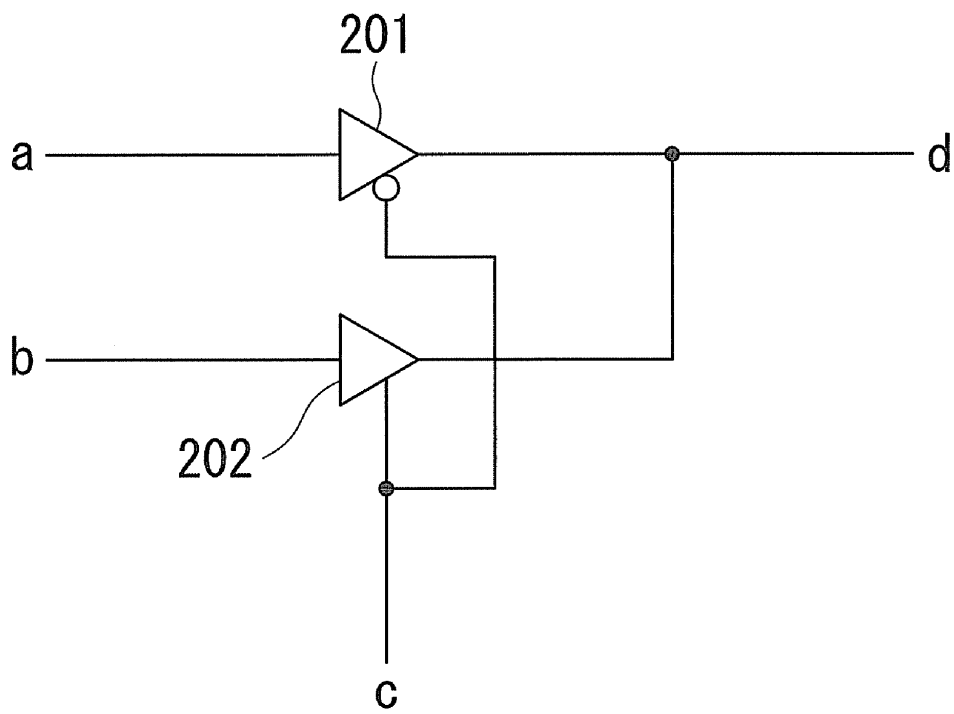


図 2

【図 3】

24

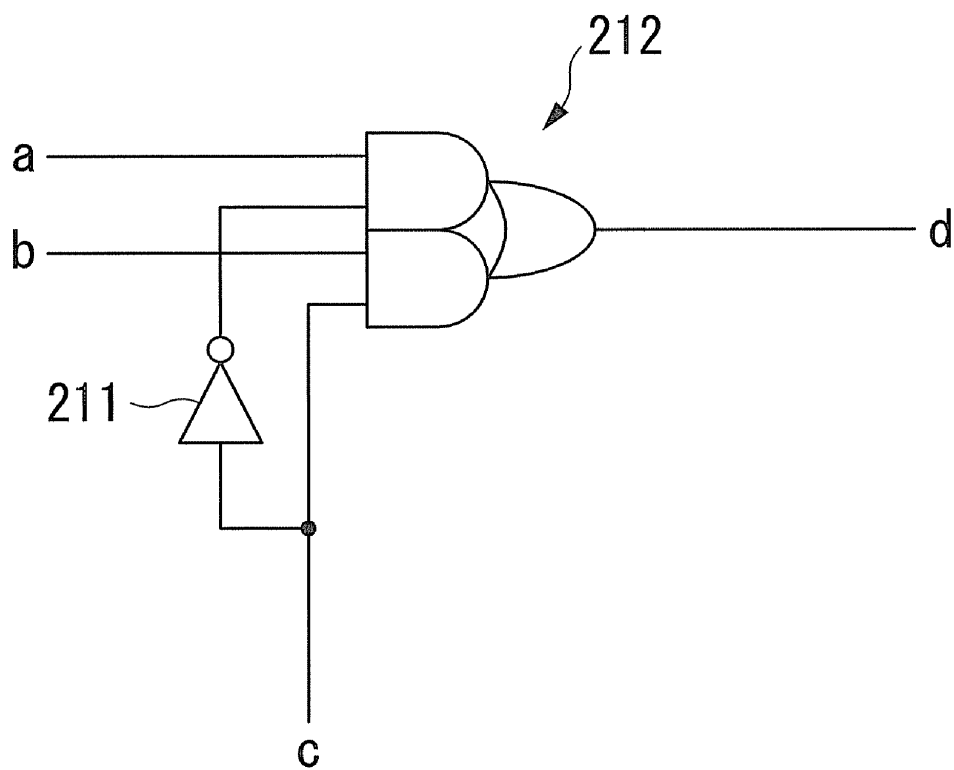
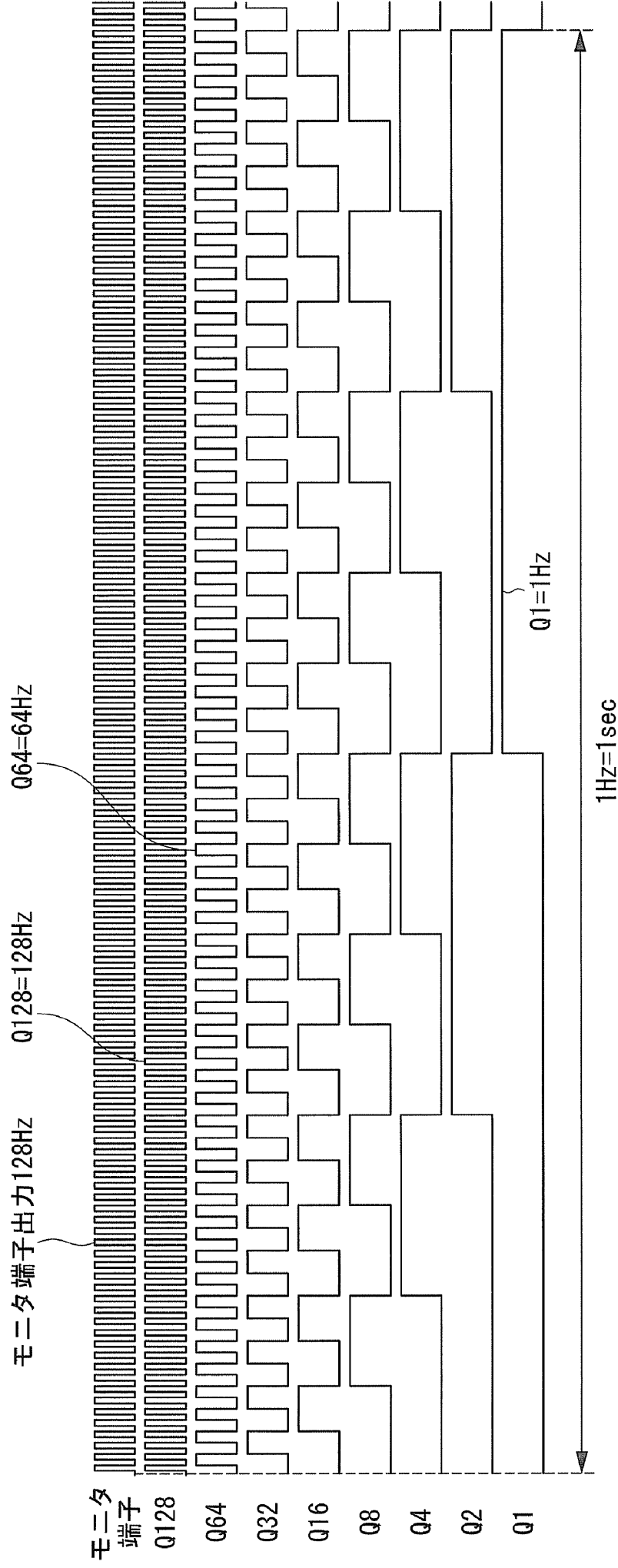
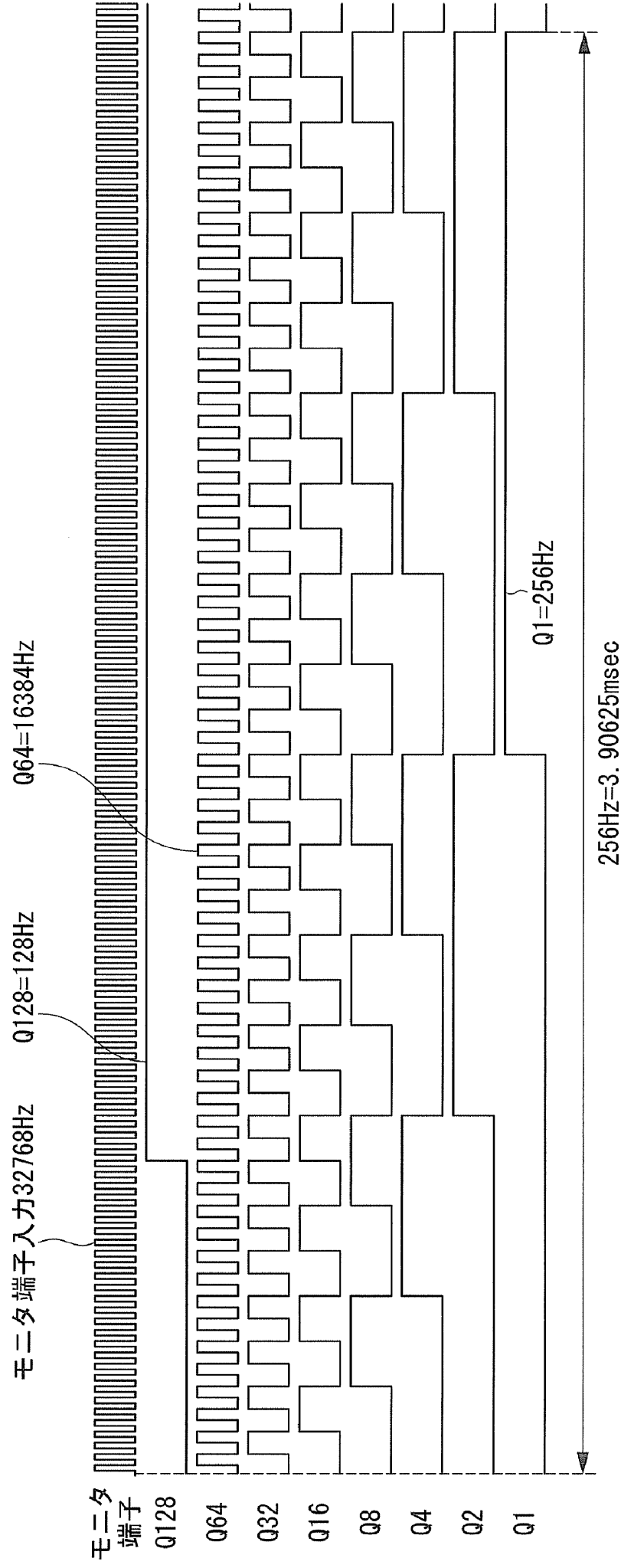


図 3

【図 4】







【図 6】

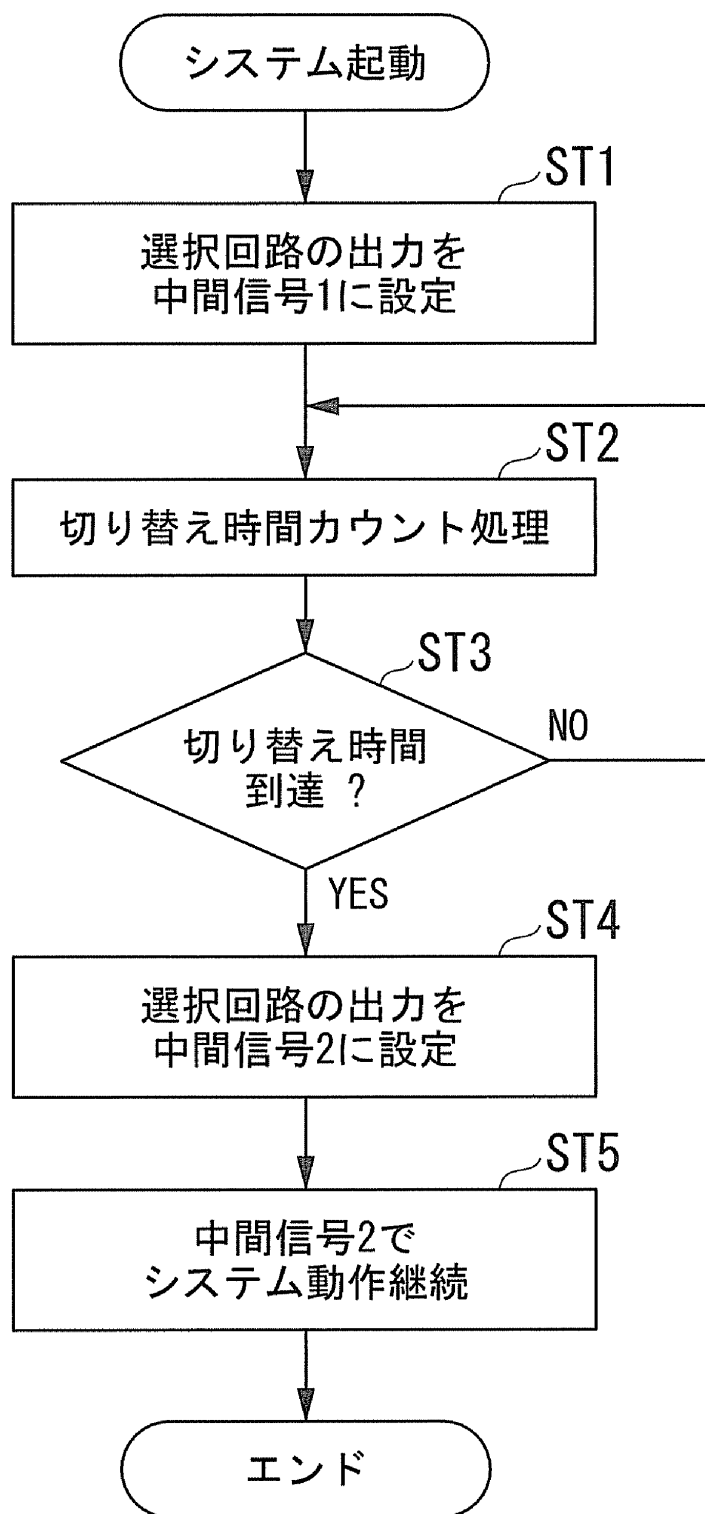


図 6

【図 7】

モニタ端子入力32768Hz      切り替え時間カウントUP      128Hz

