

【書類名】明細書

【発明の名称】電子装置及び電子装置の製造方法

【技術分野】

【0001】

本発明の実施形態は、電子装置及び電子装置の製造方法に関する。

【背景技術】

【0002】

半導体基板上に可変キャパシタ等のMEMS (micro electro-mechanical systems) 素子が形成された電子装置が提案されている。

【0003】

上述した電子装置では、可動部分を有する素子部 (MEMS 素子部) が保護膜で覆われており、保護膜の内側にはキャビティが形成されている。

【0004】

しかしながら、従来の電子装置では、必ずしも適切な保護膜が設けられているとは言いなかった。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2012-218147号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

適切な保護膜を有する電子装置及び電子装置の製造方法を提供する。

【課題を解決するための手段】

【0007】

実施形態に係る電子装置は、下地領域と、前記下地領域上に設けられ、可動部分を有する素子部と、前記素子部を覆い、その内側にキャビティを形成する保護膜と、を備え、前記保護膜は、前記下地領域の主面に対して平行な方向に延伸した穴が設けられた第1の保護層と、前記第1の保護層上に設けられ且つ前記穴を塞ぐ第2の保護層とを含む。

【図面の簡単な説明】

【0008】

【図1】第1の実施形態に係る電子装置の構成を模式的に示した断面図である。

【図2】第1の実施形態に係る電子装置の構成を模式的に示した平面図である。

【図3】第1の実施形態に係る電子装置の製造方法の一部を模式的に示した断面図である。

【図4】第1の実施形態に係る電子装置の製造方法の一部を模式的に示した断面図である。

【図5】第1の実施形態に係る電子装置の製造方法の一部を模式的に示した断面図である。

【図6】第1の実施形態に係る電子装置の製造方法の一部を模式的に示した断面図である。

【図7】第1の実施形態に係る電子装置の製造方法の一部を模式的に示した断面図である。

【図8】第1の実施形態に係る電子装置の製造方法の一部を模式的に示した断面図である。

【図9】第1の実施形態に係る電子装置の製造方法の一部を模式的に示した断面図である。

【図10】第1の実施形態に係り、第2の保護層によって穴を封止したときの第1の構成例を模式的に示した断面図である。

【図11】第1の実施形態に係り、第2の保護層によって穴を封止したときの第2の

構成例を模式的に示した断面図である。

【図 1 2】第 1 の実施形態に係り、穴の内部に柱状部を設けたときの第 1 の構成例を模式的に示した平面図である。

【図 1 3】第 1 の実施形態に係り、穴の内部に柱状部を設けたときの第 1 の構成例を模式的に示した断面図である。

【図 1 4】第 1 の実施形態に係り、穴の内部に柱状部を設けたときの第 2 の構成例を模式的に示した平面図である。

【図 1 5】第 1 の実施形態に係り、穴の第 1 の変更例の構成を模式的に示した平面図である。

【図 1 6】第 1 の実施形態に係り、穴の第 2 の変更例の構成を模式的に示した平面図である。

【図 1 7】第 1 の実施形態に係り、穴の第 3 の変更例の構成を模式的に示した平面図である。

【図 1 8】第 1 の実施形態の変更例に係る電子装置の構成を模式的に示した断面図である。

【図 1 9】第 2 の実施形態に係る電子装置の構成を模式的に示した断面図である。

【図 2 0】第 2 の実施形態に係り、第 1 の保護層の第 1 の構成例を模式的に示した断面図である。

【図 2 1】第 2 の実施形態に係り、第 1 の保護層の第 2 の構成例を模式的に示した断面図である。

【図 2 2】第 2 の実施形態に係り、第 1 の保護層の第 2 の構成例を模式的に示した断面図である。

【図 2 3】第 2 の実施形態の変更例に係る電子装置の構成を模式的に示した断面図である。

【発明を実施するための形態】

【0009】

以下、図面を参照して実施形態を説明する。

【0010】

(実施形態 1)

まず、第 1 の実施形態に係る電子装置について説明する。本実施形態の電子装置は、可変キャパシタとして用いられ、MEMS 技術によって形成される。可変キャパシタは、例えば、加速度センサとして用いられる。

【0011】

図 1 は、第 1 の実施形態に係る電子装置の構成を模式的に示した断面図である。図 2 は、第 1 の実施形態に係る電子装置の構成を模式的に示した平面図である。図 2 の A - A 線に沿った断面が、概ね図 1 の断面図に対応する。

【0012】

図に示すように、下地領域 10 には、半導体基板 11 及び絶縁領域 12 が含まれている。半導体基板 11 の表面領域には MOS トランジスタ 13 が形成され、絶縁領域 12 には配線 14 が形成されている。すなわち、下地領域 10 には、MOS トランジスタ 13 及び配線 14 を含む回路が設けられている。この回路には、後述する可変キャパシタ 20 を駆動するための駆動回路が含まれている。絶縁領域 12 には、層間絶縁膜 15 及び下地絶縁膜 16 が含まれている。

【0013】

下地領域 10 上には、可動部分を有する素子部として、可変キャパシタ 20 が設けられている。この可変キャパシタ 20 は、下地領域 10 の主面に平行な方向に交互に配列された複数の固定電極 21 及び複数の可動電極 22 を有している。固定電極 21 及び可動電極 22 はいずれも櫛歯状の平面パターンを有しており、隣接する固定電極 21 及び可動電極 22 は互いに向かい合っている。固定電極 21 は下地領域 10 に固定されており、可動電極 22 は下地領域 10 の主面に平行な方向（水平方向）に可動である。可動電極 22 が水

平方向に動くことにより、可動電極 2 2 と隣接する固定電極 2 1 との間の距離が変化し、可動電極 2 2 と隣接する固定電極 2 1 との間のキャパシタンスが変化する。キャパシタンスの変化を検出することで、例えば、加速度を求めることができる。

【 0 0 1 4 】

可動電極 2 2 には、大きなパターン面積を有するマス構成部 2 3 が接続されている。具体的には、可動電極 2 2 とマス構成部 2 3 とは一体に形成されている。マス構成部 2 3 には一対のバネ部 2 4 が接続されており、一対のバネ部 2 4 には一対のアンカー部 2 5 が接続されている。

【 0 0 1 5 】

可変キャパシタ 2 0 は、保護膜（薄膜キャップ）3 0 によって覆われており、保護膜 3 0 の内側にはキャビティ 4 0 が形成されている。保護膜 3 0 は、複数の穴 h 1 が設けられた第 1 の保護層 3 1 と、第 1 の保護層 3 1 上に設けられ且つ穴 h 1 を塞ぐ第 2 の保護層 3 2 とを含んでいる。

【 0 0 1 6 】

第 1 の保護層 3 1 は、シリコン（S i）及びゲルマニウム（G e）を含有する材料で形成されており、下層部分 3 1 a 及び上層部分 3 1 b を含んでいる。したがって、下層部分 3 1 a 及び上層部分 3 1 b いずれも、シリコン（S i）及びゲルマニウム（G e）を含有する材料で形成されている。具体的には、第 1 の保護層 3 1（下層部分 3 1 a 及び上層部分 3 1 b）は、S i G e で形成されている。第 2 の保護層 3 2 には、例えば、共晶系材料膜或いはシリコン窒化膜等を用いることが可能である。

【 0 0 1 7 】

各穴 h 1 は、下地領域 1 0 の主面に対して平行な方向に延伸している。また、各穴 h 1 の内面は、下地領域 1 0 と第 1 の保護層 3 1 とによって規定されている。すなわち、各穴 h 1 は、下地領域 1 0 と第 1 の保護層 3 1 とによって囲まれている。上述した穴 h 1 は、後述する犠牲層を除去する際に、エッチングガスを供給するため及びエッチングガスを排出するために用いられる。穴 h 1 の高さ（下地領域 1 0 の主面に対して垂直な方向の高さ、穴 h 1 の下面と上面との間の距離）は 0 . 0 5 μ m から 0 . 5 μ m の範囲であり、穴 h 1 の長さ（下地領域 1 0 の主面に対して平行な方向の長さ）は 5 μ m 以上である。

【 0 0 1 8 】

次に、本実施形態に係る電子装置の製造方法を説明する。図 3 ～図 9 は、本実施形態に係る電子装置の製造方法を模式的に示した断面図である。

【 0 0 1 9 】

まず、図 3 に示すように、下地領域 1 0 上に、p 型不純物を含有したポリ S i G e 層のパターン 9 1 を形成する。

【 0 0 2 0 】

次に、図 4 に示すように、下地領域 1 0 上に第 1 の犠牲層 9 2 を形成する。具体的には、全面にシリコン酸化膜を形成した後、CMP（chemical mechanical polishing）によって平坦化処理を行う。その結果、シリコン酸化膜で形成された第 1 の犠牲層 9 2 のパターンが得られる。

【 0 0 2 1 】

次に、図 5 に示すように、ポリ S i G e 層パターン 9 1 上及び第 1 の犠牲層 9 2 上に、p 型不純物を含有したポリ S i G e 層 9 3 を形成する。さらに、ポリ S i G e 層 9 3 上にシリコン酸化膜パターン 9 4 を形成する。

【 0 0 2 2 】

次に、図 6 に示すように、シリコン酸化膜パターン 9 4 をマスクとして用いて、ポリ S i G e 層 9 3 を R I E（reactive ion etching）によってエッチングする。その結果、固定電極 2 1、可動電極 2 2、バネ部 2 4、アンカー部 2 5、及び第 1 の保護層 3 1 の下層部分 3 1 a が形成される。固定電極 2 1、可動電極 2 2、バネ部 2 4 及びアンカー部 2 5 によって、可変キャパシタ 2 0 が構成される。

【 0 0 2 3 】

次に、図7に示すように、固定電極21、可動電極22、バネ部24、アンカー部25、及び第1の保護層31の下層部分31aが形成されていない領域のスペースを埋めるように、第2の犠牲層95を形成する。具体的には、第2の犠牲層95として、シリコン酸化膜を用いる。

【0024】

次に、図8に示すように、第1の保護層31の下層部分31a上及び第2の犠牲層95上に、第1の保護層31の上層部分31bのパターンを形成する。具体的には、上層部分31bとして、ポリSiGeを用いる。上層部分31bとして、ポリSiGeの代わりに、アモルファスSi、アモルファスSiC、SiN等を用いてもよい。

【0025】

以上のようにして、下地領域10上に、可変キャパシタ(素子部)20と、可変キャパシタ20を覆う第1の保護層31と、下地領域10上(下地領域10と第1の保護層31との間、下地領域10と可動電極22との間、等)に設けられた第1の犠牲層92と、第1の保護層31の内側に設けられた第2の犠牲層95と、を含む構造が形成される。

【0026】

次に、図9に示すように、第1の犠牲層92及び第2の犠牲層95を除去する。第1の犠牲層92及び第2の犠牲層95は、いずれもシリコン酸化膜で形成されているため、同一のエッチング工程で除去することが可能である。第1の犠牲層92を除去することで、下地領域10と第1の保護層31とによって規定される穴h1が形成され、且つ下地領域10と可動電極22との間にスペースが形成される。また、第2の犠牲層95を除去することで、第1の保護層31の内側にキャビティ40が形成される。

【0027】

その後、図1に示すように、第1の保護層31上に第2の保護層32を形成する。第1の保護層31に設けられた穴h1は、第2の保護層32によって塞がれる。

【0028】

以上のように、本実施形態では、下地領域10と第1の保護層31との間に形成された第1の犠牲層92を除去することで、第1の保護層31の側面に穴h1が形成される。そのため、穴h1の大きさ(穴h1の高さ)を第1の犠牲層92の厚さによって規定することができ、面積の小さい、特に幅の狭い微細な穴h1を得ることができる。仮に、第1の保護層31の側面ではなく、第1の保護層31の上面に穴を形成する場合には、パターンニングによって穴を形成する必要がある、面積の小さい微細な穴を形成することは難しい。本実施形態では、上述したように、第1の保護層31の側面に面積の小さい、特に幅の狭い微細な穴h1を形成することが可能である。そのため、第2の保護層32によって穴h1を封止する際に、少ない封止量で高真空封止を行うことができ、MEMS技術を用いた高性能の電子装置を得ることができる。

【0029】

また、本実施形態では、第1の保護層31の側面に複数の穴h1を設けているため、第1の犠牲層92及び第2の犠牲層95をエッチングによって除去する際に、エッチング生成物を第1の保護層31の内側から容易に除去することができる。また、複数の穴h1を設けているため、第1の保護層31の応力を緩和することができ、第1の保護層31の強度を増加させることが可能である。

【0030】

図10は、第2の保護層32によって穴h1を封止したときの第1の構成例を模式的に示した断面図である。例えば、第2の保護層32をスパッタリングによって形成する場合には、図10に示すように、第2の保護層32は穴h1の内側にはほとんど形成されない。なお、第2の保護層32をスパッタリングによって形成する場合には、第2の保護層32の材料として、Si、SiGe、SiC、SiO、SiN、等を用いることが可能である。

【0031】

図11は、第2の保護層32によって穴h1を封止したときの第2の構成例を模式的に

示した断面図である。例えば、第2の保護層32をリフローによって形成する場合には、図11に示すように、第2の保護層32は穴h1の内側にも形成される。なお、第2の保護層32をリフローによって形成する場合には、第2の保護層32の材料として、Cu、Al、Ti等を用いることができる。

【0032】

図12及び図13は、穴h1の内側に柱状部50を設けたときの、第1の構成例を模式的に示した図である。図12及び図13はそれぞれ、平面図及び断面図である。柱状部50は、穴h1の下面と上面との間に設けられており、穴h1の下面及び上面に接触している。本構成例では、2つの柱状部50が、穴h1の延伸方向に平行な方向に配列されている。

【0033】

図14は、穴h1の内部に柱状部50を設けたときの、第2の構成例を模式的に示した平面図である。本構成例でも、柱状部50は、穴h1の下面と上面との間に設けられており、穴h1の下面及び上面に接触している。また、本構成例では、2つの柱状部50が、穴h1の延伸方向に垂直な方向に配列されている。

【0034】

上述したように、穴h1の内部に柱状部50を設けることにより、穴h1の強度を増加させることができる。

【0035】

図15、図16及び図17はそれぞれ、穴h1の第1、第2及び第3の変更例の構成を模式的に示した平面図である。上述した実施形態では、穴h1の延伸方向において穴h1の形状及び大きさ(面積)は一定であるが、図15、図16及び図17に示した第1、第2及び第3の変更例では、穴h1の延伸方向において穴h1の形状及び大きさ(面積)の少なくとも一方が変化している。すなわち、穴h1の延伸方向において穴h1の断面の形状及び大きさ(面積)の少なくとも一方が変化している。

【0036】

図15に示した穴h1の第1の変更例では、穴h1の延伸方向の中央部で穴h1の形状が変化し且つ穴h1の大きさ(面積)が大きくなっている。図16に示した穴h1の第2の変更例では、第1の保護層31の外表面側から内表面側に向かって穴h1の大きさ(面積)が増加している。図17に示した穴h1の第3の変更例では、第1の保護層31の外表面側から内表面側に向かって穴h1の大きさ(面積)が減少している。

【0037】

上述したように、穴h1の延伸方向において穴h1の形状及び大きさの少なくとも一方を変化させることにより、第2の保護層32が必要以上に穴h1の奥深くまで形成されることを抑制することができる。特に、第2の保護層32をリフローによって形成する場合には、上述したような穴h1の構成は有効である。

【0038】

図18は、第1の実施形態の変更例に係る電子装置の構成を模式的に示した断面図である。

【0039】

上述した実施形態では、穴h1を第1の保護層31と下地領域10との間に設けていたが、本変更例では、穴h1に加えてさらに、複数の穴h2を第1の保護層31に設けている。各穴h2は、下地領域10の主面に対して平行な方向に延伸している。穴h2は、第1の保護層31の下層部分31aと上層部分31bとの間に設けられており、第1の保護層31によって囲まれている。したがって、穴h2の内面は、第1の保護層31のみによって規定されている。

【0040】

このように、穴h1に加えて穴h1とは異なる高さに穴h2を設けることにより、第1の犠牲層92及び第2の犠牲層95を、第1の保護層31の内側からより容易に除去することが可能となる。

【0041】

なお、上述したような穴h2を第1の保護層31に設ける場合には、穴h1を設けないようにしてもよい。

【0042】

(実施形態2)

次に、第2の実施形態に係る電子装置について説明する。なお、基本的な事項は第1の実施形態と同様であり、第1の実施形態で説明した事項の説明は省略する。

【0043】

図19は、第2の実施形態に係る電子装置の構成を模式的に示した断面図である。第1の実施形態で説明した構成要素に対応する構成要素には同一の参照番号を付し、それらの説明は省略する。

【0044】

本実施形態では、保護膜30の第1の保護層31が、シリコン(Si)及びゲルマニウム(Ge)を含有する材料で形成された下層部分31aと、シリコン(Si)及びゲルマニウム(Ge)を含有する材料で形成された上層部分31bと、下層部分31aと上層部分31bとの間に介在し且つシリサイド層及びアモルファス金属層の少なくとも一方を含む中間層部分31cとを含んでいる。第2の保護層32の基本的な構成及び材料は、第1の実施形態と同様である。また、第1の保護層31の下層部分31aと上層部分31bの基本的な構成及び材料も、第1の実施形態と同様である。ただし、図19に示した構成では、第1の保護層31の上面に犠牲層を除去するための穴h3が設けられている。

【0045】

中間層部分31cに含まれるシリサイド層は、シリコン(Si)と、ニッケル(Ni)及びコバルト(Co)の少なくとも一方とを含有することが好ましい。シリサイド層は、ゲルマニウム(Ge)をさらに含有していてもよい。本実施形態では、シリサイド層として、 $Ni(Si_{1-x}Ge_x)_2$ 或いは $Co(Si_{1-x}Ge_x)_2$ を用いる。

【0046】

中間層部分31cに含まれるアモルファス金属層は、例えば、ニッケル(Ni)及びタンタル(Ta)を含有している。本実施形態では、アモルファス金属層として、アモルファスNiTaを用いる。

【0047】

このような中間層部分31cを設けることにより、下層部分31aと上層部分31bとを強固に接続することができ、保護膜30の内側を確実に高真空状態に維持することができる。以下、説明を加える。

【0048】

第1の実施形態で説明したことからわかるように、第1の保護層31の下層部分31aと上層部分31bとは異なった工程で形成されるため、下層部分31aと上層部分31bとの密着性が十分に確保できないおそれがある。そのため、保護膜30の内側の高真空状態を維持できなくなるおそれがある。

【0049】

本実施形態では、下層部分31aと上層部分31bとの間に、シリサイド層及びアモルファス金属層の少なくとも一方を含む中間層部分31cを設けることにより、上述したような問題を防止すること可能である。

【0050】

中間層部分31cにシリサイド層が含まれている場合について説明する。シリサイド、特にNiシリサイド及びCoシリサイドは、SiGeの格子定数に近い格子定数を有している。そのため、SiGeで形成された下層部分31aとSiGeで形成された上層部分31bとの間に、上述したようなシリサイド層を含む中間層部分31cを介在させることにより、下層部分31aと中間層部分31cとの格子定数差、及び上層部分31bと中間層部分31cとの格子定数差を小さくすることができ、下層部分31aと上層部分31bとを効果的に接続することができる。

【0051】

中間層部分31cにアモルファス金属層が含まれている場合について説明する。下層部分31a及び上層部分31bに用いるSiGeは結晶性を有している。そのため、中間層部分31cが、結晶性を有し且つSiGeの格子定数と大きく異なる格子定数を有していると、中間層部分31cによって下層部分31aと上層部分31bとを効果的に接続することが難しくなる。アモルファス金属層は、結晶性を有していないため、上述したような問題が生じることはなく、中間層部分31cによって下層部分31aと上層部分31bとを効果的に接続することができる。

【0052】

図20は、第1の保護層31（特に、中間層部分31c）の第1の構成例を模式的に示した断面図である。本構成例では、中間層部分31cが単一の層で形成されている。すなわち、本構成例では、中間層部分31cが、上述したシリサイド層及び上述したアモルファス金属層のいずれか一方で形成されている。

【0053】

図21は、第1の保護層31（特に、中間層部分31c）の第2の構成例を模式的に示した断面図である。本構成例では、中間層部分31cが、2つの層31c1及び31c2で形成されている。すなわち、本構成例では、中間層部分31cが、上述したシリサイド層及び上述したアモルファス金属層の2層によって形成されている。

【0054】

図21は、第1の保護層31（特に、中間層部分31c）の第3の構成例を模式的に示した断面図である。本構成例では、中間層部分31cが3つの層31c1、31c2及び31c3で形成されている。具体的には、上述したシリサイド層で形成された層31c1及び層31c3間に上述したアモルファス金属層で形成された層31c2が設けられていてもよいし、上述したアモルファス金属層で形成された層31c1及び層31c3間に上述したシリサイド層で形成された31c2が設けられていてもよい。

【0055】

なお、中間層部分31cに含まれるシリサイド層の層数及びアモルファス金属層の層数を、さらに増やすようにしてもよい。

【0056】

以上のように、本実施形態によれば、第1の保護層31の下層部分31aと上層部分31bとの間に、シリサイド層及びアモルファス金属層の少なくとも一方を含む中間層部分31cを設けることにより、中間層部分31cによって下層部分31aと上層部分31bとを強固に接続することができ、保護膜30の内側の高真空状態を確実に維持することが可能である。

【0057】

図23は、第2の実施形態の変更例に係る電子装置の構成を模式的に示した断面図である。上述した実施形態の構成（図19に示した構成）では、第1の保護層31の上面に犠牲層を除去するための穴h3が設けられているが、図23に示した変更例では、第1の実施形態と同様に、第1の保護層31の側面に犠牲層を除去するための穴h1が設けられている。すなわち、本実施形態でも、犠牲層を除去するために、第1の実施形態で説明した穴と同様の穴を設けてもよい。

【0058】

このような構成を採用することにより、第1の実施形態で得られる効果及び第2の実施形態効果で得られる効果の両方の効果を得ることができる。

【0059】

なお、上述した実施形態では、可動部分を有する素子部として可変キャパシタを採用したが、可動部分を有し且つMEMS技術を用いて形成された素子であれば、可変キャパシタ以外の素子を採用することも可能である。

【0060】

以下、上述した実施形態の内容について付記する。

【 0 0 6 1 】

[付記 1]

下地領域と、
前記下地領域上に設けられ、可動部分を有する素子部と、
前記素子部を覆い、その内側にキャビティを形成する保護膜と、
を備え、
前記保護膜は、前記下地領域の主面に対して平行な方向に延伸した穴が設けられた第 1 の保護層と、前記第 1 の保護層上に設けられ且つ前記穴を塞ぐ第 2 の保護層とを含む
ことを特徴とする電子装置。

【 0 0 6 2 】

[付記 2]

前記穴の内面は、前記下地領域と前記第 1 の保護層とによって規定されている
ことを特徴とする付記 1 に記載の電子装置。

【 0 0 6 3 】

[付記 3]

前記穴の内面は、前記第 1 の保護層のみによって規定されている
ことを特徴とする付記 1 に記載の電子装置。

【 0 0 6 4 】

[付記 4]

前記第 1 の保護層には、前記下地領域の主面に対して平行な方向に延伸した第 2 の穴が
さらに設けられている
ことを特徴とする付記 1 に記載の電子装置。

【 0 0 6 5 】

[付記 5]

前記穴の下面と上面との間に設けられた柱状部をさらに備える
ことを特徴とする付記 1 に記載の電子装置。

【 0 0 6 6 】

[付記 6]

前記穴は、前記穴の延伸方向において形状及び大きさの少なくとも一方が変化している
ことを特徴とする付記 1 に記載の電子装置。

【 0 0 6 7 】

[付記 7]

前記第 1 の保護層は、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成されている
ことを特徴とする付記 1 に記載の電子装置。

【 0 0 6 8 】

[付記 8]

前記第 1 の保護層は、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成された下層部分と、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成された上層部分と、前記下層部分と前記上層部分との間に介在し且つシリサイド層及びアモルファス金属層の少なくとも一方を含む中間層部分とを含む
ことを特徴とする付記 1 に記載の電子装置。

【 0 0 6 9 】

[付記 9]

下地領域と、
前記下地領域上に設けられ、可動部分を有する素子部と、
前記素子部を覆い、その内側にキャビティを形成する保護膜と、
を備え、
前記保護膜は、穴が設けられた第 1 の保護層と、前記第 1 の保護層上に設けられ且つ前記穴を塞ぐ第 2 の保護層とを含み、

前記穴の内面は、前記下地領域と前記第 1 の保護層とによって規定されていることを特徴とする電子装置。

【 0 0 7 0 】

[付記 1 0]

前記第 1 の保護層には、第 2 の穴がさらに設けられ、
前記第 2 の穴の内面は、前記下地領域と前記第 1 の保護層とによって規定されていることを特徴とする付記 9 に記載の電子装置。

【 0 0 7 1 】

[付記 1 1]

前記穴の下面と上面との間に設けられた柱状部をさらに備えることを特徴とする付記 9 に記載の電子装置。

【 0 0 7 2 】

[付記 1 2]

前記穴は、前記穴の延伸方向において形状及び大きさの少なくとも一方が変化していることを特徴とする付記 9 に記載の電子装置。

【 0 0 7 3 】

[付記 1 3]

前記第 1 の保護層は、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成されている

ことを特徴とする付記 9 に記載の電子装置。

【 0 0 7 4 】

[付記 1 4]

前記第 1 の保護層は、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成された下層部分と、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成された上層部分と、前記下層部分と前記上層部分との間に介在し且つシリサイド層及びアモルファス金属層の少なくとも一方を含む中間層部分とを含む

ことを特徴とする付記 9 に記載の電子装置。

【 0 0 7 5 】

[付記 1 5]

下地領域と、
前記下地領域上に設けられ、可動部分を有する素子部と、
前記素子部を覆い、その内側にキャビティを形成する保護膜と、
を備え、

前記保護膜は、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成された下層部分と、シリコン (S i) 及びゲルマニウム (G e) を含有する材料で形成された上層部分と、前記下層部分と前記上層部分との間に介在し且つシリサイド層及びアモルファス金属層の少なくとも一方を含む中間層部分とを含む第 1 の保護層を含む

ことを特徴とする電子装置。

【 0 0 7 6 】

[付記 1 6]

前記シリサイド層は、シリコン (S i) と、ニッケル (N i) 及びコバルト (C o) の少なくとも一方とを含有する

ことを特徴とする付記 1 5 に記載の電子装置。

【 0 0 7 7 】

[付記 1 7]

前記シリサイド層は、ゲルマニウム (G e) をさらに含有することを特徴とする付記 1 5 に記載の電子装置。

【 0 0 7 8 】

[付記 1 8]

前記アモルファス金属層は、ニッケル (N i) 及びタンタル (T a) を含有する

ことを特徴とする付記 1 5 に記載の電子装置。

【0079】

[付記 1 9]

前記第 1 の保護層には、穴が設けられている
ことを特徴とする付記 1 5 に記載の電子装置。

【0080】

[付記 2 0]

前記保護膜は、前記第 1 の保護層上に設けられ且つ前記穴を塞ぐ第 2 の保護層をさらに含む

ことを特徴とする付記 1 5 に記載の電子装置。

【0081】

[付記 2 1]

下地領域上に、可動部分を有する素子部と、前記素子部を覆う第 1 の保護層と、前記下地領域と前記第 1 の保護層との間に介在する第 1 の犠牲層と、前記第 1 の保護層の内側に設けられた第 2 の犠牲層と、を含む構造を形成する工程と、

前記第 1 の犠牲層を除去して、前記下地領域と前記第 1 の保護層とによって規定される穴を形成する工程と、

前記第 2 の犠牲層を除去して、前記第 1 の保護層の内側にキャビティを形成する工程と

、
前記第 1 の保護層上に前記穴を塞ぐ第 2 の保護層を形成する工程と、
を備えることを特徴とする電子装置の製造方法。

【0082】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

。

【符号の説明】

【0083】

1 0 ... 下地領域	1 1 ... 半導体基板	1 2 ... 絶縁領域
1 3 ... MOS トランジスタ	1 4 ... 配線	
1 5 ... 層間絶縁膜	1 6 ... 下地絶縁膜	
2 0 ... 可変キャパシタ	2 1 ... 固定電極	2 2 ... 可動電極
2 3 ... マス構成部	2 4 ... バネ部	2 5 ... アンカー部
3 0 ... 保護膜	3 1 ... 第 1 の保護層	
3 1 a ... 下層部分	3 1 b ... 上層部分	3 1 c ... 中間層部分
3 2 ... 第 2 の保護層		
4 0 ... キャビティ	5 0 ... 柱状部	
9 1 ... ポリ Si Ge 層パターン	9 2 ... 第 1 の犠牲層	
9 3 ... ポリ Si Ge 層	9 4 ... シリコン酸化膜パターン	
9 5 ... 第 2 の犠牲層	h 1、h 2、h 3 ... 穴	

【書類名】特許請求の範囲

【請求項 1】

下地領域と、
前記下地領域上に設けられ、可動部分を有する素子部と、
前記素子部を覆い、その内側にキャビティを形成する保護膜と、
を備え、
前記保護膜は、前記下地領域の主面に対して平行な方向に延伸した穴が設けられた第 1 の保護層と、前記第 1 の保護層上に設けられ且つ前記穴を塞ぐ第 2 の保護層とを含む
ことを特徴とする電子装置。

【請求項 2】

下地領域と、
前記下地領域上に設けられ、可動部分を有する素子部と、
前記素子部を覆い、その内側にキャビティを形成する保護膜と、
を備え、
前記保護膜は、穴が設けられた第 1 の保護層と、前記第 1 の保護層上に設けられ且つ前記穴を塞ぐ第 2 の保護層とを含み、
前記穴の内面は、前記下地領域と前記第 1 の保護層とによって規定されている
ことを特徴とする電子装置。

【請求項 3】

前記穴の下面と上面との間に設けられた柱状部をさらに備える
ことを特徴とする請求項 1 又は 2 に記載の電子装置。

【請求項 4】

前記穴は、前記穴の延伸方向において形状及び大きさの少なくとも一方が変化している
ことを特徴とする請求項 1 又は 2 に記載の電子装置。

【請求項 5】

下地領域と、
前記下地領域上に設けられ、可動部分を有する素子部と、
前記素子部を覆い、その内側にキャビティを形成する保護膜と、
を備え、
前記保護膜は、シリコン (Si) 及びゲルマニウム (Ge) を含有する材料で形成された下層部分と、シリコン (Si) 及びゲルマニウム (Ge) を含有する材料で形成された上層部分と、前記下層部分と前記上層部分との間に介在し且つシリサイド層及びアモルファス金属層の少なくとも一方を含む中間層部分とを含む第 1 の保護層を含む
ことを特徴とする電子装置。

【請求項 6】

下地領域上に、可動部分を有する素子部と、前記素子部を覆う第 1 の保護層と、前記下地領域と前記第 1 の保護層との間に介在する第 1 の犠牲層と、前記第 1 の保護層の内側に設けられた第 2 の犠牲層と、を含む構造を形成する工程と、
前記第 1 の犠牲層を除去して、前記下地領域と前記第 1 の保護層とによって規定される穴を形成する工程と、
前記第 2 の犠牲層を除去して、前記第 1 の保護層の内側にキャビティを形成する工程と、
、
前記第 1 の保護層上に前記穴を塞ぐ第 2 の保護層を形成する工程と、
を備えることを特徴とする電子装置の製造方法。

【書類名】要約書

【要約】

【課題】適切な保護膜を有する電子装置を提供する。

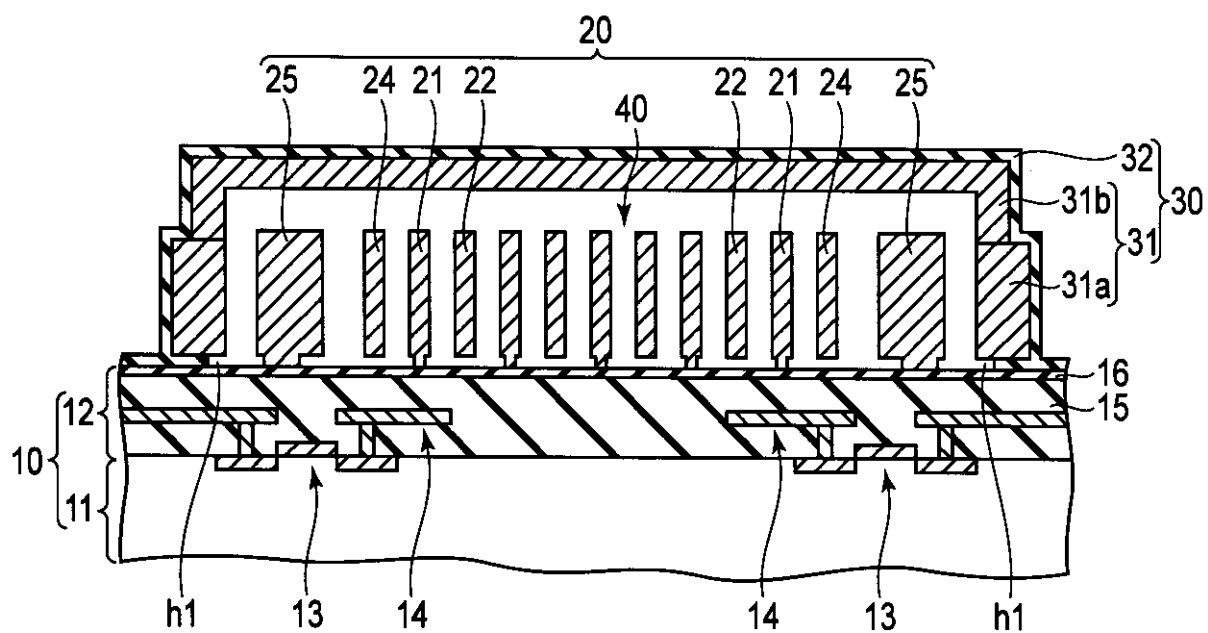
【解決手段】実施形態に係る電子装置は、下地領域10と、下地領域上に設けられ、可動部分を有する素子部20と、素子部を覆い、その内側にキャビティ40を形成する保護膜30とを備え、保護膜は、下地領域の主面に対して平行な方向に延伸した穴h1が設けられた第1の保護層31と、第1の保護層上に設けられ且つ穴を塞ぐ第2の保護層32とを含む。

【選択図】図1

【書類名】図面

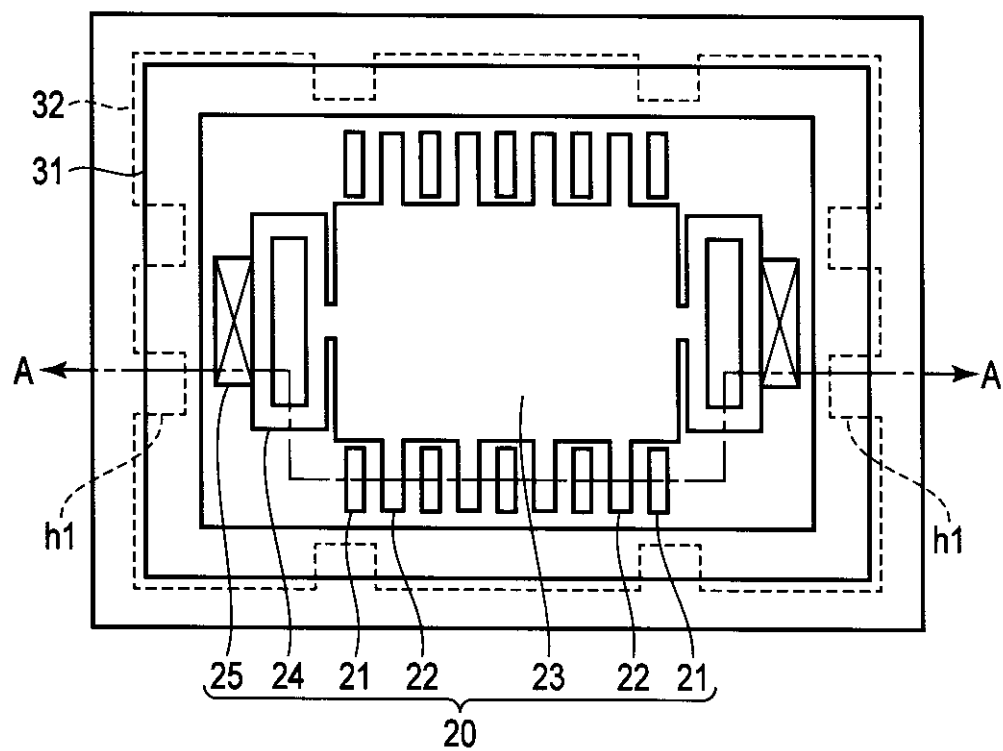
【図 1】

图 1



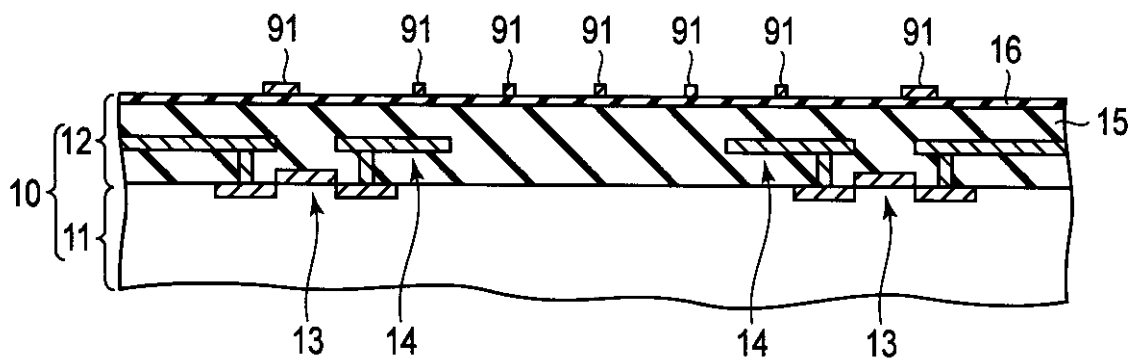
【図 2】

图 2



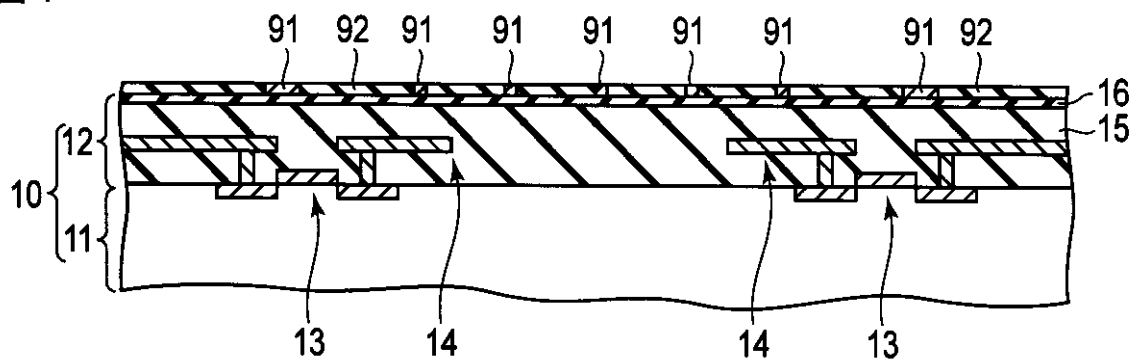
【図 3】

図 3



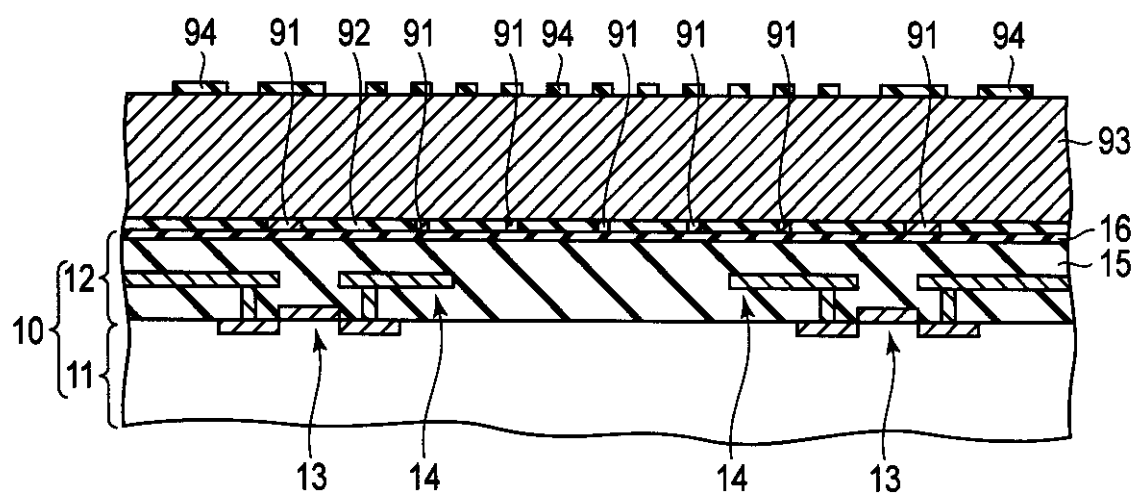
【図 4】

図 4



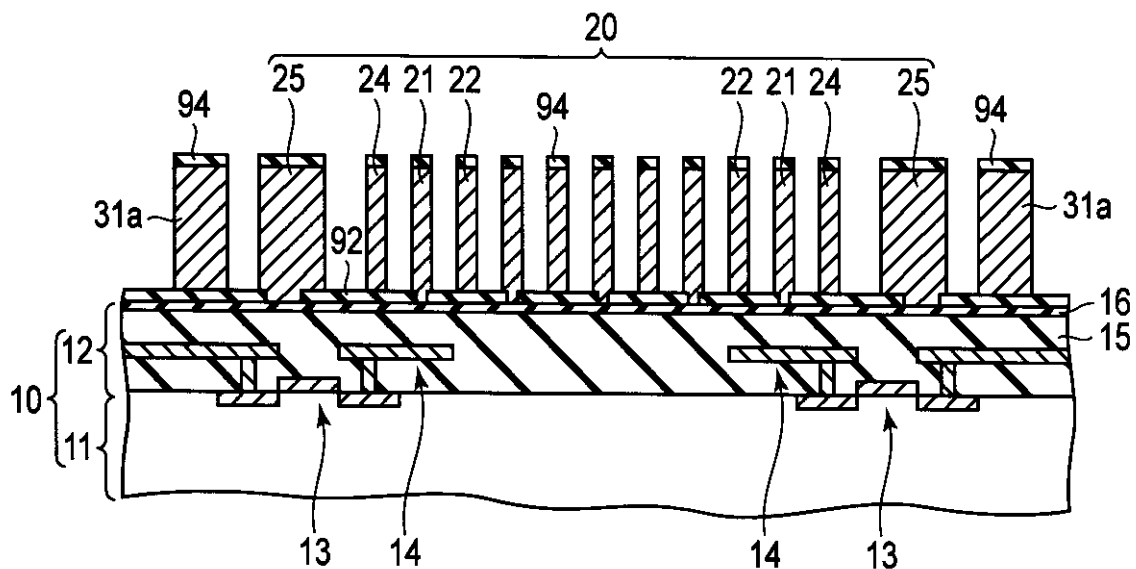
【図 5】

図 5



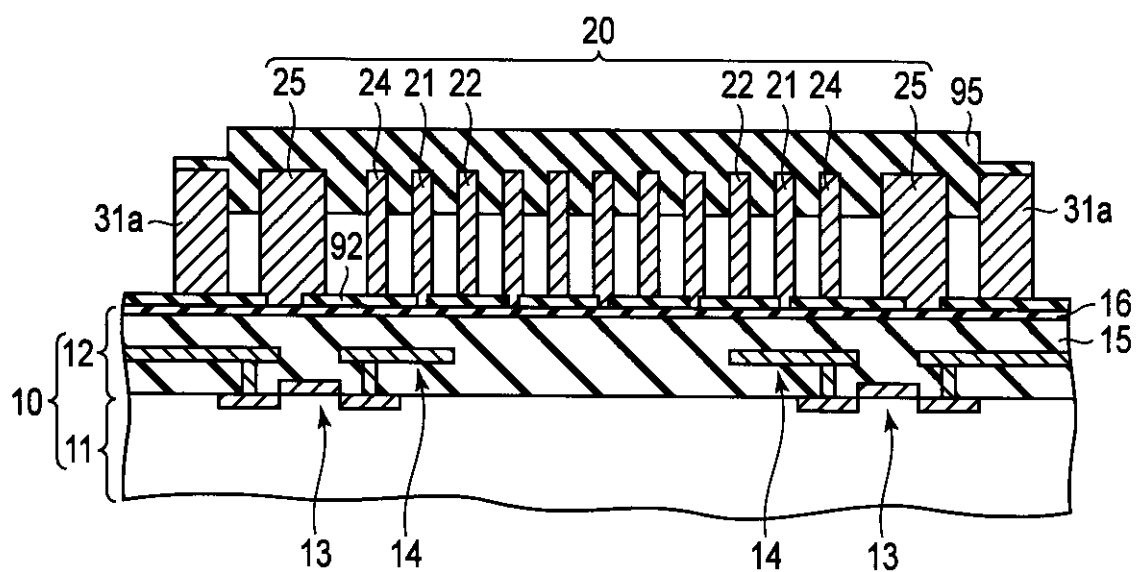
【図 6】

图 6



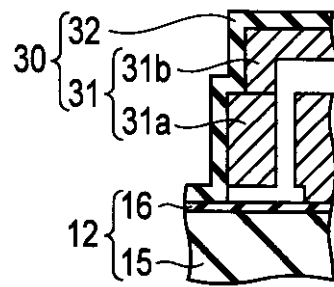
【圖 7】

图 7



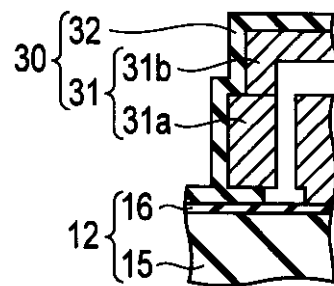
【図 1 0】

図 10



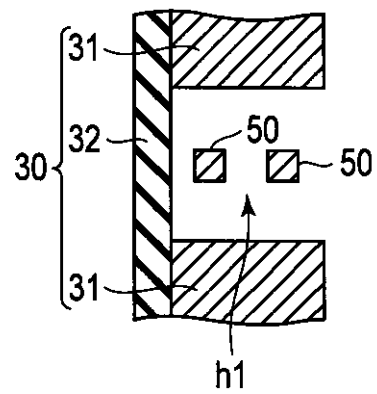
【図 1 1】

図 11



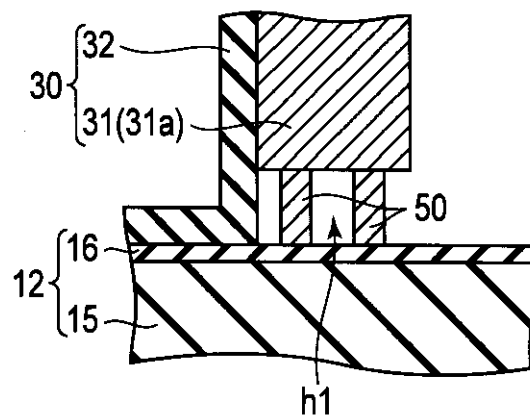
【図 1 2】

図 12



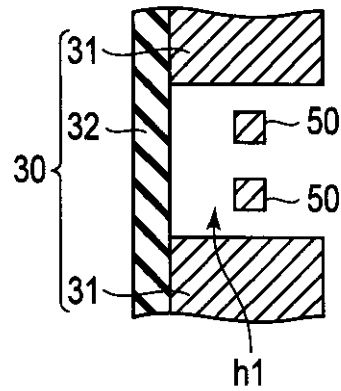
【図 1 3】

図 13



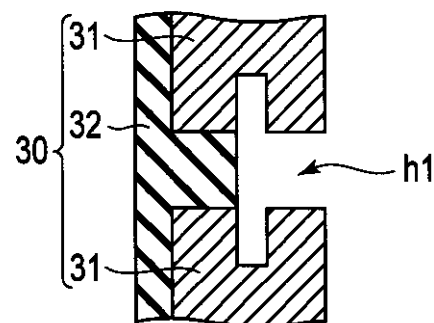
【図 1 4】

図 14



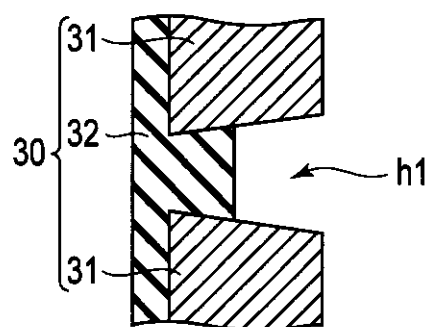
【図 1 5】

図 15



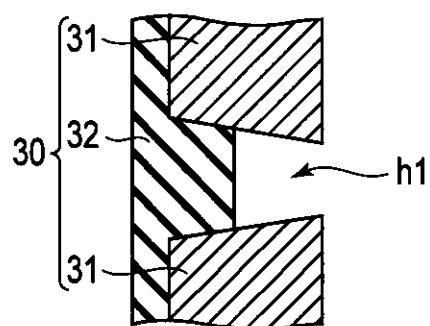
【図 1 6】

図 16



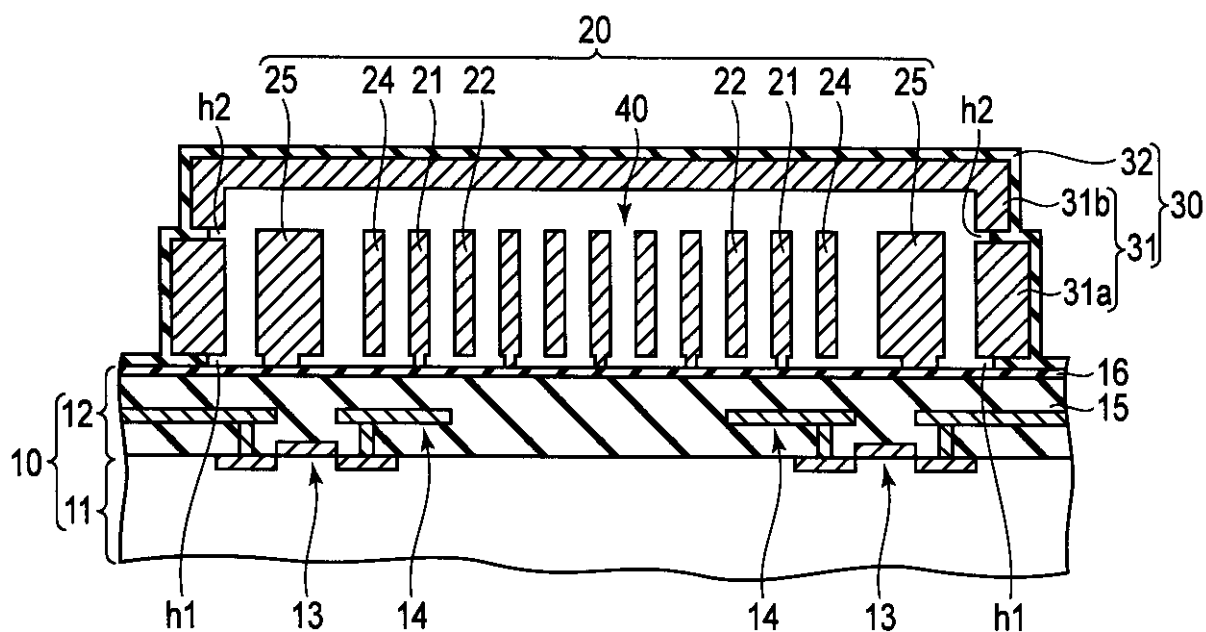
【図 1 7】

図 17



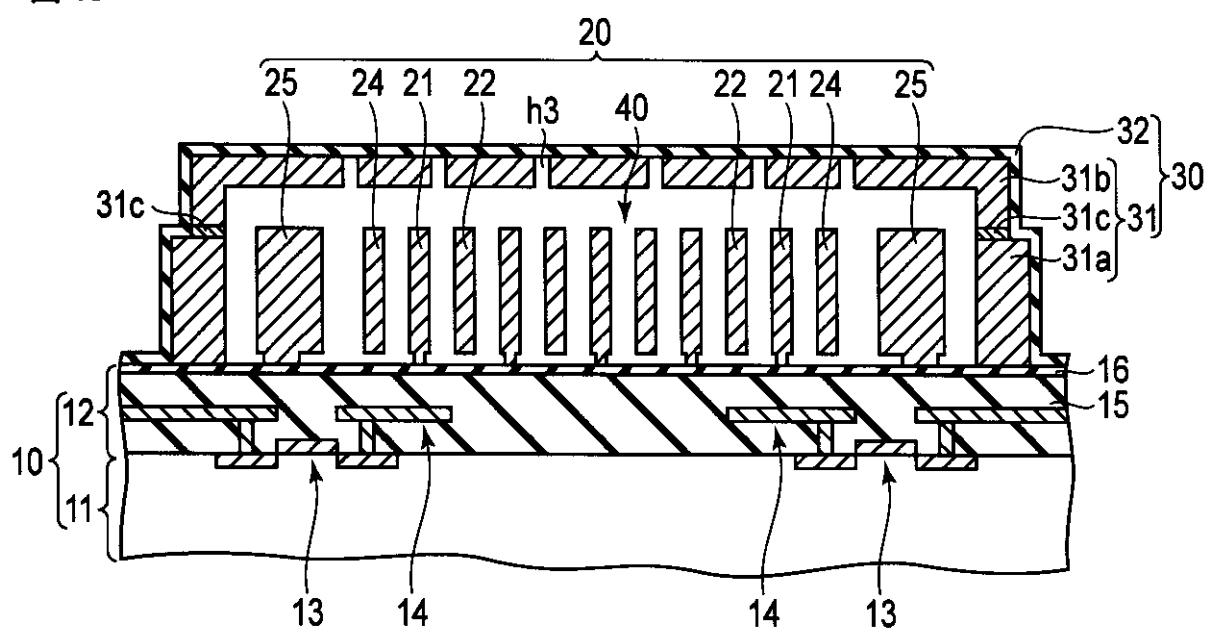
【圖 18】

图 18



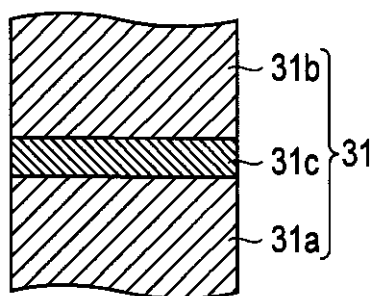
【圖 19】

图 19



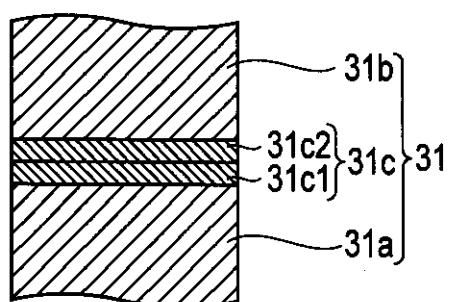
【図 2 0】

図 20



【図 2 1】

図 21



【図 2 2】

図 22

