【書類名】明細書

【発明の名称】半導体装置

【技術分野】

[0001]

本発明の実施形態は、半導体装置に関する。

【背景技術】

[0002]

ショットキーバリアダイオード(SBD)やSBDの一種のJBS(Junction Barrier Schottky diode)では、順方向のサージ電流対策として、素子領域内にPiNダイオードを設ける場合がある。素子領域内にPiNダイオード部を設けることで、PiNダイオード部の伝導度変調を利用して大きなサージ電流を流すことを可能としている。

[0003]

また、SBDやJBSでは、逆バイアス時の素子領域の端部の電界強度を緩和し、素子破壊を抑制するために、素子領域の周囲の終端領域に終端構造を設ける。終端構造は、例えば、リサーフやガードリングである。

[0004]

逆バイアス時の素子破壊を抑制する観点から、素子領域のジャンクション破壊耐圧を終端構造のジャンクション破壊耐圧よりも低くすることが望ましい。

【先行技術文献】

【特許文献】

[0005]

【特許文献1】特開2013-115394号公報

【発明の概要】

【発明が解決しようとする課題】

[0006]

本発明が解決しようとする課題は、逆バイアス時の素子破壊の抑制を可能とする半導体装置を提供することにある。

【課題を解決するための手段】

[0007]

実施形態の半導体装置は、第1の面と第2の面を有する半導体層の一部である素子領域と、前記半導体層の一部であり、前記素子領域を囲む終端領域と、前記第1の面に設けられた第1の電極と、前記第2の面に設けられた第2の電極と、前記半導体層内に設けられ、一部が前記第1の電極と接する第1導電型の第1の半導体領域と、前記素子領域内の前記第1の半導体領域と前記第1の電極との間に設けられた第2導電型の第2の半導体領域と、前記第2の半導体領域よりも第2導電型の不純物濃度の高い第2導電型の第3の半導体領域と、前記終端領域内の前記第1の半導体領域と前記第1の面との間に設けられ、前記第1の電極と電気的に接続され、前記第2の面との間の距離が、前記第2の面と前記第2の半導体領域との距離よりも大きい第2導電型の第4の半導体領域と、を備える。

【図面の簡単な説明】

[0008]

- 【図1】第1の実施形態の半導体装置の模式断面図。
- 【図2】第1の実施形態の半導体装置の模式上面図。
- 【図3】比較形態の半導体装置の模式断面図。
- 【図4】第2の実施形態の半導体装置の模式断面図。

【発明を実施するための形態】

[0009]

以下、図面を参照しつつ本発明の実施形態を説明する。なお、以下の説明では、同一の

また、以下の説明において、 n^+ 、n、 n^- 及び、 p^+ 、p、 p^- の表記は、各導電型 における不純物濃度の相対的な高低を表す。すなわちn+はnよりもn型の不純物濃度が 相対的に高く、n 一はn よりもn 型の不純物濃度が相対的に低いことを示す。また、p + はpよりもp型の不純物濃度が相対的に高く、p一はpよりもp型の不純物濃度が相対的 に低いことを示す。なお、n+型、n-型を単にn型、p+型、p-型を単にp型と記載 する場合もある。

[0011]

不純物濃度は、例えば、SIMS(Secondary Ion Mass trometry)により測定することが可能である。また、不純物濃度の相対的な高低 は、例えば、SCM (Scanning Capacitance Microscop y) で求められるキャリア濃度の高低から判断することも可能である。また、不純物領域 の深さ等の距離は、例えば、SIMSで求めることが可能である。また。不純物領域の深 さ等の距離は、例えば、SCM像とAFM(Atomic Force Microsc оре) 像との合成画像から求めることが可能である。

$[0\ 0\ 1\ 2]$

(第1の実施形態)

本実施形態の半導体装置は、第1の面と第2の面を有する半導体層の一部である素子領 域と、半導体層の一部であり、素子領域を囲む終端領域と、第1の面に設けられた第1の 電極と、第2の面に設けられた第2の電極と、半導体層内に設けられ、一部が第1の電極 と接する第1導電型の第1の半導体領域と、素子領域内の第1の半導体領域と第1の電極 との間に設けられた第2導電型の第2の半導体領域と、第2の半導体領域と第1の電極と の間に設けられ、第1の電極と電気的に接続され、第2の半導体領域よりも第2導電型の 不純物濃度の高い第2導電型の第3の半導体領域と、終端領域内の第1の半導体領域と第 1の面との間に設けられ、第1の電極と電気的に接続され、第2の面との間の距離が、第 2の面と第2の半導体領域との距離よりも大きい第2導電型の第4の半導体領域と、を備 える。

[0013]

本実施形態の半導体装置は、第1の面と第2の面を有する半導体層と、第1の面に設け られた第1の電極と、第2の面に設けられた第2の電極と、半導体層内に設けられ、一部 が第1の電極と接する第1導電型の第1の半導体領域と、第1の半導体領域と第1の電極 との間の半導体層内に設けられた第2導電型の第2の半導体領域と、第2の半導体領域と 第1の電極との間の半導体層内に設けられ、第1の電極と電気的に接続され、第2の半導 体領域よりも第2導電型の不純物濃度の高い第2導電型の第3の半導体領域と、半導体層 内に第2の半導体領域を囲んで設けられ、第1の電極と電気的に接続され、第2の面との 間の距離が、第2の面と第2の半導体領域との距離よりも大きい第2導電型の第4の半導 体領域と、を備える。

[0014]

図1は、本実施形態の半導体装置の模式断面図である。図2は、本実施形態の半導体装 置の模式上面図である。図2は、半導体層の第1の面側の不純物領域を示す。図1は、図 2のA-A'断面に相当する。

[0015]

本実施形態の半導体装置はJBS (Junction Barrier Schott ky diode)である。本実施形態のJBS100は、素子領域に形成されたトレン チの底部にp型領域を設けるトレンチ型JBS100である。

JBS100の半導体層は、素子領域と終端領域を備える。素子領域は、終端領域に囲 まれる。

[0017]

素子領域は、JBS100の順バイアス時に主に電流が流れる領域として機能する。終端領域は、JBS100の逆バイアス時に、素子領域の端部に印加される電界の強度を緩和し、JBS100の素子耐圧を向上させる領域として機能する。

[0018]

JBS100は、SiC層(半導体層)10、アノード電極(第1の電極)12、カソード電極(第2の電極)14、フィールド酸化膜16、シリサイド層30を備える。SiC層10は、第1の面と第2の面を備える。アノード電極12は、SiC層10の第1の面に設けられる。カソード電極14は、SiC層10の第2の面に設けられる。フィールド酸化膜16はSiC層10の第1の面に設けられる。

[0019]

SiC層10は、n+型のカソード領域(第6の半導体領域)18、n-型のドリフト領域(第1の半導体領域)20、p型の第1のアノード領域(第2の半導体領域)22、p+型の第2のアノード領域(第3の半導体領域)24、p-型のリサーフ領域(第4の半導体領域)26、p型領域(第5の半導体領域)28、p型のエッジ領域23、p+型のエッジコンタクト領域25を備える。

[0020]

p型の第1のアノード領域(第2の半導体領域) 22、p+型の第2のアノード領域(第3の半導体領域) 24、及び、p型領域(第5の半導体領域) 28は、素子領域に設けられる。p-型のリサーフ領域(第4の半導体領域) 26は、終端領域に設けられる。

[0021]

SiC層10は、単結晶のSiC(炭化珪素)である。SiC層10は、例えば、4H-SiCである。SiC層10の第1の面が(0001)面に対し0度以上8度以下傾斜した面、第2の面が(000-1)面に対し0度以上8度以下傾斜した面である場合を例に説明する。(000-1)面はシリコン面と称される。(000-1)面はカーボン面と称される。

[0022]

[0023]

n+2のカソード領域 18 は、n 型不純物を含有する。n 型不純物は、例えば、窒素(N)である。n 型不純物の不純物濃度は、例えば、 1×10^{18} 以上 1×10^{21} c m^{-3} 以下である。n+2 のカソード領域 18 のn 型不純物の不純物濃度は、n-2 のドリフト領域 20 のn 型不純物の不純物濃度よりも高い。n-2 のドリフト領域 20 の一部は、アノード電極 12 に接する。

[0024]

n 一型のドリフト領域 2 0 は、S i C層 1 0 内に設けられる。 n 一型のドリフト領域 2 0 は、n +型のカソード領域 1 8 上に設けられる。

[0025]

n 一型のドリフト領域 2 0 は、n 型不純物を含有する。n 型不純物は、例えば、窒素(N)である。n 型不純物の不純物濃度は、例えば、 1×10^{15} 以上 2×10^{16} c m 3 以下である。n 一型のドリフト領域 2 0 の厚さは、例えば、 3μ m以上 30μ m以下である。

[0026]

なお、n+2のカソード領域 18と、n-2のドリフト領域 20との間に、n2不純物の不純物濃度が、n+2のカソード領域 18の不純物濃度と、n-2のドリフト領域 20の不純物濃度との間の濃度のn2のバッファ層(図示せず)が設けられても構わない。

[0.027]

p型の第1のアノード領域22は、SiC層10内に設けられる。p型の第1のアノード領域22は、n 型のドリフト領域20とアノード電極12との間に設けられる。

[0028]

p型の第1のアノード領域22は、第1の面に形成されたトレンチの底部に設けられる。p型の第1のアノード領域22は、例えば、第1の面にトレンチを形成した後、p型不純物をSiC層10にイオン注入することにより形成される。トレンチの深さは、例えば、 0.3μ m以上1. 0μ m以下である。

[0029]

p型の第1のアノード領域22は、例えば、図2に示すようにp+型の第2のアノード領域24を囲むように設けられる。

[0030]

p型の第1のアノード領域22は、p型不純物を含有する。p型不純物は、例えば、アルミニウム(A1)である。p型不純物の不純物濃度は、例えば、 5×10^{16} c m $^{-3}$ 以上 5×10^{18} c m $^{-3}$ 以下である。

[0031]

第1の面を基準とする p型の第1のアノード領域22の深さは、例えば、0.7 μ m以上2.0 μ m以下である。 p型の第1のアノード領域22の幅(図1中の"w1")は、例えば、5.0 μ m以上20.0 μ m以下である。

[0032]

p+2の第2のアノード領域24は、SiC層10内に設けられる。p+2の第2のアノード領域24は、p2の第1のアノード領域22とアノード電極12との間に設けられる。p+2の第2のアノード領域24は、p2の第1のアノード領域22の中に設けられる。p+2の第2のアノード領域24は、p2の第1のアノード領域25。

[0033]

p +型の第2のアノード領域24は、第1の面に形成されたトレンチの底部に設けられる。p +型の第2のアノード領域24は、例えば、第1の面にトレンチを形成した後、トレンチの一部が開口したマスク材をマスクに、p 型不純物をS i C 層 10にイオン注入することにより形成される。トレンチの深さは、例えば、O. 3 μ m以上1. 0 μ m以下である。

[0034]

p +型の第2のアノード領域24は、p 型不純物を含有する。p 型不純物は、例えば、アルミニウム (A1) である。p +型の第2のアノード領域24の不純物濃度は、p 型の第1のアノード領域22の不純物濃度よりも高い。p 型不純物の不純物濃度は、例えば、 1×10^{19} c m $^{-3}$ 以上 1×10^{21} c m $^{-3}$ 以下である。

[0035]

第1の面を基準とする p +型の第2のアノード領域24の深さは、例えば、0.5 μ m 以上1.2 μ m以下である。 p +型の第2のアノード領域24の幅は、例えば、2.0 μ m以上15.0 μ m以下である。

[0036]

p型のエッジ領域 23 は、SiC層10内に設けられる。 p型のエッジ領域 23 は、は、n 一型のドリフト領域 20 とアノード電極 12 との間に設けられる。

[0037]

p型のエッジ領域23は、第1の面に形成されたトレンチの底部に設けられる。p型のエッジ領域23は、例えば、第1の面にトレンチを形成した後、p型不純物をSiC層10にイオン注入することにより形成される。トレンチの深さは、例えば、 0.3μ m以上1.0 μ m以下である。p型のエッジ領域23は、例えば、p型の第1のアノード領域22と同一のプロセスステップで、同時形成される。

[0038]

p型のエッジ領域 2 3 は、例えば、図 2 に示すように素子領域の外周部に環状に設けられる。

[0039]

p型のエッジ領域 23 は、p型不純物を含有する。p型不純物は、例えば、アルミニウム (A1) である。p型不純物の不純物濃度は、例えば、 5×10^{16} c m $^{-3}$ 以上 $5\times$

10¹⁸cm-3以下である。

[0040]

第1の面を基準とする p 型のエッジ領域 23の深さは、例えば、0.7 μ m以上 2.0 μ m以下である。 p 型のエッジ領域 23の深さは、 p 型の第1のアノード領域 22 に等しい。

[0041]

 p^+ 型のエッジコンタクト領域 2 5 は、S i C層 1 0 内に設けられる。 p^+ 型のエッジコンタクト領域 2 5 は、p型のエッジ領域 2 3 とアノード電極 1 2 との間に設けられる。 p^+ 型のエッジコンタクト領域 2 5 は、p型のエッジ領域 2 3 の中に設けられる。 p^+ 型のエッジコンタクト領域 2 5 は、アノード電極 1 2 と電気的に接続される。 p^+ 型のエッジコンタクト領域 2 5 は、例えば、図 2 に示すように素子領域の外周部に環状に設けられる。

[0042]

 p^{+} 型のエッジコンタクト領域 2 5 は、第 1 の面に形成されたトレンチの底部に設けられる。 p^{+} 型のエッジコンタクト領域 2 5 は、例えば、第 1 の面にトレンチを形成した後、トレンチの一部が開口したマスク材をマスクに、 p型不純物を S i C層 1 0 にイオン注入することにより形成される。トレンチの深さは、例えば、 0 . 3 μ m以上 1 . 0 μ m以下である。 p^{+} 型のエッジコンタクト領域 2 5 は、例えば、 p^{+} 型の第 2 のアノード領域 2 4 と同一のプロセスステップで、同時形成される。

[0043]

p +型のエッジコンタクト領域 2 5 は、p 型不純物を含有する。p 型不純物は、例えば、アルミニウム (A 1) である。p +型のエッジコンタクト領域 2 5 の不純物濃度は、p 型のエッジ領域 2 3 の不純物濃度よりも高い。p 型不純物の不純物濃度は、例えば、 $1 \times 10^{19} cm^{-3}$ 以上 $1 \times 10^{21} cm^{-3}$ 以下である。

[0044]

第1の面を基準とする p +型のエッジコンタクト領域 2 5 の深さは、例えば、0. 5μ m以上 1. 2μ m以下である。

$[0\ 0\ 4\ 5]$

p型のリサーフ領域 26 は、SiC層10内に設けられる。 p型のリサーフ領域 26 は、p型の第1のアノード領域 22 とp型領域 28 とを囲んで設けられる。 p型のリサーフ領域 26 は、アノード電極 12 と電気的に接続される。

[0046]

第2の面とp型のリサーフ領域26との距離(図1中の"d2")は、第2の面とp型の第1のアノード領域22との距離(図1中の"d1")よりも大きい。すなわち、d2 > d1である。言い換えれば、第1の面を基準とするp型のリサーフ領域26の深さは、第1の面を基準とする第1のアノード領域22の深さよりも浅い。

[0047]

n+2のカソード領域 18 の厚さは略一定であるため、n+2のカソード領域 18 と p 型のリサーフ領域 26 との距離は、n+2のカソード領域 18 と p 型の第 1 のアノード領域 22 との距離よりも大きい。言い換えれば、n+20のカソード領域 18 と p 型のリサーフ領域 26 との間の n-20 ドリフト領域 200 の厚さは、n+20 カソード領域 18 と p 型の第 10 のアノード領域 22 との間の n-20 ドリフト領域 200 の厚さよりも厚い。

[0048]

p型のリサーフ領域26は、JBS100の耐圧を向上させるための終端構造である。

[0049]

p型のリサーフ領域 2.6 は、p型不純物を含有する。p型不純物は、例えば、アルミニウム (A.1) である。p型不純物の不純物濃度は、例えば、 $1\times10^{1.6}$ c m $^{-3}$ 以上1 $\times10^{1.8}$ c m $^{-3}$ 以下である。

[0050]

p型のリサーフ領域26のp型不純物の不純物濃度は、p型の第1のアノード領域22

、p型のエッジ領域23のp型不純物の不純物濃度よりも低い。

[0051]

複数のp型領域28は、p型のリサーフ領域26に囲まれたSiC層10内に設けられる。p型領域28の幅(図1中の"w2")は、p型の第1のアノード領域22の幅(図1中の"w1")よりも狭い。すなわち、w2<w1である。p型領域28は、アノード電極12と接する。

[0052]

p型領域28は、例えば、図2に示すようにストライプ形状である。

[0053]

第2の面とp型のリサーフ領域26との距離(図1中の"d2")は、第2の面とp型領域28との距離(図1中の"d3")よりも大きい。すなわち、d2>d3である。言い換えれば、第1の面を基準とするp型のリサーフ領域26の深さは、第1の面を基準とするp型領域28の深さよりも浅い。

[0054]

p型領域 2 8 は、p型不純物を含有する。p型不純物は、例えば、アルミニウム(A l)である。p型不純物の不純物濃度は、例えば、 5×10^{16} c m $^{-3}$ 以上 5×10^{18} c m $^{-3}$ 以下である。

[0055]

第1の面を基準とする p 型領域 2 8 の深さは、例えば、 0.7μ m以上 2.0μ m以下である。 p 型領域 2 8 の幅(図 1 中の"w 2")は、例えば、 1.0μ m以上 3.0μ m以下である。 p 型領域 2 8 と p 型領域 2 8 と の間隔は、例えば、 1.0μ m以上 5.0μ m以下である。

[0056]

p型領域 2 8 は、第 1 の面に形成されたトレンチの底部に設けられる。 p型領域 2 8 は、例えば、第 1 の面にトレンチを形成した後、 p型不純物を S i C層 1 0 にイオン注入することにより形成される。トレンチの深さは、例えば、 0 . 3 μ m以上 1 . 0 μ m以下である。

[0057]

例えば、第2の面とp型の第1のアノード領域22との間の距離(図1中の"d1")が、第2の面とp型領域28との距離(図1中の"d3")と略同一である。すなわち、d1=d3である。また、p型の第1のアノード領域22のp型不純物の不純物濃度が、p型領域28のp型不純物の不純物濃度と略同一である。

[0058]

例えば、同一のプロセスステップで、p型領域 28 と、p型の第 1のアノード領域 22 を形成する。例えば、p型領域 28 形成用のトレンチとp型の第 1のアノード領域 22 形成用のトレンチを同時形成する。その後、トレンチの底部にp型不純物をイオン注入し、活性化アニールにより活性化する。

[0059]

このプロセスステップにより、第2の面とp型の第1のアノード領域22との間の距離(図1中の"d1")が、第2の面とp型領域28との距離(図1中の"d3")と略同一になる。また、p型の第1のアノード領域22のp型不純物の不純物濃度が、p型領域28のp型不純物の不純物濃度と略同一になる。

[0060]

シリサイド層 30は、p +型の第 2のアノード領域 24 とアノード電極 12 との間に設けられる。シリサイド層 30 は、例えば、ニッケルシリサイド層、又は、チタンシリサイド層である。シリサイド層 20 の膜厚は、例えば、0.05 μ m以上0.3 μ m以下である。

[0061]

フィールド酸化膜16は、p型のリサーフ領域26上に設けられる。フィールド酸化膜16は、例えば、シリコン酸化膜である。フィールド酸化膜16は、開口部を備える。フ

ィールド酸化膜 16 の膜厚は、例えば、 0.2μ m以上 1.0μ m以下である。

アノード電極12は、フィールド酸化膜16の開口部で、 n ^一型のドリフト領域20、 シリサイド層30、p型領域28に接する。アノード電極12は、p型の第1のアノード 領域22上に設けられたトレンチ及びp型領域28上に設けられたトレンチを埋め込んで いる。言い換えれば、p型の第1のアノード領域22上のアノード電極12の一部が、n ─型のドリフト領域20に挟まれている。また、p型領域28上のアノード電極12の一 部が、n-型のドリフト領域20に挟まれている。

[0063]

アノード電極12は、n-型のドリフト領域20と、第1の面上及びトレンチの側面で 接する。n一型のドリフト領域20とアノード電極12との間のコンタクトは、ショット キーコンタクトである。

[0064]

アノード電極12は金属である。アノード電極12は、例えば、チタン(Ti)とアル ミニウム(A1)の積層膜である。

[0065]

カソード電極14は、n+型のカソード領域18に接して設けられる。カソード電極1 4とn+型のカソード領域18とのコンタクトは、オーミックコンタクトである。

[0066]

カソード電極14は金属である。カソード電極14は、例えば、チタン(Ti)とアル ミニウム(A1)の積層膜である。

[0067]

次に、本実施形態のJBS100の作用及び効果について説明する。

[0068]

図3は、比較形態の半導体装置の模式断面図である。比較形態の半導体装置は、JBS である。比較形態のJBS900は、本実施形態のJBS100と異なり、トレンチを備 えないプレーナ型JBSである。

[0069]

JBS900は、p型の第1のアノード領域22及びp型領域28が、トレンチ底部で はなく、第1の面に設けられる。第2の面とp型のリサーフ領域26との距離(図3中の "d2")は、第2の面とp型の第1のアノード領域22との距離(図3中の"d1") よりも小さい。すなわち、d2<d1である。

[0070]

また、第2の面とp型のリサーフ領域26との距離(図3中の"d2")は、第2の面 とp型領域28との距離(図3中の"d3")よりも小さい。すなわち、d2<d3であ る。

[0071]

JBS900は、n一型のドリフト領域20とp型の第1のアノード領域22との間に 、n型領域32を備える。n型領域32は、n型不純物を含有する。n型不純物は、例え ば、窒素(N)である。n型不純物の不純物濃度は、例えば、1×10¹⁷以上1×10 19 c m − 3以下である。 n 型領域 3 2 の n 型不純物の不純物濃度は、n −型のドリフト 領域20のn型不純物の不純物濃度よりも高い。

[0072]

JBS900は、p型領域28を設けることで、JBS900に逆バイアスが印加され た場合、p型領域28の間のn一型のドリフト領域20が空乏層でピンチオフされる。し たがって、JBS900の逆電流(IR)の低減が可能である。

[0073]

更に、JBS900は、素子領域内にアノード電極12、シリサイド層30、 p ⁺型の 第2のアノード領域24、p型の第1のアノード領域22、n型領域32、n⁻型のドリ フト領域20、カソード電極26で構成されるPiNダイオード部を備える。PiNダイ

オード部を備えることで、順方向の大きなサージ電流を流すことが可能になる。

[0074]

また、JBS900は、PiNダイオード部にn型領域32を設けることで<math>pnジャンクションのプロファイルを急峻にし、<math>PiNダイオード部のジャンクション破壊耐圧を、<math>p型のリサーフ領域26で形成される終端構造のジャンクション破壊耐圧よりも低くしている。

[0075]

したがって、逆バイアス時のジャンクション破壊が、終端構造よりもPiNダイオード部で生じやすくなる。PiNダイオード部では、ジャンクション破壊が、終端構造よりも広い面積領域で生じる。このため、ジャンクション破壊による発熱等が抑制され、素子破壊が抑制される。

[0076]

もっとも、JBS900では、PiNダイオード部のジャンクション破壊耐圧を、<math>p型のリサーフ領域 26 で形成される終端構造のジャンクション破壊耐圧よりも低くするために、n型領域 32 を形成するための追加的なプロセスステップが必要となる。また、n型領域 32 を設けることで、結晶欠陥等に起因する逆バイアス時のPiN ダイオード部のジャンクションリーク電流が増大し、JBS900 の逆電流(IR)が大きくなる恐れがある。

[0077]

また、JBS900では、p型領域28やp型の第1のアノード領域22が素子領域に設けられる。このため、アノード電極12と<math>n型のドリフト領域20との接触面積、すなわちショットキーコンタクトの面積が小さくなり、JBS900の順電圧(V_F)が増大する。

[0078]

本実施形態の JBS100では、第2の面とp型のリサーフ領域26との距離(図1中の"d2")は、第2の面とp型の第1のアノード領域22との距離(図1中の"d1")よりも大きい。すなわち、d2>d1である。

[0079]

したがって、PiNダイオード部の下のn 一型のドリフト領域 20 の厚さが、JBS90 00 と比較して薄くなる。PiNダイオード部のジャンクション破壊耐圧は、<math>n 一型のドリフト領域 20 の厚さが薄くなることによって低下する。したがって、本実施形態のJBS100では、n 型領域 32 を設けることなく、PiNダイオード部のジャンクション破壊耐圧を低下させることが可能となる。

[0800]

特に、PiNダイオード部の下のn^型のドリフト領域20の厚さを、リサーフ領域26下のn^型のドリフト領域20の厚さよりも薄くすることで、逆バイアス時のジャンクション破壊が、終端構造よりもPiNダイオード部で生じやすくなる。

[0081]

また、n型領域 3 2 を設けないため、J B S 9 0 0 と比較して、逆電流(I R)の低減が可能となる。

[0082]

[0083]

JBS100は、トレンチ型JBSとすることで、順電圧(V_F)と逆電流(I_R)とのトレードオフを改善することが可能となる。

[0084]

また、本実施形態のJBS100によれば、同一のプロセスステップで、トレンチ型J

BSと、ジャンクション破壊耐圧の低いPiNダイオード部を、容易に形成することが可能となる。特に、SiC層の場合、例えば、Si(シリコン)層と比較して、イオン注入による深い不純物領域の形成が困難である。したがって、トレンチ型JBSのトレンチ形成を利用して、深いp型の第1のアノード領域22を形成できるプロセスステップは有効である。

[0085]

なお、逆バイアス時のジャンクション破壊を、終端構造よりもPiNダイオード部で生じやすくする観点から、p型のリサーフ領域260p型不純物の不純物濃度は、p型の第10アノード領域220p型不純物の不純物濃度よりも低いことが望ましい。

[0086]

また、アノード電極12と、p型の第1のアノード領域22との間の抵抗を低減する観点から、シリサイド層30が設けられることが望ましい。

[0087]

以上、本実施形態によれば、逆バイアス時の素子破壊の抑制を可能とする JBS100 が実現できる。また、逆電流(I_R)が低減した JBS100が実現できる。また、順電 圧 (V_F) が低減した JBS100が実現できる。

[0088]

(第2の実施形態)

本実施形態の半導体装置は、第5の半導体領域を備えない点以外は、第1の実施形態と同様である。したがって、第1の実施形態と重複する内容については、記述を省略する。

[0089]

図4は、本実施形態の半導体装置の模式断面図である。

[0090]

本実施形態の半導体装置はSBDである。本実施形態のSBD200は、第1の実施形態のJBS100と異なり、p型領域28を備えない。

[0091]

SBD200は、素子領域と終端領域を備える。素子領域は、終端領域に囲まれる。

[0092]

SBD200は、SiC層(半導体層)10、アノード電極(第1の電極)12、カソード電極(第2の電極)14、フィールド酸化膜16、シリサイド層30を備える。SiC層10は、第1の面と第2の面を備える。アノード電極12は、SiC層10の第1の面に設けられる。カソード電極14は、SiC層10の第2の面に設けられる。フィールド酸化膜16は半導体層10の第1の面に設けられる。

[0093]

SiC層10は、 n^+ 型のカソード領域(第6の半導体領域)18、 n^- 型のドリフト領域(第1の半導体領域)20、p型の第1のアノード領域(第2の半導体領域)22、 p^+ 型の第2のアノード領域(第3の半導体領域)24、 p^- 型のリサーフ領域(第4の半導体領域)26、p型のエッジ領域23、 p^+ 型のエッジコンタクト領域25を備える

[0094]

p型の第1のアノード領域22は、第1の面に形成されたトレンチの底部に設けられる。p型の第1のアノード領域22は、例えば、第1の面にトレンチを形成した後、p型不純物をSiC層10にイオン注入することにより形成される。

[0095]

第2の面とp型のリサーフ領域26との距離(図4中の"d2")は、第2の面とp型の第1のアノード領域22との距離(図4中の"d1")よりも大きい。すなわち、d2>d1である。言い換えれば、第1の面を基準とするp型のリサーフ領域26の深さは、第1の面を基準とする第1のアノード領域22の深さよりも浅い。

[0096]

本実施形態によれば、第1の実施形態と同様の作用により、逆バイアス時の素子破壊の

抑制を可能とするSBD200が実現できる。

[0097]

第1及び第2の実施形態では、半導体層としてSiC層を例に説明したが、SiC層にかえて、例えば、Si(シリコン)層を用いたダイオードにも、本発明を適用することが可能である。

[0098]

また、第1及び第2の実施形態では、SiCとして4H-SiCの場合を例示したが、3C-SiC、6H-SiC等、その他の結晶形を用いることも可能である。

[0099]

また、第1及び第2の実施形態では、半導体層がSiC層の場合に、第1の面として(0001)面に対し0度以上8度以下傾斜した面、第2の面として(000-1)面に対し0度以上8度以下傾斜した面である場合を例に説明したが、その他の面方位の面を用いることも可能である。

[0100]

また、第1及び第2の実施形態では、n型不純物として窒素(N)を例示したが、リン (P)、砒素(As)、アンチモン(Sb)等を適用することも可能である。また、p型不純物としてアルミニウム(Al)を例示したが、ボロン(B)を用いることも可能である。

[0101]

また、第1及び第2の実施形態では、第1導電型としてn型、第2導電型としてp型を例に説明したが、第1導電型をp型、第2導電型をn型とすることも可能である。

[0102]

また、第1の実施形態では、トレンチの側面に、アノード電極12のショットキーコンタクトとを設ける場合を例に説明したが、例えば、トレンチの側面をp型領域28で覆う形態とすることも可能である。

[0103]

また、第1の実施形態では、トレンチ型 JBSを例に説明したが、p型領域 28 を第1の面に設けるプレーナ型 JBSに本発明を適用することも可能である。

[0104]

また、第1のアノード領域22の形状は、図2の形状に限定されるものではなく、例えば、ストライプ形状、ドット形状等、その他の形状とすることも可能である。また、p型領域28の形状は、図2の形状に限定されるものではなく、リング形状、ドット形状等、その他の形状とすることも可能である。

$[0\ 1\ 0\ 5]$

また、第1及び第2の実施形態では、第1のアノード領域22上にトレンチを設ける場合を例に説明したが、トレンチを設けず、第1のアノード領域22が第1の面に設けられる形態とすることも可能である。この形態の場合、第1のアノード領域22は、例えば、p型不純物の高加速イオン注入で形成する。

[0106]

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。例えば、一実施形態の構成要素を他の実施形態の構成要素と置き換え又は変更してもよい。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

[0107]

- 10 SiC層(半導体層)
- 12 アノード電極(第1の電極)

整理番号	:PTS1133	特願2015-179130	(Proof)	提出日:平成27年	9月11日	11/E
1 4	カソード	電極(第2の電極)				
1 8	n +型の	カソード領域(第60	の半導体領	域)		
2 0	n ^一 型の	ドリフト領域(第10	の半導体領	[域)		
2 2	p型の第	1のアノード領域(気	第2の半導	体領域)		
2 4	p ⁺ 型の	第2のアノード領域	(第3の半	導体領域)		
2 6	p ^一 型の	リサーフ領域(第40	の半導体領	[域)		
28	p 型領域	(第5の半導体領域)				
3 0	シリサイ	ド層				
100	JВS	(半導体装置)				
200	SBD	(半導体装置)				

【書類名】特許請求の範囲

【請求項1】

第1の面と第2の面を有する半導体層の一部である素子領域と、

前記半導体層の一部であり、前記素子領域を囲む終端領域と、

前記第1の面に設けられた第1の電極と、

前記第2の面に設けられた第2の電極と、

前記半導体層内に設けられ、一部が前記第1の電極と接する第1導電型の第1の半導体 領域と、

前記素子領域内の前記第1の半導体領域と前記第1の電極との間に設けられた第2導電型の第2の半導体領域と、

前記第2の半導体領域と前記第1の電極との間に設けられ、前記第1の電極と電気的に接続され、前記第2の半導体領域よりも第2導電型の不純物濃度の高い第2導電型の第3の半導体領域と、

前記終端領域内の前記第1の半導体領域と前記第1の面との間に設けられ、前記第1の電極と電気的に接続され、前記第2の面との間の距離が、前記第2の面と前記第2の半導体領域との距離よりも大きい第2導電型の第4の半導体領域と、 を備える半導体装置。

【請求項2】

前記第4の半導体領域の第2導電型の不純物濃度が、前記第2の半導体領域の第2導電型の不純物濃度よりも低い請求項1記載の半導体装置。

【請求項3】

前記素子領域内に設けられ、前記第1の電極に電気的に接続され、前記第2の半導体領域よりも幅の狭い第2導電型の複数の第5の半導体領域を、更に、備える請求項1又は請求項2記載の半導体装置。

【請求項4】

前記第2の面と前記第4の半導体領域との間の距離が、前記第2の面と前記第5の半導体領域との間の距離よりも大きい請求項3記載の半導体装置。

【請求項5】

前記第2の面と前記第2の半導体領域との間の距離が、前記第2の面と前記第5の半導体領域との間の距離と略同一であり、前記第2の半導体領域の第2導電型の不純物濃度が、前記第5の半導体領域の第2導電型の不純物濃度と略同一である請求項3又は請求項4記載の半導体装置。

【請求項6】

前記第5の半導体領域と前記第1の電極とが接する請求項3乃至請求項5いずれか一項記載の半導体装置。

【請求項7】

前記第2の半導体領域上の前記第1の電極の一部が前記第1の半導体領域の間に挟まれた請求項1乃至請求項6いずれか一項記載の半導体装置。

【請求項8】

前記第5の半導体領域上の前記第1の電極の一部が前記第1の半導体領域の間に挟まれた請求項1乃至請求項7いずれか一項記載の半導体装置。

【請求項9】

前記第2の電極と前記第1の半導体領域との間に設けられ、前記第1の半導体領域より も第1導電型の不純物濃度の高い第1導電型の第6の半導体領域を、更に備える請求項1 乃至請求項8いずれか一項記載の半導体装置。

【請求項10】

前記第1の半導体領域と前記第1の電極との間のコンタクトは、ショットキーコンタクトである請求項1乃至請求項9いずれか一項記載の半導体装置。

【請求項11】

前記半導体層はSiC層である請求項1乃至請求項10いずれか一項記載の半導体装置

【請求項12】

前記第3の半導体領域と前記第1の電極との間に設けられたシリサイド層を、更に備え る請求項1乃至請求項11いずれか一項記載の半導体装置。

【請求項13】

第1の面と第2の面を有する半導体層の一部である素子領域と、

前記半導体層の一部であり、前記素子領域を囲む終端領域と、

前記第1の面に設けられた第1の電極と、

前記第2の面に設けられた第2の電極と、

前記半導体層内に設けられ、一部が前記第1の電極と接する第1導電型の第1の半導体 領域と、

前記素子領域内の前記第1の半導体領域と前記第1の電極との間に設けられた第2導電 型の第2の半導体領域と、

前記第2の半導体領域と前記第1の電極との間に設けられ、前記第1の電極と電気的に 接続され、前記第2の半導体領域よりも第2導電型の不純物濃度の高い第2導電型の第3 の半導体領域と、

前記終端領域内の前記第1の半導体領域と前記第1の面との間に設けられ、前記第1の 電極と電気的に接続され、前記第1の面を基準とする深さが、前記第1の面を基準とする 前記第2の半導体領域の深さよりも浅い第2導電型の第4の半導体領域と、 を備える半導体装置。

【書類名】要約書

【要約】

【課題】逆バイアス時の素子破壊の抑制を可能とする半導体装置を提供する。

【解決手段】実施形態の半導体装置は、第1の面と第2の面を有する半導体層の一部であ る素子領域と、素子領域を囲む終端領域と、第1の面に設けられた第1の電極と、第2の 面に設けられた第2の電極と、半導体層内に設けられ、一部が第1の電極と接する第1導 電型の第1の半導体領域と、素子領域内の第1の半導体領域と第1の電極との間に設けら れた第2導電型の第2の半導体領域と、第2の半導体領域と第1の電極との間に設けられ 、第1の電極と電気的に接続され、第2の半導体領域よりも第2導電型の不純物濃度の高 い第2導電型の第3の半導体領域と、終端領域内の第1の半導体領域と第1の面との間に 設けられ、第1の電極と電気的に接続され、第2の面との間の距離が、第2の面と第2の 半導体領域との距離よりも大きい第2導電型の第4の半導体領域と、を備える。

【選択図】図1

【書類名】図面







