

【書類名】明細書

【発明の名称】半導体装置

【技術分野】

【0001】

本発明の実施形態は、半導体装置に係り、特に、化合物半導体を用いた半導体装置に関する。

【背景技術】

【0002】

窒化物半導体を用いた電子デバイスは、高速電子デバイスやパワーデバイスに利用されている。また、窒化物半導体を用いた半導体発光素子である発光ダイオード(LED)は、表示装置や照明などに利用されている。

【0003】

パワーデバイスには、高耐圧及び低オン抵抗が求められる。耐圧とオン抵抗との間には、素子材料で決まるトレードオフの関係があるが、窒化物半導体や炭化シリコン(SiC)などのワイドバンドギャップ半導体を素子材料として用いることで、シリコンに比べて、材料で決まるトレードオフ関係を改善でき、高耐圧化及び低オン抵抗化が可能である。また、GaNやAlGaNなどの窒化物半導体を用いた素子は優れた材料特性を持っているため、高性能なパワーデバイスを実現できる。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2013-8836号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

実施形態は、電流コラプスを低減しつつ、リーク電流を低減することが可能な半導体装置を提供する。

【課題を解決するための手段】

【0006】

~~実施形態に係る半導体装置は、基板上に設けられた第1化合物半導体層と、前記第1化合物半導体層上に設けられ、前記第1化合物半導体層よりバンドギャップが大きい第2化合物半導体層と、前記第2化合物半導体層上に設けられたゲート電極とを具備する。前記ゲート電極のゲート長は、前記第1化合物半導体層の厚さの2倍より大きく、前記第1化合物半導体層の厚さの5倍以下である。~~

【図面の簡単な説明】

【0007】

【図1】実施形態に係る半導体装置の断面図。

【図2】実施形態に係るゲート電極とチャネル層との条件を説明する図。

【図3】ゲート長をパラメータとした場合におけるゲート電圧とドレイン電流との関係を示すグラフ。

【発明を実施するための形態】

【0008】

以下、実施形態について図面を参照して説明する。ただし、図面は模式的または概念的なものであり、各図面の寸法および比率などは必ずしも現実のものとは限らない。以下に示す幾つかの実施形態は、本発明の技術思想を具体化するための装置および方法を例示したものであって、構成部品の形状、構造、配置などによって、本発明の技術思想が特定されるものではない。なお、以下の説明において、同一の機能及び構成を有する要素については、同一符号を付し、重複説明は必要な場合にのみ行う。

【0009】

[1] 半導体装置の構成

図1は、実施形態に係る半導体装置1の断面図である。本実施形態に係る半導体装置1は、ヘテロ接合FET(HFET: Heterojunction Field Effect Transistor)、又は高電子移動度トランジスタ(HEMT: High Electron Mobility Transistor)から構成される。

半導体装置1は、基板10上に順に積層されたバッファ層11、高抵抗層12、チャンネル層13、バリア層14、及び各種電極を備える。

【0010】

基板10は、例えば(111)面を主面とするシリコン(Si)基板から構成される。基板10としては、サファイア(Al_2O_3)、炭化シリコン(SiC)、ガリウムリン(GaP)、インジウムリン(InP)、又はガリウム砒素(GaAs)などを用いても良い。また、基板10として、絶縁層を含む基板を用いることもできる。例えば、基板10としては、SOI(Silicon On Insulator)基板を用いることができる。基板10は、エピタキシャル層を成長させることができる単結晶基板であれば良く、上記列挙したものに限られない。

【0011】

バッファ層11は、バッファ層11上に形成される窒化物半導体層の格子定数と、基板10の格子定数との相違によって生じる歪みを緩和するとともに、バッファ層11上に形成される窒化物半導体層の結晶性を制御する機能を有する。また、バッファ層11は、バッファ層11上に形成される窒化物半導体層に含まれる元素(例えばガリウム(Ga))と、基板10の元素(例えばシリコン(Si))とが化学的に反応するのを抑制する機能を有する。バッファ層11は、例えば、 $Al_xGa_{1-x}N$ ($0 < x < 1$)から構成される。本実施形態では、バッファ層11は、AlNから構成される。なお、バッファ層11は、本実施形態に必須の要素ではなく、省略しても構わない。

【0012】

高抵抗層12は、半導体装置1の耐圧を向上させる機能を有し、主にドレイン電極及び基板間の耐圧を向上させる。すなわち、高抵抗層12を設けることで、高抵抗層12の抵抗に応じた電圧が高抵抗層12に印加されるため、この電圧分だけ耐圧を向上できる。高抵抗層12は、炭素(C)がドーピングされた窒化物半導体層から構成され、この窒化物半導体層は、例えば、 $In_xAl_yGa_{(1-x-y)}N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$)から構成される。本実施形態では、高抵抗層12は、炭素がドーピングされたGaN(C-GaN)から構成される。高抵抗層12の炭素濃度は、後述するチャンネル層13の炭素濃度より高い。高抵抗層12の炭素濃度は、例えば、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上に設定される。高抵抗層12の抵抗値は、半導体装置1に望まれる耐圧に応じて適宜設定される。なお、高抵抗層12は、本実施形態に必須の要素ではなく、省略しても構わない。

【0013】

チャンネル層13は、トランジスタのチャンネル(電流経路)が形成される層である。チャンネル層13は、 $In_xAl_yGa_{(1-x-y)}N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$)から構成される。チャンネル層13は、結晶性が良好な(高品質な)窒化物半導体層で構成することが望ましい。本実施形態では、チャンネル層13は、GaNから構成される。チャンネル層13のより具体的な構成については後述する。

【0014】

バリア層14は、チャンネル層13とヘテロ接合を構成する。バリア層14は、チャンネル層13のバンドギャップより大きい窒化物半導体層から構成される。バリア層14は、 $In_xAl_yGa_{(1-x-y)}N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$)から構成される。本実施形態では、バリア層14は、アンドープのAlGaNから構成される。アンドープとは、意図的に不純物がドーピングされていないことを意味し、例えば、製造過程等での入り込む程度の不純物量はアンドープに含まれる。

【0015】

チャンネル層13とバリア層14とのヘテロ接合構造において、バリア層14の方がチャンネル層13よりも格子定数が小さいことから、バリア層14に歪みが生じる。この歪みに

起因するピエゾ効果によりバリア層 1 4 内にピエゾ分極が生じ、チャンネル層 1 3 とバリア層 1 4 との界面付近に 2 次元電子ガス (2 D E G: two-dimensional electron gas) が発生する。この 2 次元電子ガスが、ソース電極 1 5 及びドレイン電極 1 6 間のチャンネルとなる。

【 0 0 1 6 】

なお、半導体装置 1 を構成する複数の半導体層は、例えば、M O C V D (metal organic chemical vapor deposition) 法を用いたエピタキシャル成長により順次形成される。すなわち、半導体装置 1 を構成する複数の半導体層は、エピタキシャル層から構成される。

【 0 0 1 7 】

ソース電極 1 5 及びドレイン電極 1 6 は、バリア層 1 4 上に互いに離間して設けられる。ソース電極 1 5 と 2 D E G とは、バリア層 1 4 を介してオーミック接触している。同様に、ドレイン電極 1 6 と 2 D E G とは、バリア層 1 4 を介してオーミック接触している。すなわち、ソース電極 1 5 及びドレイン電極 1 6 の各々は、2 D E G とオーミック接触する材料を含むように構成される。ソース電極 1 5 及びドレイン電極 1 6 としては、チタン (T i)、又は A l / T i の積層構造などが用いられる。“ / ” の右側が下層、左側が上層を表している。

【 0 0 1 8 】

バリア層 1 4 上かつソース電極 1 5 及びドレイン電極 1 6 間には、ゲート電極 1 7 が設けられる。ゲート - ドレイン間の耐圧を向上させるために、ゲート電極 1 7 及びドレイン電極 1 6 間の距離は、ゲート電極 1 7 及びソース電極 1 5 間の距離より長く設定される。ゲート電極 1 7 とバリア層 1 4 とは、ショットキー接合している。すなわち、ゲート電極 1 7 は、バリア層 1 4 とショットキー接合する材料を含むように構成される。図 1 に示した半導体装置 1 は、ショットキー障壁型 H E M T である。ゲート電極 1 7 としては、ニッケル (N i)、又は A u / N i の積層構造などが用いられる。

【 0 0 1 9 】

ゲート電極 1 7 とバリア層 1 4 との接合によって生じるショットキー障壁により、ドレイン電流の制御が可能となる。また、2 次元電子ガスを流れるキャリアの移動度が速いため、半導体装置 1 は、非常に速いスイッチング動作が可能となる。

【 0 0 2 0 】

なお、半導体装置 1 は、ショットキー障壁型 H E M T に限定されず、バリア層 1 4 とゲート電極 1 7 との間にゲート絶縁膜を介在させた M I S (Metal Insulator Semiconducto r) 型 H E M T であっても良い。また、接合型ゲート構造を H E M T に適用しても良い。接合型ゲート構造は、バリア層 1 4 上に、p 型窒化物半導体層 (例えば G a N 層) を設け、この p 型窒化物半導体層上にゲート電極 1 7 を設けるようにして構成される。

【 0 0 2 1 】

(フィールドプレート電極の構成)

半導体装置 1 は、ゲート電極 1 7 に電氣的に接続されたフィールドプレート電極 (ゲートフィールドプレート電極) と、ソース電極 1 5 に電氣的に接続されたフィールドプレート電極 (ソースフィールドプレート電極) とを備える。すなわち、半導体装置 1 は、いわゆるダブルフィールドプレート構造を有する。

【 0 0 2 2 】

ゲート電極 1 7 及びバリア層 1 4 上には、層間絶縁層 2 0 が設けられる。層間絶縁層 2 0 としては、シリコン酸化物 (S i O ₂)、シリコン窒化物 (S i N)、又は高誘電率 (high-k) 材料などが用いられる。high-k 材料としては、酸化ハフニウム (H f O ₂) などが挙げられる。

【 0 0 2 3 】

層間絶縁層 2 0 上には、ゲートフィールドプレート電極 2 1 が設けられる。ゲートフィールドプレート電極 2 1 は、コンタクト 2 2 を介してゲート電極 1 7 に電氣的に接続される。ゲートフィールドプレート電極 2 1 は、ゲート電極 1 7 の上方からドレイン電極 1 6

に向かって張り出している。ゲートフィールドプレート電極 2 1 の端は、ゲート電極 1 7 の端よりドレイン電極 1 6 側に配置される。

【0024】

ゲートフィールドプレート電極 2 1 及び層間絶縁層 2 0 上には、層間絶縁層 2 3 が設けられる。層間絶縁層 2 3 としては、シリコン酸化物 (SiO_2)、シリコン窒化物 (SiN)、又は high-k 材料などが用いられる。

【0025】

層間絶縁層 2 3 上には、ソースフィールドプレート電極 2 4 が設けられる。ソースフィールドプレート電極 2 4 は、コンタクト 2 5 を介してソース電極 1 5 に電氣的に接続される。ソースフィールドプレート電極 2 4 は、ソース電極 1 5 の上方からドレイン電極 1 6 に向かって張り出している。ソースフィールドプレート電極 2 4 の端は、ゲートフィールドプレート電極 2 1 の端よりドレイン電極 1 6 側に配置される。

【0026】

ドレイン電極 1 6 上には、電極 2 6 が設けられる。層間絶縁層 2 3、ソースフィールドプレート電極 2 4、及び電極 2 6 上には、保護層 2 7 が設けられる。保護層 2 7 は、パッシベーション層とも呼ばれる。保護層 2 7 は、絶縁体から構成され、シリコン窒化物 (SiN)、又はシリコン酸化物 (SiO_2) などが用いられる。

【0027】

なお、フィールドプレート電極は、本実施形態の必須要件ではなく、よって、半導体装置 1 は、フィールドプレート電極を備えていなくても良い。また、半導体装置 1 は、ゲートフィールドプレート電極及びソースフィールドプレート電極の一方のみを備えていても良い。

【0028】

[2] ゲート電極 1 7 とチャネル層 1 3 との関係

半導体装置 1 としての HEMT (H F E T と もいう) では、例えば、DIBL (Drain Induced Barrier Lowering) に起因する閾値電圧の変動により、オフ時のリーク電流が大きくなる場合がある。また、動作速度を向上させるために、ゲート長を短くすると、短チャネル効果 (S C E : short channel effect) の影響が大きくなり、パンチスルーによるリーク電流が大きくなる。短チャネル効果とは、トランジスタのゲート長を短くしていくと、ゲート電圧によるキャリアの制御が有効に働きにくくなる現象である。短チャネル効果により、トランジスタのゲートにオフ電圧を印加した場合でも、ドレイン電流 (リーク電流) が流れやすくなる。ゲート長 (チャネル長と呼ぶ場合もある) とは、ソース電極及びドレイン電極間方向におけるゲート電極の長さである。

【0029】

チャネル層 1 3 としての GaN 層に炭素 (C) をドーピングすることで、短チャネル効果を抑制することができ、トランジスタのオフ時に、ゲート電圧によるドレイン電流の制御性が向上できる。しかし、電流コラプスが大きくなり、また、不純物 (例えば炭素) に起因して移動度が低下する。電流コラプスとは、低電圧動作でのトランジスタのオン抵抗と比べて、高電圧動作でのトランジスタのオン抵抗が大きくなる現象である。移動度が低下すると、チャネル (2 D E G) の抵抗値が増加し、オン抵抗 (R_{on}) が大きくなる。

【0030】

そこで、本実施形態では、チャネル層 1 3 の厚さを厚くすることで、電流コラプスを低減するとともに、ゲート長を長くすることで、短チャネル効果を抑制する。図 2 は、本実施形態に係るゲート電極 1 7 とチャネル層 1 3 との条件を説明する図である。

【0031】

本実施形態では、ゲート電極 1 7 のゲート長 L_g 、GaN 層からなるチャネル層 1 3 の厚さ T_{ch} とすると、これらの関係は以下の式 (1) で与えられる。

$$L_g > 2 \cdot T_{ch} \quad \cdots (1)$$

また、ゲート長 L_g が長くなると、オフ特性は向上するが、電子の走行距離が長くなるため、オン抵抗が大きくなり、結果として動作速度が低下する。このような観点から、本実施形態では、ゲート長 L_g は、チャンネル層13の厚さ T_{ch} の5倍以下であることが望ましい。また、動作速度をより向上させるためには、ゲート長 L_g は、チャンネル層13の厚さ T_{ch} の3倍以下であることが望ましい。

【0032】

また、チャンネル層13は、炭素を含み（すなわち、チャンネル層13には、炭素がドーブされ）、かつ、チャンネル層13の炭素濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ より低く設定される。これにより、移動度の低下を抑えつつ、短チャンネル効果を抑制できる。

【0033】

なお、ゲート長 L_g は、以下の(i)、(ii)の手順で設定される。

(i) 半導体装置1に望まれる動作特性を実現でき、かつ電流コラプスが抑制できるように、チャンネル層13の厚さ T_{ch} 、及びチャンネル層13の炭素濃度を決定する。

(ii) 手順(i)で得られたチャンネル層13の厚さ T_{ch} 、及び上記式(1)用いて、ゲート長 L_g を決定する。

【0034】

図3は、ゲート長をパラメータとした場合におけるゲート電圧とドレイン電流との関係を示すグラフである。図3の横軸は、ゲート電極に印加するゲート電圧 V_g (V)を表し、図3の縦軸は、ドレイン電流 I_d (A)を表している。図3のグラフでは、チャンネル層の厚さを概略 $1.2 \mu\text{m}$ としている。図3には、ゲート長 L_g を3つの値($L_g = 1.3 \mu\text{m}$ 、 $3.0 \mu\text{m}$ 、 $5.0 \mu\text{m}$)に変えた場合のグラフを載せている。

【0035】

図3から理解できるように、ゲート長 $L_g = 1.3 \mu\text{m}$ である場合、短チャンネル効果によりリーク電流が発生している。これに対して、ゲート長 $L_g = 3.0 \mu\text{m}$ であれば、トランジスタのオフ時におけるドレイン電流の制御性が向上し、リーク電流が低減できる。同様に、ゲート長 $L_g = 5.0 \mu\text{m}$ である場合でも、ゲート長 $L_g = 3.0 \mu\text{m}$ の場合と同様の効果が得られる。

【0036】

図3では、チャンネル層13の厚さ $T_{ch} = 1.2 \mu\text{m}$ 、ゲート長 $L_g = 3.0 \mu\text{m}$ である場合、上記式(1)を満たす。同様に、チャンネル層13の厚さ $T_{ch} = 1.2 \mu\text{m}$ 、ゲート長 $L_g = 5.0 \mu\text{m}$ である場合、上記式(1)を満たす。

【0037】

[3] 効果

以上詳述したように本実施形態では、基板10上に設けられたチャンネル層13と、チャンネル層13上に設けられ、チャンネル層13とヘテロ接合を構成するバリア層14と、バリア層14上に設けられたゲート電極17とを備える。チャンネル層13及びバリア層14は、化合物半導体層から構成され、例えば窒化物半導体層から構成される。具体的には、チャンネル層13は、Ga_{0.9}N_{0.1}層から構成され、バリア層14は、Al_{0.3}Ga_{0.7}N層から構成される。また、本実施形態では、(1)電流コラプスに影響が出ない範囲で炭素をチャンネル層13にドーブする、(2)ゲート長を必要最低限度まで伸ばす、という2つ手法によって電流コラプスと短チャンネル効果とのトレードオフ改善を行う。このために、ゲート電極17のゲート長 L_g は、チャンネル層13の厚さの2倍より大きく、チャンネル層13の厚さの5倍以下に設定される。また、チャンネル層13は、炭素を含み、その炭素濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ より低く設定される。

【0038】

従って本実施形態によれば、短チャンネル効果を抑制できるため、オフ特性が向上し、リーク電流を低減することができる。また、 $1 \times 10^{17} \text{ cm}^{-3}$ より低い濃度の炭素をチャンネル層13に含ませることにより、短チャンネル効果をより抑制することができる。よって、ゲート長を必要最低限度まで短くすることが可能となるため、動作速度(移動度)を向上することができる。また、電流コラプスを抑制できるため、動作速度を向上すること

ができる。

【0039】

また、半導体装置1がフィールドプレート電極を備える場合、ゲート電極のサイズに起因する寄生容量は、フィールドプレート電極の寄生容量に対して比率が小さい。このため、ゲート電極のゲート長をある程度長くした場合でも、半導体装置1が有する寄生容量に与える影響は小さい。

【0040】

なお、本実施形態は、窒化物半導体を用いて半導体装置を構成している。しかしこれに限定されるものではなく、窒化物半導体以外の化合物半導体に適用することも可能である。

【0041】

本明細書において「窒化物半導体」とは、 $In_xAl_yGa_{(1-x-y)}N$ ($0 < x < 1$, $0 < y < 1$, $0 < x+y < 1$) なる化学式において組成比 x 及び y をそれぞれの範囲内で変化させた全ての組成の半導体を含むものとする。また、上記化学式において、 N (窒素) 以外のV族元素もさらに含むもの、導電型などの各種の物性を制御するために添加される各種の元素をさらに含むもの、及び、意図せずに含まれる各種の元素をさらに含むものも、「窒化物半導体」に含まれるものとする。

【0042】

本願明細書において、「積層」とは、互いに接して重ねられる場合の他に、間に他の層が挿入されて重ねられる場合も含む。また、「上に設けられる」とは、直接接して設けられる場合の他に、間に他の層が挿入されて設けられる場合も含む。

【0043】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0044】

1...半導体装置、10...基板、11...バッファ層、12...高抵抗層、13...チャネル層、14...バリア層、15...ソース電極、16...ドレイン電極、17...ゲート電極、20, 23...層間絶縁層、21...ゲートフィールドプレート電極、22, 25...コンタクト、24...ソースフィールドプレート電極、26...電極、27...保護層

【書類名】特許請求の範囲

【請求項 1】

基板上に設けられた第 1 化合物半導体層と、
前記第 1 化合物半導体層上に設けられ、前記第 1 化合物半導体層よりバンドギャップが大きい第 2 化合物半導体層と、
前記第 2 化合物半導体層上に設けられたゲート電極と、
を具備し、
前記ゲート電極のゲート長は、前記第 1 化合物半導体層の厚さの 2 倍より大きく、前記第 1 化合物半導体層の厚さの 5 倍以下であることを特徴とする半導体装置。

【請求項 2】

前記第 1 化合物半導体層は、炭素を含み、その炭素濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ より低いことを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記ゲート電極のゲート長は、前記第 1 化合物半導体層の厚さの 3 倍以下であることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】

前記第 1 及び第 2 化合物半導体層は、窒化物半導体層であることを特徴とする請求項 1 乃至 3 のいずれかに記載の半導体装置。

【請求項 5】

前記第 1 及び第 2 化合物半導体層は、窒化ガリウムを含むことを特徴とする請求項 1 乃至 4 のいずれかに記載の半導体装置。

【書類名】要約書

【要約】

【課題】 電流コラプスを低減しつつ、リーク電流を低減する。

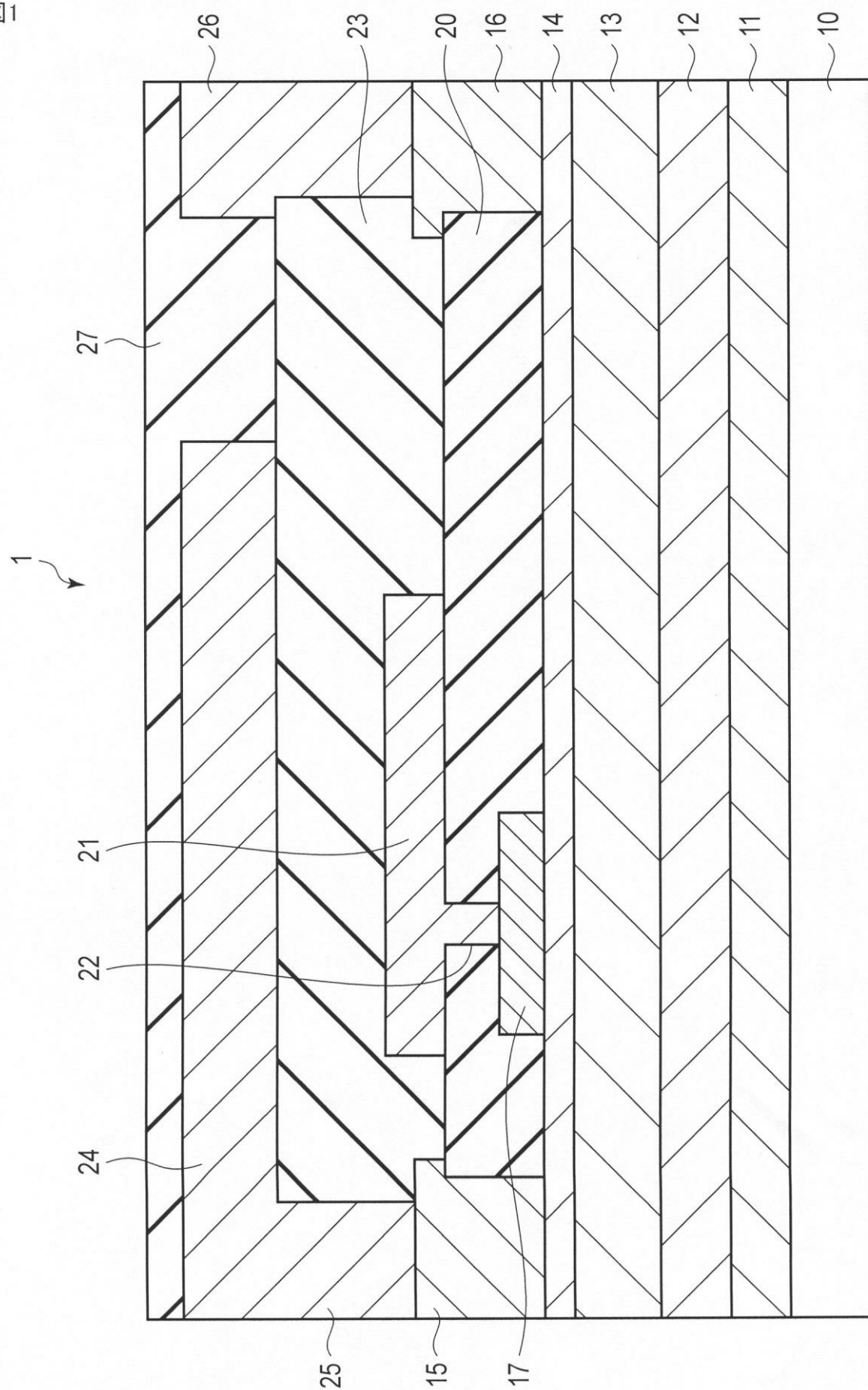
【解決手段】 ~~半導体装置 1 は、基板 1 0 上に設けられた化合物半導体層 1 3 と、化合物半導体層 1 3 上に設けられ、化合物半導体層 1 3 よりバンドギャップが大きい化合物半導体層 1 4 と、化合物半導体層 1 4 上に設けられたゲート電極 1 7 とを含む。ゲート電極 1 7 のゲート長は、化合物半導体層 1 3 の厚さの 2 倍より大きく、化合物半導体層 1 3 の厚さの 5 倍以下である。~~

【選択図】 図 1

【書類名】図面

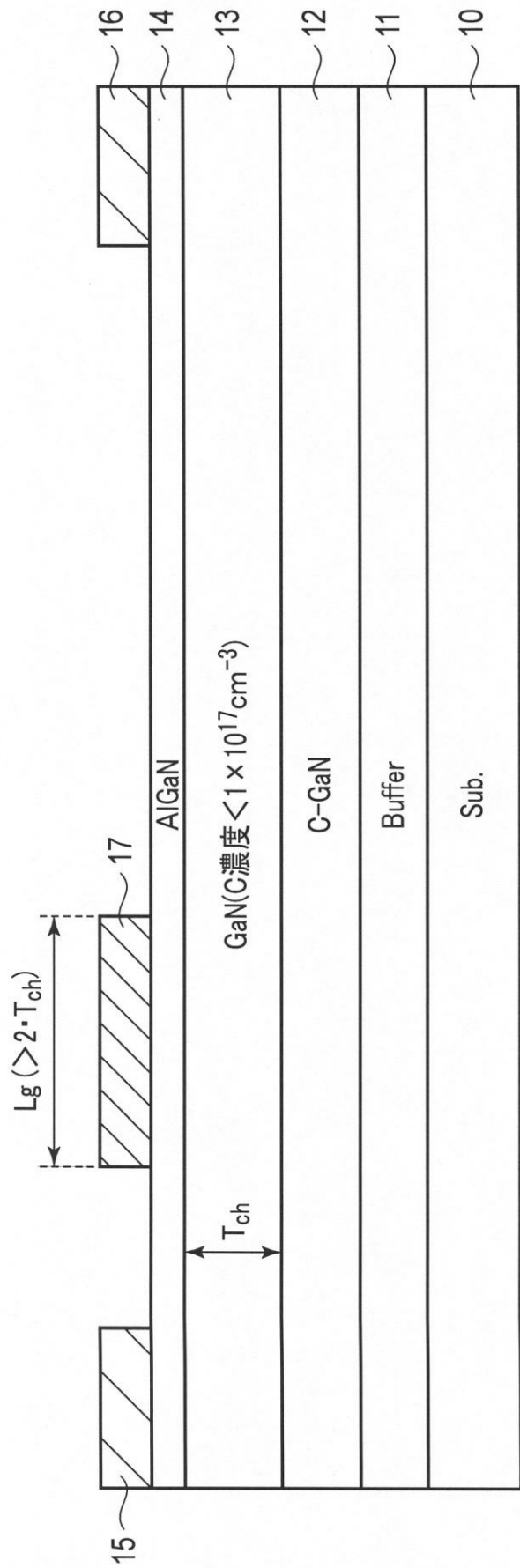
【図 1】

図1



【図 2】

図2



【図3】

図3

