

【書類名】明細書

【発明の名称】スイッチ制御回路およびスイッチ回路

【技術分野】

【0001】

本発明の実施形態は、スイッチ制御回路およびスイッチ回路に関する。

【背景技術】

【0002】

近年、複数の帯域の周波数を使用する無線通信が行われるようになった。その際、複数の高周波スイッチをワンパッケージ化したスイッチ回路 IC が用いられることがある。このようなスイッチ回路 IC において、一方の周波数帯の信号経路で通信を行いながら、もう片方の周波数帯の信号経路を切り替えると、通信を行っていた信号経路に供給される電源電位が一時的に変動し、一時的に高周波スイッチの挿入損失や高調波特性が劣化するおそれがある。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特表2005-515657号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の実施形態は、信号の切替による電源電圧の変動が起きないようにしたスイッチ制御回路およびスイッチ回路を提供するものである。

【課題を解決するための手段】

【0005】

~~本実施形態では、基準電圧を用いて、複数の第1制御信号をレベルシフトさせた複数の第2制御信号を生成する複数の第1電圧生成回路と、~~

~~前記複数の第1電圧生成回路に前記基準電圧を供給するか否かを切り替える複数の遮断回路と、~~

~~前記複数の第1制御信号のうち少なくとも一つの信号論理が変化した時、前記複数の第1制御信号のうちその他を入力する少なくとも一つの第1電圧生成回路への前記基準電圧の供給が所定の期間遮断されるように、前記遮断回路を制御する制御回路と、を備えるスイッチ制御回路が提供される。~~

【図面の簡単な説明】

【0006】

【図1】本発明の一実施形態によるスイッチ回路1の概略構成を示すブロック図。

【図2】一つのスイッチ群2の内部構成の一例を示す回路図。

【図3】一つの遮断回路5の内部構成の一例を示すブロック図。

【図4】スイッチ制御回路3内の各部の信号波形図。

【図5】図4の一変形例による信号波形図。

【図6】図4の他の変形例による信号波形図。

【図7】図4の他の変形例による信号波形図。

【発明を実施するための形態】

【0007】

以下、図面を参照して本発明の実施形態を説明する。以下の実施形態では、スイッチ制御回路およびスイッチ回路内の特徴的な構成および動作を中心に説明するが、スイッチ制御回路およびスイッチ回路には以下の説明で省略した構成および動作が存在しうる。ただし、これらの省略した構成および動作も本実施形態の範囲に含まれるものである。

【0008】

図1は本発明の一実施形態によるスイッチ回路1の概略構成を示すブロック図である。図1のスイッチ回路1は、複数のスイッチ群2と、これらスイッチ群2を制御するスイッ

【0009】

スイッチ制御回路3は、複数のドライバ（第1電圧生成回路）4と、複数の遮断回路5と、制御回路6と、内部電圧発生回路（第2電圧生成回路）7と、デコーダ8とを有する。

【0010】

複数のドライバ4は、内部電圧発生回路7が生成した内部電圧（基準電圧） V_n を用いて、デコーダ8から出力される複数の第1制御信号をレベルシフトさせた複数の第2制御信号を生成する。複数の遮断回路5は、複数のドライバ4に内部電圧を供給するか否かを切り替える。

【0011】

制御回路6は、複数の遮断回路5のうち、信号論理が変化した第1制御信号が入力されるドライバ4以外のドライバ4に対して、対応する遮断回路5に入力する遮断制御信号 V_{cut1} 、 V_{cut2} のいずれかの信号論理を所定の期間変化させる。すなわち、制御回路6は、複数の第1制御信号のうち少なくとも一つの信号論理が変化した時、複数の第1制御信号のうちその他を入力する少なくとも一つの第1電圧生成回路への基準電圧の供給が所定の期間遮断されるように、遮断回路5を制御する。遮断回路5は、入力された遮断制御信号 V_{cut1} 、 V_{cut2} のいずれかの信号論理が変化している間、対応するドライバ4への基準電圧の供給を停止させる。所定期間は、例えば、数 μ 秒～数十 μ 秒である。

【0012】

内部電圧発生回路7は、図1に示すように、リングオシレータ回路11と、チャージポンプ回路12と、レギュレータ回路13とを有する。リングオシレータ回路11は、所定周波数の発振信号を生成する。チャージポンプ回路12は、スイッチ回路1の外部から供給される電源電圧と発振信号を用いて、電源電圧を昇圧または降圧した電圧を生成する。レギュレータ回路13は、チャージポンプ回路12が生成した電圧を波形整形する等して内部電圧を生成する。図1に示す内部電圧発生回路7が生成する内部電圧 V_n は、例えば、接地電位よりも低い負電位である。内部電圧は、例えば $-3V$ 程度である。

【0013】

本実施形態が負電位を用いてスイッチ群2の駆動用の第2制御信号を生成するのは、スイッチ群2を構成する各スイッチの閾値をできるだけ低くして、オン抵抗を下げて、スイッチの挿入損失を低減させるためである。スイッチの閾値を0V前後まで下げる場合は、スイッチを確実にオフするには、負電位を供給する必要がある。そこで、本実施形態では、負電位を用いて第2制御信号を生成する。

【0014】

なお、図1では省略しているが、電源電圧よりも高い内部電圧を生成する内部電圧発生回路7を別に設けてもよい。あるいは、電源電圧よりも高い内部電圧は、スイッチ回路1の外部から直接入力してもよい。

【0015】

デコーダ8は、スイッチ回路1の外部から入力される入力制御信号をデコードして、複数の第1制御信号を生成する。なお、デコーダ8は必須ではなく、スイッチ回路1の外部から、複数の第1制御信号を直接入力してもよい。

【0016】

複数のスイッチ群2のそれぞれは、複数の第2制御信号に基づいて、複数のポート $P1_1 \sim P1_n$ 、 $P2_1 \sim P2_m$ のいずれかを切り替えて共通信号ポート $P1_0$ 、 $P2_0$ に接続する複数のスイッチを有する。共通信号ポート $P1_0$ 、 $P2_0$ には、それぞれアンテナ $ANT1$ 、 $ANT2$ が接続されている。

【0017】

図2は一つのスイッチ群2の内部構成の一例を示す回路図である。図2のスイッチ群2は、4つのポートから1つを選択するSP4T（Single-Pole 4-Throw）スイッチの内部構成を示す回路図である。このSP4Tスイッチは、4つの第2制御信号 $Con1 \sim Con4$ に応

じて、4個のRF端子RF 1～RF 4のいずれか一つを共通RF端子RF_COMと導通させる切替動作を行う。

【0018】

図2のSP4Tスイッチは、共通RF端子RF_COMと4個のRF端子RF 1～RF 4のそれぞれとの間に複数のFETを多段直列接続して構成されるスルーFET 21と、各RF端子と接地ノードとの間に複数のFETを多段直列接続して構成されるシャントFET 22とを有する。各FETの閾値電圧 V_{th} は例えば0Vである。

【0019】

スルーFET 21とシャントFET 22のそれぞれが複数のFETを多段直列接続しているのは、送信時には、RF端子RF 1～RF 4は数十ボルトの電圧振幅になることから、この電圧振幅を直列接続された複数のFETで分担するようにして、各FETにかかる電圧を抑えるためである。

【0020】

例えば、RF端子RF 1を共通RF端子RF_COMと導通させる場合を例に取って、図2のSP4Tスイッチの動作を説明する。この場合、第2制御信号Con1がハイ電位(V_{on})になって、第2制御信号Con1がゲートに入力されるスルーFET 21がオンし、RF端子RF 1と接地端子との間に接続されたシャントFET 22はオフする。また、他のスルーFET 21はすべてオフし、他のシャントFET 22はすべてオンする。

【0021】

第2制御信号Con1の電位 V_{on} は、スルーFET 21が導通して、そのオン抵抗が十分に小さくなる程度の電位であればよい。この電位 V_{on} は、例えば3Vである。第2制御信号Con2～Con4の電位 V_{off} は、RF端子RF 2～RF 4にRF信号が入力されても、スルーFET 21の遮断状態を維持できるゲート電位である。この電位 V_{off} は、図1の内部電圧発生回路7で生成された V_n であり、例えば-3Vである。

【0022】

図2の高周波スイッチ回路12では、スルーFET 21がオフであっても、オフ容量を介して漏れ電流が生じるが、この漏れ電流をシャントFET 22に流すようにしている。

【0023】

図1には、2つのスイッチ群2を図示しているが、スイッチ群2の数には特に制限はない。例えば、図1の上側のスイッチ群2にて選択したポートを使って無線通信を行っている最中に、下側のスイッチ群2にてポートの切替を行う場合、ポートを切り替えた瞬間に、上側のスイッチ群2に接続されたドライバ4に供給される内部電圧発生回路7からの内部電圧 V_n が変動するおそれがある。ドライバ4は、内部電圧発生回路7から供給される負側の電源電圧と、不図示の内部電圧発生回路等から供給される正側の電源電圧とを用いて、第1制御信号をレベルシフトさせた第2制御信号を生成する。ところが、ポートを切り替えた瞬間に、スイッチ群2の第2制御信号の負側の電圧レベルが上昇し、その影響で、負側の電源電圧が変動してしまう。負側の電源電圧が変動すると、別のスイッチ群2の第2制御信号の負側の電圧レベルも上昇し、これら別のスイッチ群2の高調波特性や挿入損失が瞬間的に劣化する。このように、ポートを切り替えた瞬間に、ドライバ4から出力される第2制御信号の負側の電圧レベルが上昇するおそれがある。

【0024】

そこで、本実施形態では、各ドライバ4と内部電圧発生回路7との間に遮断回路5を接続して、遮断回路5により、ポートの切替を行っていないスイッチ群2に接続されたドライバ4には、ポートの切替を行ってから所定期間、内部電圧を供給しないようにしている。

【0025】

図1のスイッチ回路1の全体は、1つのICに内蔵してもよい。あるいは、スイッチ制御回路3の全体を1つのICに内蔵し、スイッチ群2は別のICに内蔵してもよい。スイッチ回路1を集積化する場合は、シリコン基板よりもSOI (Silicon On Insulator) 基板上に形成するのが望ましい。SOIは、シリコン基板よりも、MOSトランジスタの寄

【0026】

図3は一つの遮断回路5の内部構成の一例を示すブロック図である。図3の遮断回路5は、レベルシフタ31と、スイッチング素子32とを有する。レベルシフタ31は、制御回路6から出力された遮断制御信号 V_{cut} の電位に応じて、内部電圧発生回路7から供給される内部電位 V_n と、不図示の内部回路から供給される内部電位 V_n より高い電位、もしくはグランド電位を出力して、スイッチング素子32のゲートに供給する。

【0027】

スイッチング素子32は、例えばNMOSトランジスタである。よって、ゲート電圧が印加されるソースよりも、ゲートが閾値電圧以上高ければ、スイッチング素子32はオンする。

【0028】

例えば、制御信号 V_{cut} がハイレベルで、かつ内部電圧 V_n が $-3V$ の場合は、スイッチング素子32が確実にオフするように、スイッチング素子32の閾値電圧よりも高い電圧レベル（例えば $0V$ 前後）まで、制御信号 V_{cut} の電圧レベルをレベルシフトする。これにより、制御信号 V_{cut} がハイレベルの場合は、スイッチング素子32はオフし、内部電圧 V_n はドライバ4に供給されなくなる。

【0029】

図4はスイッチ制御回路3内の各部の信号波形図である。図4は、時刻 T_{sw} のときに、図1の上側のスイッチ群2にてポートの切替を行う例を示している。ポートの切替を行うか否かは、制御回路6により検知する。制御回路6は、デコーダ8への入力制御信号 V_{c1} 、 V_{c2} をモニタしており、入力制御信号 V_{c1} 、 V_{c2} の論理が変化すると、その論理変化がどのドライバ4に対応するかを識別し、そのドライバ4に接続された遮断回路5に対して、内部電圧 V_n の遮断を指示する制御信号 V_{cut1} 、 V_{cut2} の信号論理を切り替える。図4の場合、制御回路6は、時刻 T_{sw} で上側のスイッチ群2のポート切替を検知すると、制御信号 V_{cut2} をローからハイに変化させる。これにより、下側のドライバ4に接続された遮断回路5は、所定期間（時刻 T_{sw1} まで）、下側のドライバ4への内部電圧の供給を停止する。所定期間は、数 μ 秒～数十 μ 秒の短い期間であり、この期間内に、ドライバ4の電源電圧ラインに内部電圧発生回路7からの内部電圧 V_n が供給されなくても、この電源電圧ラインが急激に変化するおそれはない。図4の信号波形図では、下側のドライバ4の電源電圧ラインは、時刻 T_{sw} の前後ではほぼ同電位となっている。

【0030】

一方、ポートの切替を行う図1の上側のスイッチ群2に対応するドライバ4に接続された遮断回路5は、内部電圧 V_n の遮断を行わないため、スイッチ群2のポート切替によって、スイッチ群2の負電位 V_{n1} が急激に上昇し、それに伴って、上側のドライバ4に供給される内部電圧 V_n は時刻 T_{sw} で急激に上昇する。ただし、この急激な電圧変化は一時的であり、また、ポートを切り替えた直後は無線通信を行わないことから、実用上の問題は起きない。

【0031】

遮断回路5にて内部電圧の供給を停止する所定期間の長さは、内部電圧の電圧レベルやドライバ4の電源電圧ラインの寄生容量などを考慮に入れて、最適な長さに設定するのが望ましい。

【0032】

なお、所定期間が終わった後に、電源電圧ラインの一時的な上昇が全く生じないようにする必要はない。

【0033】

図5は図4の一変形例による信号波形図である。図5の場合、遮断回路5にて内部電圧の供給を停止する所定期間が終わった時刻 T_{sw1} で、下側のドライバ4の電源電圧ラインが若干上昇した例を示している。図5の例では、定常状態の電圧は V_{n_static} であるのに対し、時刻 T_{sw1} では、 V_{n_swoff} まで若干上昇している。ただし、下側のドライバ4の電

【0034】

このように、所定期間の長さは、スイッチ群2の切替動作が誤動作を生じない範囲で設定すればよい。

【0035】

図1の制御回路6は、デコーダ8に入力される入力制御信号に基づいて、複数の遮断回路5の遮断タイミングを制御しているが、図6に示すように、デコーダ8から出力される複数の第1制御信号に基づいて、複数の遮断回路5の遮断タイミングを制御してもよい。複数のスイッチ群2のうち、任意のスイッチ群2がポートの切替を行う場合、複数の第1制御信号のいずれかの信号論理が変化するはずである。よって、制御回路6は、複数の第1制御信号をモニタしていれば、どのドライバ4に接続された遮断回路5を遮断すればよいかを簡易かつ容易に検出できる。

【0036】

ただし、デコーダ8から出力される複数の第1制御信号の信号数は、デコーダ8に入力される入力制御信号の信号数よりもかなり多くなる可能性がある。よって、制御回路6が複数の第1制御信号をモニタする場合は、図1の場合よりも、制御回路6の入力信号数が増えてしまう。

【0037】

その一方で、図1の場合、制御回路6は、入力制御信号をデコード処理しなければならず、制御回路6の内部の構成が複雑になってしまう。よって、入力制御信号のビット数や複数の第1制御信号の数などにより、図1と図6のいずれかの構成を選択すればよい。

【0038】

また、図1と図6の中間的な構成として、図7のような制御回路6も考えられる。図7のデコーダ8は、入力制御信号をデコードして複数の第1制御信号を生成するとともに、制御回路6用の第3制御信号を生成する。図7の制御回路6は、第3制御信号に基づいて、複数の遮断回路5の遮断タイミングを制御する。第3制御信号は、例えば、入力制御信号よりも信号数が多く、複数の第1制御信号よりも信号数が少ない。よって、場合によっては、図1や図7よりも、制御回路6の内部構成を簡略化できる。

【0039】

このように、本実施形態では、同時に無線通信を行うことが可能な複数のスイッチ群2のうちいずれかでポートの切替を行う際に、ポートの切替を行わないスイッチ群2に接続されたドライバ4には、所定期間、内部電圧 V_n を供給しない。従ってポートの切り替えを行わないスイッチ群2に供給される内部電圧 V_n が、ポート切替の影響で大きく変動する不具合が生じなくなる。よって、これら他のドライバ4に接続されたスイッチ群2のオフ歪みを低減でき、スイッチ群2の切替の誤動作が生じなくなる。よって、あるスイッチ群2でポート切替を行う際に他のスイッチ群2の挿入損失が増大しなくなり、高周波特性の劣化も抑制できる。

【0040】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0041】

1 スイッチ回路、2 スイッチ群、3 スイッチ制御回路、4 ドライバ、5 遮断回路、6 制御回路、7 内部電圧発生回路、8 デコーダ、11 リングオシレータ回路、12 チャージポンプ回路、13 レギュレータ回路

【書類名】 特許請求の範囲

【請求項 1】

基準電圧を用いて、複数の第 1 制御信号をレベルシフトさせた複数の第 2 制御信号を生成する複数の第 1 電圧生成回路と、

前記複数の第 1 電圧生成回路に前記基準電圧を供給するか否かを切り替える複数の遮断回路と、

前記複数の第 1 制御信号のうち少なくとも一つの信号論理が変化した時、前記複数の第 1 制御信号のうちその他を入力する少なくとも一つの第 1 電圧生成回路への前記基準電圧の供給が所定の期間遮断されるように、前記遮断回路を制御する制御回路と、を備えるスイッチ制御回路。

【請求項 2】

前記基準電圧を生成する第 2 電圧生成回路を備え、

前記制御回路は、前記複数の遮断回路の切替を制御する複数の遮断制御信号を生成し、

前記複数の遮断回路は、前記複数の遮断制御信号に基づいて、前記第 2 電圧生成回路が生成した前記基準電圧に対応する前記第 1 電圧生成回路に供給するか否かを切り替える請求項 1 に記載のスイッチ制御回路。

【請求項 3】

前記基準電圧は、接地電位より低い負電位である請求項 1 または 2 に記載のスイッチ制御回路。

【請求項 4】

入力制御信号をデコードして、前記複数の第 1 制御信号を生成するデコーダを備え、

前記制御回路は、前記入力制御信号に基づいて、前記複数の遮断回路の切替を制御する複数の遮断制御信号を生成する請求項 1 乃至 3 のいずれかに記載のスイッチ制御回路。

【請求項 5】

入力制御信号をデコードして、前記複数の第 1 制御信号を生成するデコーダを備え、

前記制御回路は、前記複数の第 1 制御信号に基づいて、前記複数の遮断回路の切替を制御する複数の遮断制御信号を生成する請求項 1 乃至 3 のいずれかに記載のスイッチ制御回路。

【請求項 6】

入力制御信号をデコードして、前記複数の第 1 制御信号と、前記制御回路に供給される第 3 制御信号を生成するデコーダを備え、

前記制御回路は、前記第 3 制御信号に基づいて、前記複数の遮断回路の切替を制御する前記複数の遮断制御信号を生成する請求項 1 乃至 3 のいずれかに記載のスイッチ制御回路。

【請求項 7】

複数のスイッチ群と、

前記複数のスイッチ群を制御するスイッチ制御回路と、を備えたスイッチ回路と、を備え、

前記スイッチ制御回路は、

基準電圧を用いて、複数の第 1 制御信号をレベルシフトさせた複数の第 2 制御信号を生成する複数の第 1 電圧生成回路と、

前記複数の第 1 電圧生成回路に前記基準電圧を供給するか否かを切り替える複数の遮断回路と、

前記複数の第 1 制御信号のうち少なくとも一つの信号論理が変化した時、前記複数の第 1 制御信号のうちその他を入力する少なくとも一つの第 1 電圧生成回路への前記基準電圧の供給が所定の期間遮断されるように、前記遮断回路を制御する制御回路と、を有し、

前記複数のスイッチ群のそれぞれは、

前記複数の第 2 制御信号に基づいて、複数のポートのいずれかを切り替えて共通信号ポートに接続する複数のスイッチを有するスイッチ回路。

【書類名】 要約書

【要約】

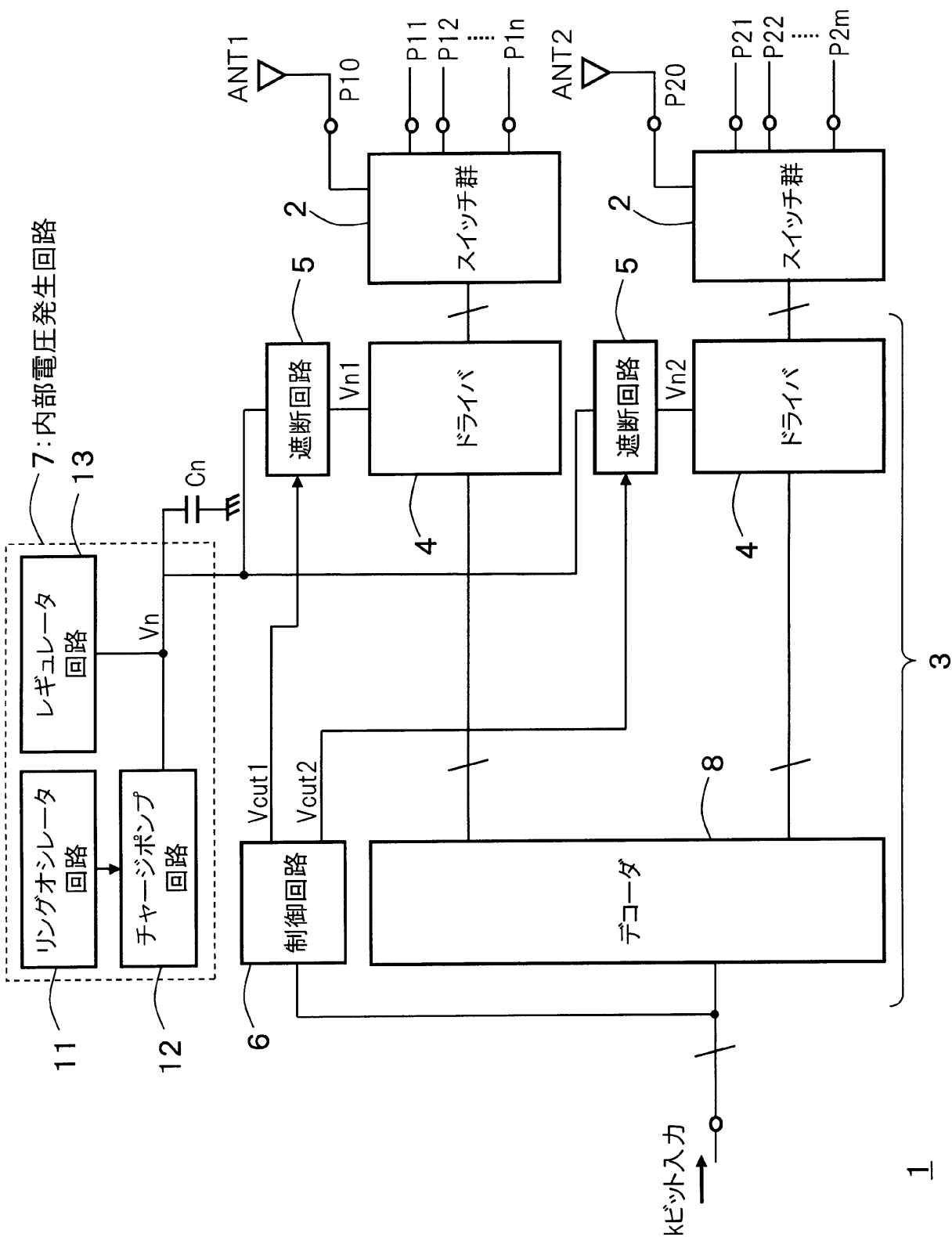
【課題】 信号の切替による電源電圧の変動が起きないようにしたスイッチ制御回路およびスイッチ回路を提供する。

【解決手段】 スイッチ制御回路は、基準電圧を用いて、複数の第1制御信号をレベルシフトさせた複数の第2制御信号を生成する複数の第1電圧生成回路と、複数の第1電圧生成回路に基準電圧を供給するか否かを切り替える複数の遮断回路と、前記複数の第1制御信号のうち少なくとも一つの信号論理が変化した時、前記複数の第1制御信号のうちその他を入力する少なくとも一つの第1電圧生成回路への前記基準電圧の供給が所定の期間遮断されるように、前記遮断回路を制御する制御回路と、を備える。

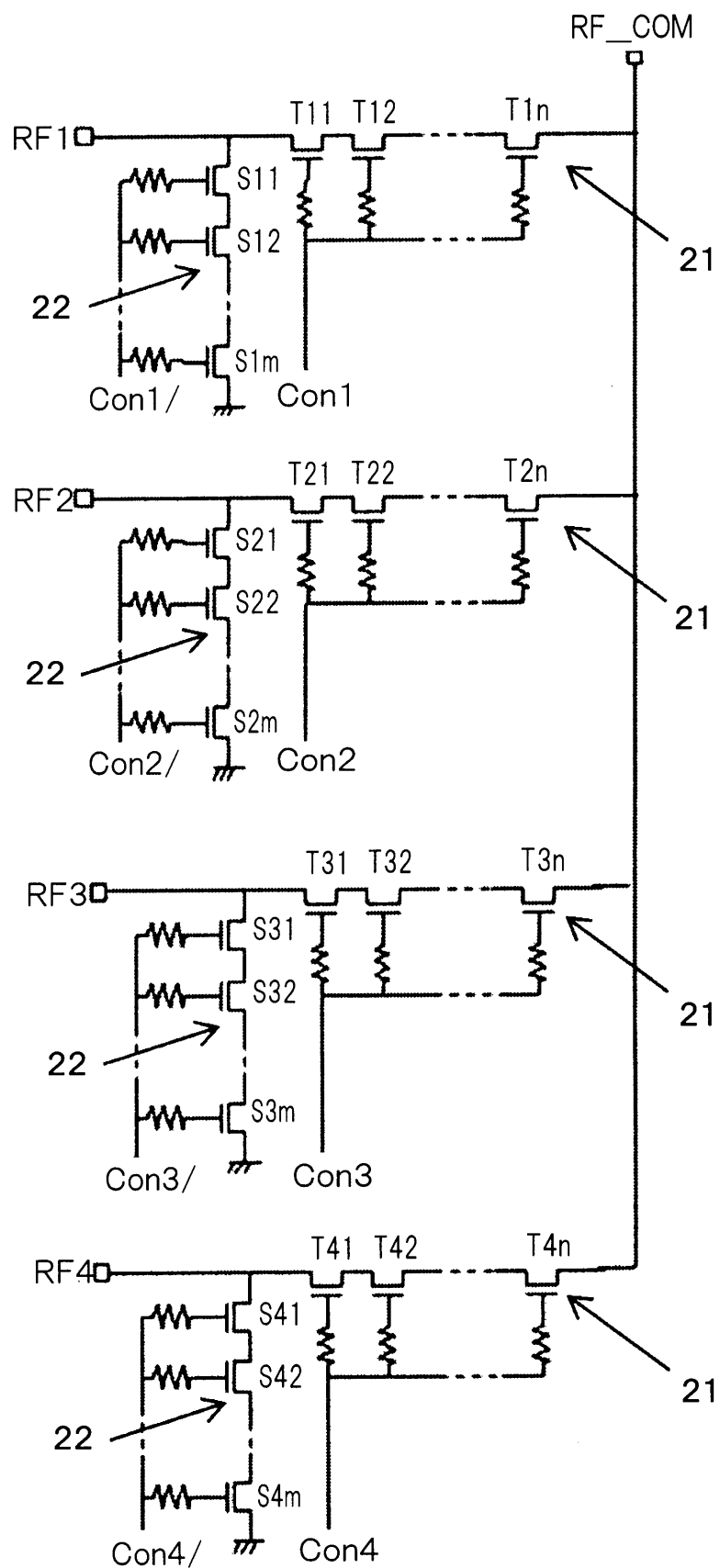
【選択図】 図1

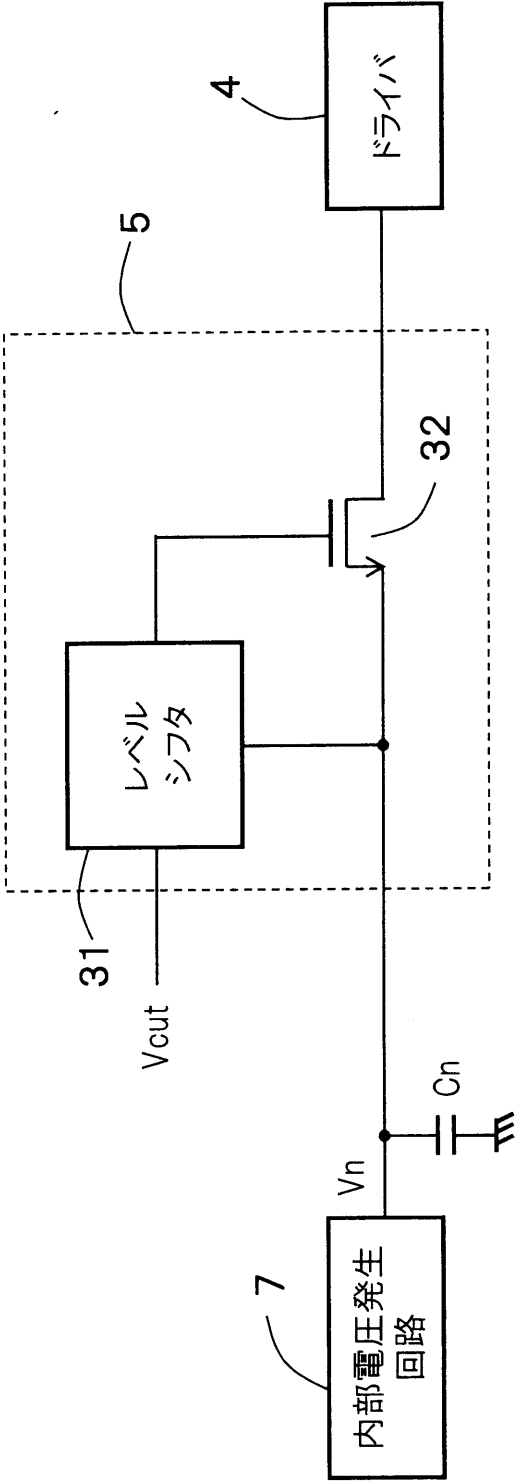
【書類名】 図面

【図 1】

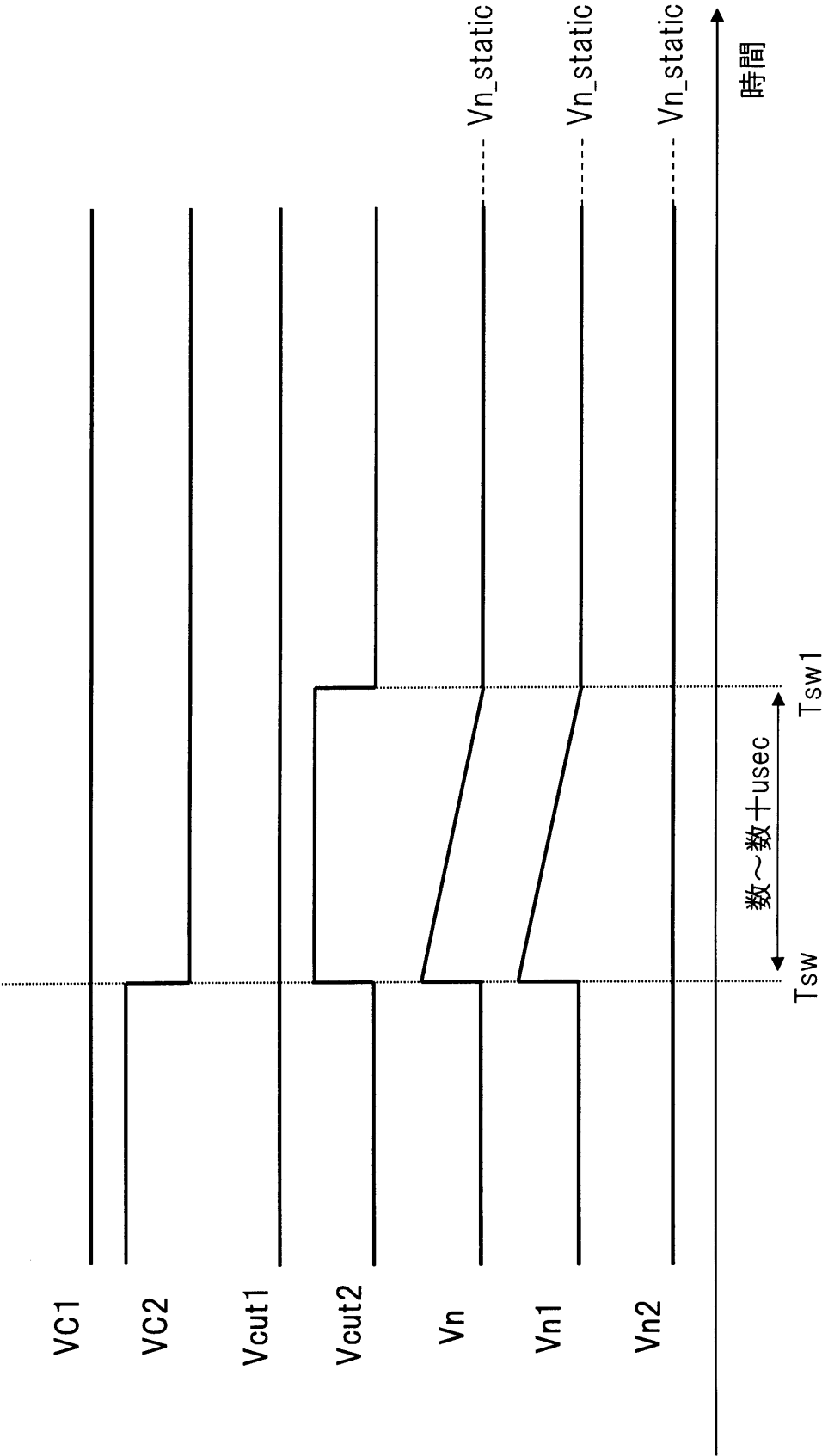


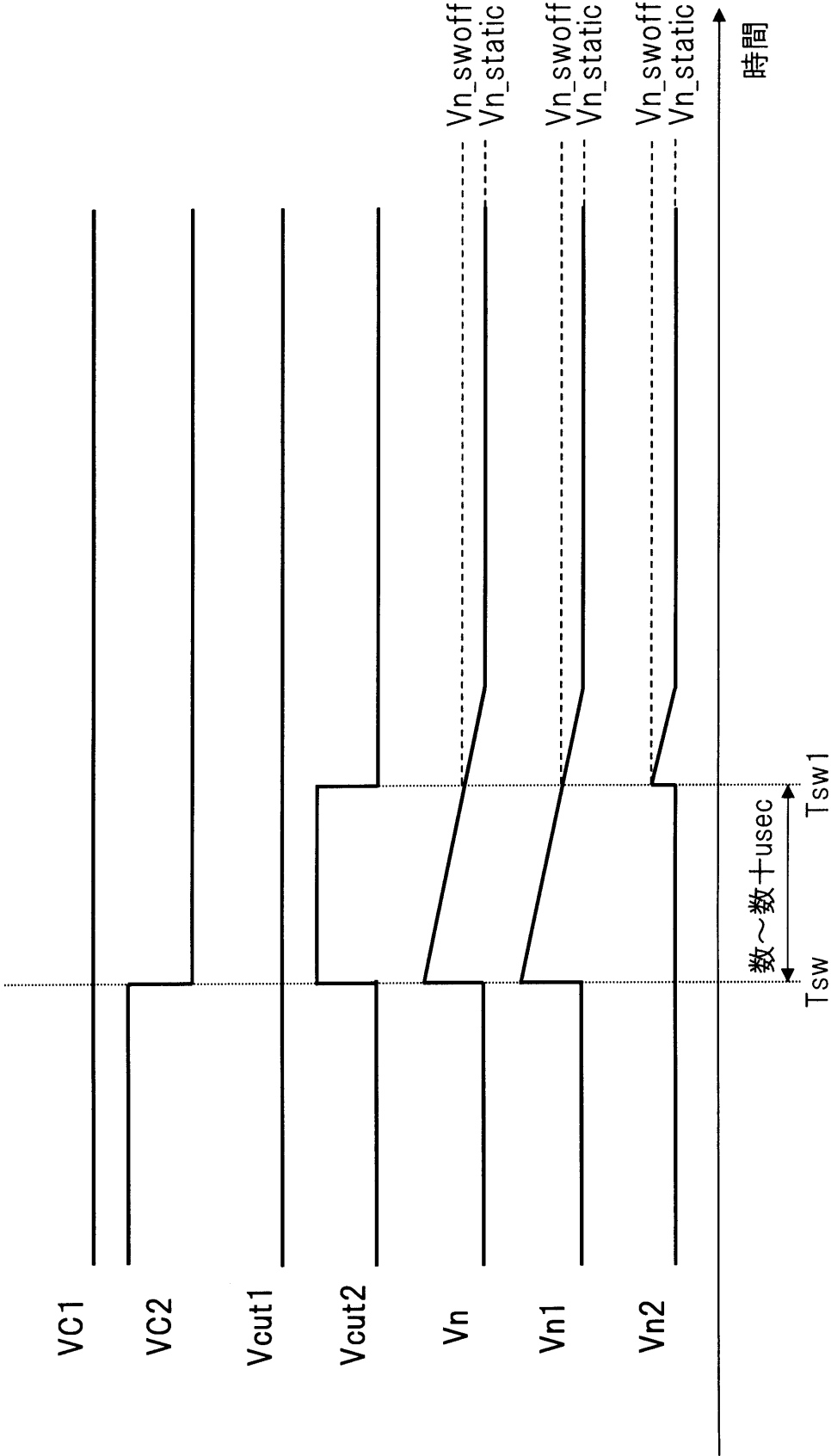
【図 2】





【図 4】





【図6】

