

# 1º de Grado en Ingeniería Informática - Grupo 1

## Primer parcial de Fundamentos de Computadores (temas 1, 2 y 3)

6 de noviembre de 2017

Nombre y apellidos: \_\_\_\_\_ DNI: \_\_\_\_\_

### Instrucciones para realizar el examen (tipo A)

- El tiempo disponible es de 2 horas (máximo 30 minutos para la parte de test).
- No olvidar poner el nombre y apellidos tanto en la hoja de examen como en los folios entregados.
- Utilizar bolígrafo.
- Para las preguntas tipo test, seleccionar una única respuesta en cada cuestión en el lugar habilitado para ello (señalando con una X en la tabla colocada al comienzo del test). El resto de preguntas se contestarán en folios.
- Cada dos respuestas incorrectas en el test anulan una correcta. Una pregunta sin contestar ni suma ni resta.
- Todos los alumnos deberán entregar tanto la hoja del examen como los folios utilizados al acabar.

### Parte I: tipo test (30%; 0.2 puntos por respuesta)

	T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15
a															
b															
c															

**T1.** Considere un programa que ejecuta un total de 100 millones de instrucciones, y que tarda en ejecutarse 250 milésimas de segundo en una CPU cuya frecuencia es de 1 GHz. El CPI (# ciclos por instrucción) promedio será de:

- a) 0.4 ciclos por instrucción.
- b) 4 ciclos por instrucción.
- c) 2.5 ciclos por instrucción.

**T2.**Cuál de los siguientes órdenes es el correcto, de mayor a menor facilidad de modificación:

- a) Hardware > software > firmware.
- b) Firmware > software > hardware.
- c) Software > firmware > hardware.

**T3.** El Intel 4004 fue:

- a) Uno de los primeros microprocesadores de la década de los 70, fabricado con unos pocos miles de transistores.
- b) Uno de los primeros microprocesadores de la década de los 80, fabricado con unos pocos cientos de miles de transistores.
- c) Uno de los primeros microprocesadores de la década de los 90, fabricado con unos pocos millones de transistores.

**T4.** Una dirección de internet (dirección IP v4), como veremos en el tema 6, está formada por 32 bits. Eso significa que, en principio, el máximo número de direcciones IP v4 distintas será de, aproximadamente:

- a) Algo más de 32 billones de direcciones.
- b) Algo más de 4000 millones de direcciones.
- c)  $4^{32}$  direcciones.

**T5.** El número de bytes necesarios para almacenar los píxeles de una imagen PPM en formato RGB, con cada valor de R, G y B entre 0 y 65535 (sin contar la cabecera) es:

- a) Número de filas \* Número de columnas \* 65535
- b) Número de filas \* Número de columnas \* 6
- c) Número de filas \* Número de columnas \* 256 \* 3

**T6.** El número 0111 1111 1000 0000 0000 0000 0000 en formato IEEE 754 de doble precisión representa:

- a) NaN (Not a Number)
- b)  $+\infty$
- c) Un cierto número real distinto de los dos anteriores.

**T7.** Elige la única respuesta verdadera de las tres siguientes opciones:

- a) El rango correspondiente a una representación entera sesgada que utiliza 16 bits es siempre  $[-2^{16}-1; +2^{16}-1]$ , independientemente del sesgo utilizado.
- b) El rango correspondiente a una representación entera sesgada que utiliza 16 bits es siempre  $[-2^{15}+1; +2^{15}-1]$ , independientemente del sesgo utilizado.
- c) El rango correspondiente a una representación entera sesgada que utiliza 16 bits siempre tendrá  $2^{16}$  valores distintos, independientemente del sesgo utilizado.

**T8.** El resultado de hacer el AND lógico entre los dos bytes 0xF7 y 0xAB, expresado en octal, será:

- a) 234<sub>8</sub>.
- b) 342<sub>8</sub>.
- c) 243<sub>8</sub>.

**T9.** El número obtenido al desplazar una secuencia de bits 3 posiciones a la izquierda (rellenando con ceros los bits que van entrando por la derecha) será:

- a) El número original multiplicado por 8.
- b) El número original multiplicado por 3.
- c) El número original dividido por 3.

**T10.** El estándar de codificación de caracteres ISO 8859-1 es más conocido como:

- a) Latin1.
- b) UTF8.
- c) UNICODE.

**T11.** Considérese una operación en punto flotante en la que los bits de redondeo y retenedor resultantes han sido, respectivamente, 1 y 1. Para redondear la mantisa habrá que (suponiendo nm=23 y que la mantisa está ya normalizada):

- a) Sumarle la cantidad  $2^{-23}$ .
- b) Sumarle la cantidad  $2^{23}$ .
- c) Sumarle la cantidad  $2^{-24}$ .

**T12.** Indica cual de las siguientes afirmaciones es la única VERDADERA. Una ROM de altura 16 y anchura 8 estará formada por:

- a) 16 puertas OR de 5 entradas cada una, más 8 puertas AND de hasta 8 entradas cada una (más los inversores que hagan falta).
- b) 16 puertas AND de 4 entradas cada una, más 8 puertas OR de hasta 16 entradas cada una (más los inversores que hagan falta).
- c) 16 puertas OR de hasta 8 entradas cada una (más los inversores que hagan falta).

**T13.** Sea  $F(A,B,C) = \prod M(0,1,4,7)$ . Dicha función lógica equivale a:

- a)  $F(A,B,C) = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot \overline{B} \cdot C + A \cdot \overline{B} \cdot \overline{C} + A \cdot B \cdot C$
- b)  $F(A,B,C) = (\overline{A} + \overline{B} + C) \cdot (\overline{A} + B + C) \cdot (A + \overline{B} + C) \cdot (A + B + C)$
- c) Ninguna de las anteriores respuestas es correcta.

**T14.** Una memoria ROM y una memoria RAM son:

- a) Un circuito secuencial y otro combinacional, respectivamente.
- b) Un circuito combinacional y otro secuencial, respectivamente.
- c) Ambos son circuitos secuenciales.

**T15.** Un circuito *sumador completo* de un bit tendrá:

- a) Dos entradas de un bit y dos salidas de un bit.
- b) Tres entradas de un bit y dos salidas de un bit.
- c) Dos entradas de un bit y tres salidas de un bit.

# 1º de Grado en Ingeniería Informática - Grupo 1

## Primer parcial de Fundamentos de Computadores (temas 1, 2 y 3)

6 de noviembre de 2017

Nombre y apellidos: \_\_\_\_\_ DNI: \_\_\_\_\_

### Parte II: cuestiones teórico-prácticas (32.5%; puntuación indicada en cada apartado)

**C1. (1.0 puntos)** Realizar la operación  $(+100)+(-15)$  (ambos números expresados en decimal) empleando la representación en C2. Para ello, determinar primero el **mínimo número de bits** que han de utilizarse para dicha representación sin tener problemas de desbordamiento, comprobando la corrección del resultado (interpretando la ristra de bits del resultado también en C2).

**C2. (1.25 puntos)** Contestar en orden a los siguientes apartados:

- Expresar el número decimal  $124.125_{10}$  en hexadecimal, usando el método de las divisiones y multiplicaciones sucesivas. Pasarlo después a octal usando la equivalencia con secuencias de bits por ser el hexadecimal y el octal códigos intermedios.
- Partiendo de los cálculos anteriores, expresar dicho número real en IEEE 754 de simple precisión (dar el resultado final como ristra de dígitos hexadecimales, en formato big endian).
- Finalmente, y aprovechando también los desarrollos realizados, expresar la ristra de dígitos hexadecimales que representan a dicho número en IEEE 754 de doble precisión, de nuevo en formato big endian.

**C3. (1.0 puntos)**

- Dibujar (a nivel de puertas lógicas elementales) un circuito PLA lo más pequeño posible que implemente las funciones  $F(A,B,C,D) = \sum m(1,7,12,15)$  y  $G(A,B,C,D) = \sum m(3,7,12,15)$
- Expresar la fórmula correspondiente a la función F, pero en este caso como producto de sumas canónico (es decir, como producto de maxitérminos). Utilizar la notación más concisa que conozcas para ello.

### Parte III: ejercicios prácticas (37.5%; puntuación indicada en cada apartado)

**P1. (1.25 puntos)** La siguiente imagen corresponde a un pantallazo de un archivo abierto con *okteta*:

```
0000:0000 0040F842 00000000 00085F40 436F6469|. @øB..... @Codi
0000:0010 66696361 6369F36E 20646520 63617261|ficación de cara
0000:0020 63746572 65730A73 ECF7FF|cteres.slyy
```

Se sabe que en él se archivaron, siguiendo el convenio *little endian*, los siguientes datos (en el orden indicado, y siempre un dato a continuación del otro):

- Un número real en IEEE 754 de simple precisión.
- Un número real en IEEE 754 de doble precisión.
- Una cadena de caracteres.
- Un número entero en complemento a 2 de 32 bits.

Se pide:

- Indicar los desplazamientos de byte (desde-hasta) ocupados por el número real en simple precisión, y obtener el valor concreto representado (expresado en base 10).
- Indicar los desplazamientos de bytes (desde-hasta) ocupados por la cadena de caracteres, así como los caracteres primero y último, respectivamente, de dicha cadena.
- ¿Qué codificación concreta crees que se ha utilizado para dicha cadena, ASCII, Latin1, UTF8 ó UTF16? Justifica brevemente tu respuesta.
- Indicar los desplazamientos de bytes (desde-hasta) ocupados por el entero de 32 bits, así como el entero concreto representado (expresado en base 10).

**P2. (1.75 puntos)** Se desea diseñar un circuito combinacional con cuatro bits de entrada  $P, V_1, V_2$  y  $V_3$  y un bit de salida  $S$ . Dicho circuito será utilizado por el consejo de administración de una empresa, formado por un presidente y tres vocales, para realizar votaciones secretas. Un 0 representará un voto NO, mientras que un 1 representará un voto SI. Los bits de entrada  $P, V_1, V_2$  y  $V_3$  representarán los votos del presidente y los tres vocales, respectivamente, y el comportamiento deseado para el bit de salida  $S$  es que éste coincida con el resultado de la votación (1 si hay mayoría de SI, y 0 si hay mayoría de NO). En caso de empate en la votación, el voto del presidente será considerado de calidad (es decir, decidirá el resultado).

- Expresar la tabla de verdad de dicho circuito.
- Simplificar la función para el bit de salida  $S$  como suma de productos. Indicar, para cada producto que forme parte de la solución, si es un implicante, si es primo, y si es esencial, explicando brevemente por qué (en este apartado NO hace falta dibujar el circuito resultante).
- Interpreta la ecuación lógica simplificada obtenida para explicar de forma concisa el comportamiento de dicho circuito, expresando con una frase castellano el comportamiento lógico equivalente al mismo.
- Implementar el bit de salida  $S$  usando sólo un número mínimo de puertas NAND, y dibujar el circuito resultante. Suponiendo que el retardo de cada puerta NAND es de 10 ns, calcular también el retardo total de dicho circuito.
- Implementar el bit de salida  $S$  usando sólo un multiplexor de 8 a 1. Se usarán como bits de control del multiplexor las entradas  $V_1, V_2$  y  $V_3$  en este mismo orden ( $V_1$  mayor peso,  $V_3$  menor peso).

**P3. (0.75 puntos)** Contestar concisamente a los siguientes apartados:

- Indicar dos tipos diferentes de conexiones de vídeo (sin audio) para conectar un monitor a un PC (contestar usando las siglas correspondientes, e indicar también su significado).
- Ídem para la conexión más habitual en la actualidad, que además de vídeo incluye también el audio.
- El programa encargado de diagnosticar el correcto funcionamiento del PC al arrancar el mismo, y terminar cargando un sistema operativo en RAM se ha almacenado tradicionalmente en la llamada ROM \_\_\_\_, que en la actualidad ha sido sustituida gradualmente por la llamada \_\_\_\_ (indicar en ambos casos las siglas correspondientes, así como su significado).
- Indicar el significado de las siglas SSD y HDD, y explicar la principal diferencia entre ambos tipos de dispositivo.
- ¿Qué tipo conexión es la que habitualmente se emplea en la actualidad para conectar un dispositivo como los indicados en el apartado d) para conectarlos a la placa madre de un PC? (**Nota.-** Considerar unidades internas, no externas; contestar de nuevo con las siglas del tipo de conexión utilizada, e indicar lo que significa la primera letra de dichas siglas).

## Soluciones test tipo A

	T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15
a			X						X	X	X				
b				X	X	X						X		X	X
c	X	X					X	X					X		

**C1. (1.0 puntos)**

El mínimo número de bits a usar será 8 bits (ya que el rango de representación para 7 bits es  $[-64; +63]$ , donde no cabe el primero de los operandos ni el resultado, pero para 8 bits ya es  $[-128; +127]$ , donde ya sí que caben tanto los dos operandos como el resultado).

$$\begin{array}{r} 01100100 \quad (+100) \\ 11110001 \quad (-15) \\ \hline \pm 01010101 \quad (+85) \end{array}$$

**C2. (1.25 puntos)**

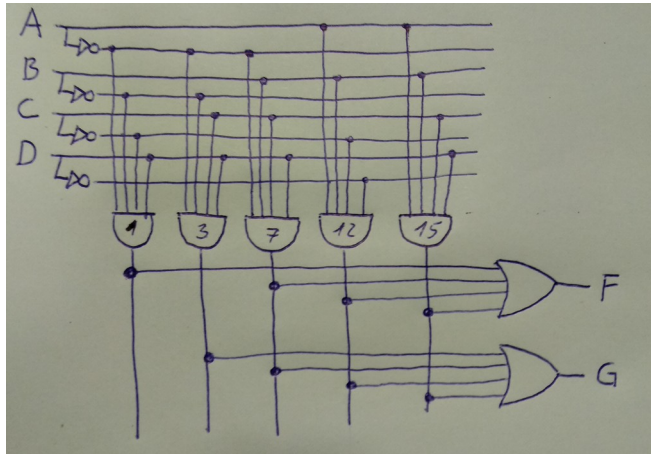
a)  $124.125)_{10} = \mathbf{7C.2)_{16}} = 0111\ 1100.0010)_2 = 1111100.001)_2 = 001\ 111\ 100.001)_2 = \mathbf{174.1)_8}$

b)  $1111100.001_2 = 1.111100001_2 \cdot 2^6$   
 $M = 1.m \rightarrow m = 111\ 1000\ 0100\ 0000\ 0000\ 0000_2$   
 $e = E + S \rightarrow e = 6 + 127 = 133_{10} = 10000101_2$   
 $s = 0$  (número positivo)  
 $0\ 10000101\ 111100001000000000000000 \rightarrow 0100\ 0010\ 1111\ 1000\ 0100\ 0000\ 0000\ 0000 \rightarrow 0x42F84000$   
 $\rightarrow \mathbf{0x42\ 0xF8\ 0x40\ 0x00}$  en big endian.

c) Igual, pero ahora el campo  $e$  y el  $m$  ocupan 11 y 52 bits respectivamente (en lugar de 8 y 23):  
 $M = 1.m \rightarrow m=1111\ 0000\ 1000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000)_2$   
 $e=E+S \rightarrow e=6+1023 = 1029_{10} = 10000000101_2$   
 $s=0$  (número positivo)  
 $0\ 10000000101\ 11110000100 \rightarrow$   
 $0100\ 0000\ 0101\ 1111\ 0000\ 1000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000 \rightarrow$   
 $0x405F080000000000 \rightarrow$   
**0x40 0x5F 0x08 0x00 0x00 0x00 0x00 0x00 en big endian.**

**C3. (1.0 puntos)**

a) Tamaño del PLA resultante:  $4 \times 5 \times 2$ .



b)  $F(A,B,C,D) = \prod M(0,2,3,4,5,6,8,9,10,11,13,14)$

**P1. (1.25 puntos)**

a) Desplazamientos **0000:0000 a 0000:0003**, ambos inclusive. Se trata de los bytes 0x00 0x40 0xF8 y 0x42. Al darles la vuelta (por estar en *little endian*), quedan como 0x42F84000. Y al interpretarlos en IEEE 754 de simple precisión, sale el número **124.125**<sub>10</sub>, como se puede comprobar en la solución al apartado C2 b) de este mismo examen, ya que es el mismo número con el que ahí se trabajaba, sólo que ahora en formato *little endian*.

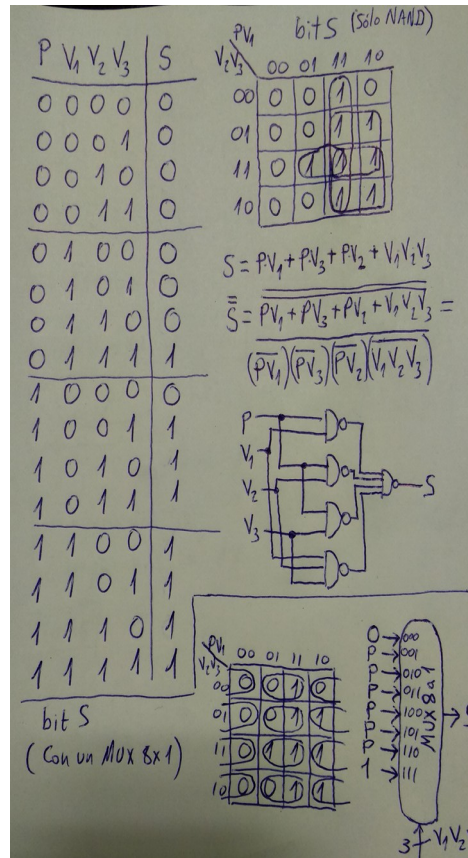
b) Desplazamientos **0000:000C a 0000:0026**, ambos incluidos. El primer carácter es la 'C' (byte 0x43), y el último el **retorno de carro** (byte 0x0A).

c) Se está usando la codificación de caracteres **Latin1**, ya que es la única de las cuatro mencionadas en las que el carácter 'ó' (o minúscula acentuada) ocupa exactamente 1 byte (en ASCII no existe dicho carácter, y tanto en UTF8 como en UTF16 ocupará 16 bits, es decir, dos bytes).

d) Desplazamientos **0000:0027 a 0000:002A**, ambos incluidos. Se trata de los bytes 0x73 0xEC 0xFF y 0xFF que, al darles la vuelta (little endian) e interpretarlos en C2 quedan como el número 0xFFFFEC73 → -5005<sub>10</sub>.

**P2. (1.75 puntos)**

Apartados a), b), d) y e):



b) Los cuatro productos obtenidos ( $P \cdot V_1$ ,  $P \cdot V_2$ ,  $P \cdot V_3$  y  $V_1 \cdot V_2 \cdot V_3$ ) son implicantes primos esenciales (implicantes por ser productos válidos de variables, primos por formar grupos válidos de unos en el mapa de Karnaugh que no pueden crecer más, y esenciales porque ninguno de ellos podría ser eliminado sin dejar de cubrir algún 1 del mapa).

c) La frase que podría resumir la ecuación lógica  $S = P \cdot V_1 + P \cdot V_2 + P \cdot V_3 + V_1 \cdot V_2 \cdot V_3$  podría ser algo así como “El bit S se activará si el presidente y el vocal primero, o bien el presidente y el vocal segundo, o bien el presidente y el vocal tercero, o bien los tres vocales, votan sí, y se desactivará en cualquier otro caso”.

d) El retardo total de dicho circuito será el correspondiente al camino más largo que hay desde las entradas hasta las salidas. Puesto que en todos los casos el número de puertas NAND atravesadas en secuencia es de dos (primer nivel y luego segundo nivel, sin haber en este caso ningún nivel inicial de negación de las variables de entrada), el retardo total será de  $10 + 10 = 20$  nanosegundos.

**P3. (0.75 puntos)**

a) VGA: Video Graphics Array (adaptador gráfico de video) y DVI: Digital Visual Interface (interfaz visual digital).

b) HDMI: High-Definition Multimedia Interface (interfaz multimedia de alta definición).

c) BIOS: Basic Input Output System (sistema de entrada salida básico) y UEFI: Unified Extensible Firmware Interface (interfaz de firmware extensible unificada).

d) HDD: Hard disk drive (unidad de disco duro). Se refiere a un disco magnético. SSD: Solid state drive (unidad de estado sólido). Más rápida (y también más cara por bit) que un HDD, ya que elimina los componentes mecánicos.

e) Conexión SATA: Serial ATA (ATA serie). Más moderno que PATA, que era paralelo.