

1º de Grado en Ingeniería Informática

Primer parcial de Fundamentos de Computadores (temas 1, 2 y 3)

2 de noviembre de 2018

Apellidos: _____

Grupo: _____

Nombre: _____

DNI: _____

Instrucciones para realizar el examen (tipo A)

- El tiempo disponible es de 2 horas (máximo 30 minutos para la parte de test).
- No olvidar poner el nombre y apellidos tanto en la hoja de examen como en los folios entregados.
- Utilizar bolígrafo.
- Para las preguntas tipo test, seleccionar una única respuesta en cada cuestión en el lugar habilitado para ello (señalando con una X en la tabla colocada al comienzo del test). El resto de preguntas se contestarán en folios.
- Cada dos respuestas incorrectas en el test anulan una correcta. Una pregunta sin contestar ni suma ni resta.
- Todos los alumnos deberán entregar tanto la hoja del examen como los folios utilizados al acabar.

Parte I: tipo test (30%; 0.2 puntos por respuesta)

	T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15
a															
b															
c															

T1. Considere un programa que ejecuta un total de 100 millones de instrucciones, en una máquina con un CPI (# ciclos por instrucción) promedio 3.5 ciclos por instrucción, y con una CPU con una frecuencia de 2GHz. ¿Cuánto tardará en ejecutarse el programa? :

- a) 100ms.
- b) 350ms.
- c) 175ms.

T2. El esquema de Von Neumann es:

- a) Una visión de alto nivel de la arquitectura de un computador (CPU + memoria + periféricos).
- b) Una visión de bajo nivel de la jerarquía de memoria de un ordenador.
- c) Una visión del esquema de programación de una CPU

T3. En una placa base, el componente encargado de control de accesos a memoria y tarjeta gráfica se denomina:

- a) NorthBridge.
- b) SouthBridge.
- c) PCI Express.

T4. Si tenemos un texto en español que ocupa 100 caracteres, usando ñes y letras con tilde, podemos afirmar que:

- a) Codificado con UTF-8 ocupará exactamente 100 bytes.
- b) Codificado con UTF-16 ocupará menos de 200 bytes.
- c) Codificado con ISO 8859-1 ocupará exactamente 100 bytes.

T5. El mayor valor representable (excluido el $+\infty$) en IEEE-754 de simple precisión será:

- a) $0\ 11111111\ 11\dots\overset{23}{\dots}11 = +(2 - 2^{-23}) \cdot 2^{128}$.
- b) $0\ 11111110\ 11\dots\overset{23}{\dots}11 = +(2 - 2^{-23}) \cdot 2^{127}$.
- c) $0\ 11111111\ 11\dots\overset{23}{\dots}10 = +(2 - 2^{-22}) \cdot 2^{127}$.

T6. El valor $(AE)_{16}$ corresponde a un entero de 8 bits en complemento a 2. Ese mismo número, representado en

complemento a 2 de 16 bits será el:

- a) $(00AE)_{16}$.
- b) $(FFAE)_{16}$.
- c) $(11AE)_{16}$.

T7. El resultado de una operación IEEE 754 ha sido 1011 1111 1101 1101 1101 1011 1011 1100, y los bits de redondeo y retenedor han tomado, respectivamente, los valores 1 y 0. El resultado final debidamente redondeado será:

- a) 1011 1111 1101 1101 1101 1011 1100.
- b) 1011 1111 1101 1101 1101 1011 1101.
- c) Ninguna de las anteriores respuestas es correcta.

T8. El número obtenido al desplazar una secuencia de bits 3 posiciones a la derecha (añadiendo ceros por la izquierda) es:

- a) El número original dividido entre 3.
- b) El número original multiplicado por 8.
- c) El número original dividido entre 8.

T9. El mayor entero que puede representarse en 16 bits usando representación en complemento a 2 es:

- a) 65536.
- b) 32767.
- c) 32768.

T10. Sea la función lógica $F=A \cdot B+C+B \cdot \bar{E}$. Si suponemos un retardo de 1 ns para las puertas NOT, 3 ns para las AND y otros 3ns para las OR, el retardo del circuito completo para obtener el bit F de salida será de:

- a) 7 ns.
- b) 9 ns.
- c) 13 ns.

T11. Un semisumador de un bit es un circuito combinacional que posee:

- a) Dos entradas de un bit y dos salidas de un bit.
- b) Dos entradas de un bit y tres salidas de un bit.
- c) Tres entradas de un bit y dos salidas de un bit.

T12. En un mapa de Karnaugh para una función de cuatro variables encontramos un grupo de 4 unos que corresponde a un implicante primo esencial. Entonces será cierto que:

- a) Dicho implicante se corresponderá con un producto de 2 variables, aunque no necesariamente formará parte de la solución a la función expresada como suma de productos mínima.
- b) Dicho implicante coincidirá con un minitérmino de la función.
- c) Dicho implicante simplificará 4 de los minitérminos de la función para dejarlos en un sólo producto de 2 variables.

T13. La definición más correcta de una PLA, de entre las tres siguientes, es:

- a) Una ROM a la que se han eliminado un subconjunto de puertas de la etapa AND.
- b) Una ROM a la que se han eliminado un subconjunto de puertas de la etapa OR.
- c) Un multiplexor que, en lugar de una salida de 1 bit, tiene una salida de n bits.

T14. Indica cual de las siguientes afirmaciones es la única VERDADERA. Cuando simplificamos funciones mediante mapas de Karnaugh:

- a) La función simplificada resultante puede no ser única.
- b) Un implicante siempre elimina el máximo número de variables posibles.
- c) Un implicante primo siempre aparece en la cubierta.

T15. Un decodificador es un circuito digital (elije la respuesta correcta):

- a) Con 2^n líneas de entrada y n líneas de salida, donde una y sólo una línea de entrada se activa en cada momento.
- b) Con n líneas de entrada y 2^n líneas de salida, donde una y sólo una línea de salida se activa en cada momento.
- c) Con 2^n líneas de entrada, m líneas de control y n líneas de salida, donde una y sólo una línea de salida se activa en cada momento en función de las líneas de control.

2 de noviembre de 2018

Apellidos: _____ Grupo: _____

Nombre: _____ DNI: _____

Parte II: cuestiones teórico-prácticas (32.5%; puntuación indicada en cada apartado)

C1. (1.0 puntos) Realizar la operación $(-98)+(-45)$ (ambos números expresados en decimal) empleando la representación en C2. Para ello, determinar primero el **mínimo número de bits** que han de utilizarse para dicha representación sin tener problemas de desbordamiento, comprobando la corrección del resultado (interpretando la ristra de bits del resultado también en C2).

C2. (1.25 puntos) Contestar en orden a los siguientes apartados:

- Expresar el número decimal 21.3125_{10} en IEEE 754 de simple precisión. Dar el resultado final como ristra de dígitos hexadecimales.
- Sabiendo que sigue el formato IEEE 754 de simple precisión, determinar el número real que se corresponde con el número en hexadecimal $0xC2A91000$.
- Sabiendo que sigue el formato IEEE 754 de simple precisión, determinar el número real que se corresponde con el número en hexadecimal $0xFF800000$.

C3. (1.0 puntos) Contestar en orden a los siguientes apartados:

- Dibujar el diagrama lógico (a nivel de puertas lógicas elementales) de un circuito multiplexor de 8 a 1 de 1 bit de ancho.
- Partiendo del bloque lógico del circuito anterior (ya como “caja negra”), construir un multiplexor de 8 a 1 de 3 bits de ancho (es decir, que selecciona en su salida de datos de 3 bits de ancho una de las 8 palabras de tres bits cada una que tiene como entradas de datos).

Parte III: ejercicios prácticas (37.5%; puntuación indicada en cada apartado)

P1. (1.5 puntos) Se desea diseñar un circuito combinacional que será utilizado por el profesor de fundamentos de computadores para saber si un alumno ha aprobado el parcial (tiene una nota entre 10 y 5, ambos incluidos) o ha suspendido el parcial (tiene un 4 o menos). La entrada del circuito es la nota (un entero mayor o igual que cero) en binario natural con 4 bits (N_3, N_2, N_1 y N_0). La salida indica si el alumno ha aprobado (1) o no (0).

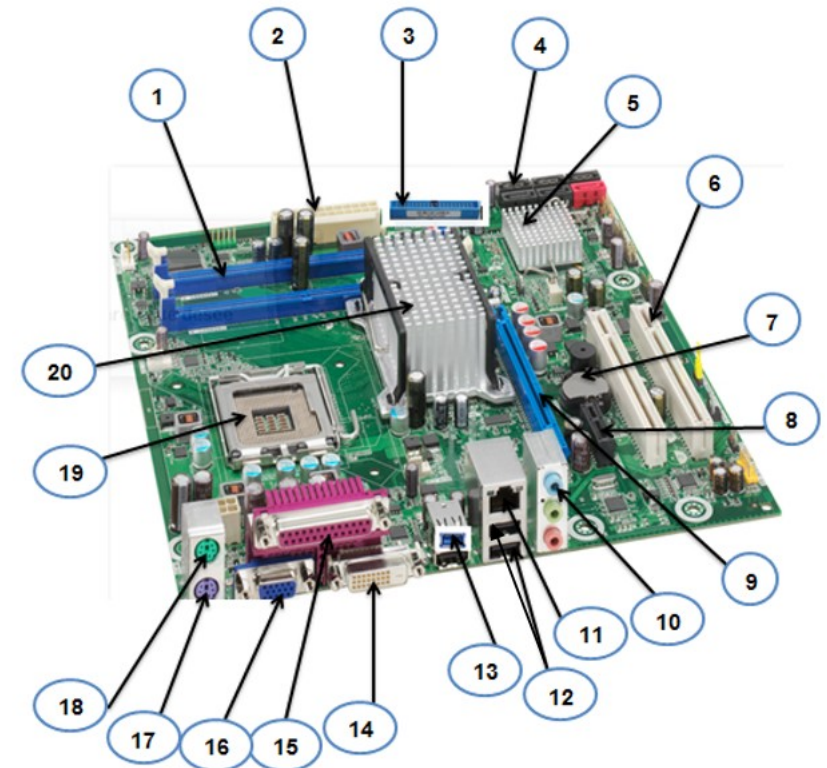
- Expresar la tabla de verdad de dicho circuito.
- Simplificar la función para el bit de salida S como suma de productos. Indicar, para cada producto que forme parte de la solución, si es un implicante, si es primo, y si es esencial, explicando brevemente por qué (en este apartado NO hace falta dibujar el circuito resultante).
- Implementar la función usando sólo un número mínimo de puertas NAND, y dibujar el circuito resultante. Suponiendo que el retardo de cada puerta NAND es de 12 ns, calcular también el retardo total de dicho circuito.
- Implementar la función usando sólo un multiplexor de 8 a 1.

P2. (1.25 puntos) Dado el siguiente archivo PPM abierto con *Okteta*, se pide:

```
0000:0000 50 36 0A 23 20 45 78 61 6D 65 6E 20 46 43 20 0A P6.# Examen FC .
0000:0010 33 20 36 0A 32 35 35 0A FF FF FF FF FF FF FF FF 3 6.255.ÿÿÿÿÿÿÿÿ
0000:0020 FF FF FF FF 00 00 00 00 00 00 FF FF FF 00 00 00 00 ÿÿÿÿ.....ÿÿÿ...
0000:0030 FF FF FF FF FF FF 00 00 00 00 00 00 00 00 FF FF ÿÿÿÿÿÿ.....ÿÿÿ.
0000:0040 00 00 FF FF FF FF FF FF 00 00 00 FF FF FF | ..ÿÿÿÿÿÿ.....ÿÿÿ|
```

- Dimensiones de la imagen (ancho x alto)
- Tamaño en bytes que ocupa cada píxel en dicha imagen. Razona la respuesta.
- El **valor hexadecimal** que codificaría un píxel de color azul en dicha imagen.
- El **desplazamiento/dirección de memoria de comienzo** de los píxeles que conforman la imagen.
- El **color** del primer píxel según el orden en que se guardan en el fichero.
- El **desplazamiento/dirección de memoria de comienzo** del píxel correspondiente a las coordenadas (2,1) donde la coordenada se expresa como (*fila, columna*). Tened en cuenta que se empiezan a numerar las filas y las columnas por el cero.

P3. (1.0 puntos) Identificar cada uno de los componentes numerados de la siguiente placa base:



Soluciones test tipo A

	T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15
a		X	X				X			X	X		X	X	
b					X	X			X						X
c	X			X				X				X			

C1.

El mínimo número de bits a usar será 9 bits, ya que el rango de representación para 8 bits es $[-128; +127]$, donde no cabe el resultado, pero para 9 bits el rango es $[-256; +255]$, donde sí que caben tanto los operandos como el resultado.

$$\begin{array}{r}
 110011110 \quad (-98) \\
 + 111010011 \quad (-45) \\
 \hline
 \pm 101110001 \quad (-143)
 \end{array}$$

C2.

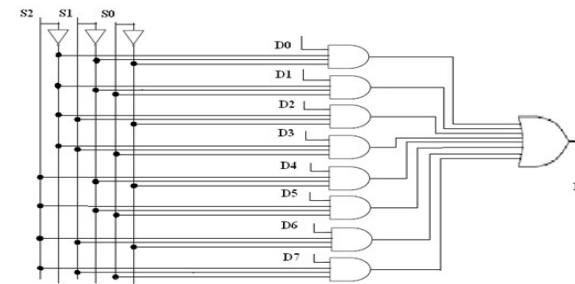
a) El número decimal 21.3125_{10} expresado en binario es **10101.0101_2**
 Para expresarlo en IEEE754 tenemos $E=4$, $M=1.010101010000000000000000$
 Entonces, $e = E+S$, donde S es 127, por tanto e es 131, y m es la parte real de M . El número quedaría como:
 $0100\ 0001\ 1010\ 1010\ 1000\ 0000\ 0000\ 0000_2$ y en hexadecimal será $0x41AA8000$

b) El número IEEE754 (simple precisión) $0xC2A91000$, en binario es: $1100\ 0010\ 1010\ 1001\ 0001\ 0000\ 0000\ 0000$, donde el signo es 1, por tanto es un número negativo, $e=1000\ 0101$, y $m=010\ 1001\ 0001\ 0000\ 0000\ 0000$.
 Como $E=e-127$, tenemos que $E=133-127$, $E=6$,
 Como $M=1.m$, tenemos que $M=1.010\ 1001\ 0001\ 0000\ 0000\ 0000$, y con el exponente, se queda $M=1010100.10001\ 0000\ 0000\ 0000$, que en decimal se corresponde con el número -84.53125

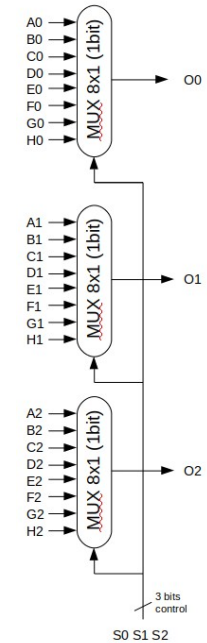
c) El número $0xFF800000$ (IEEE 754 simple precisión) en binario es $1111\ 1111\ 1000\ 0000\ 0000\ 0000\ 0000\ 0000_2$, del que podemos ver que el signo es negativo (bit 31 a 1), y que $e=1111\ 1111$, y que $m=000\ 0000\ 0000\ 0000\ 0000\ 0000$, que se corresponde con la representación del $-\infty$. Por tanto, el número es $-\infty$

C3.

a)



b)

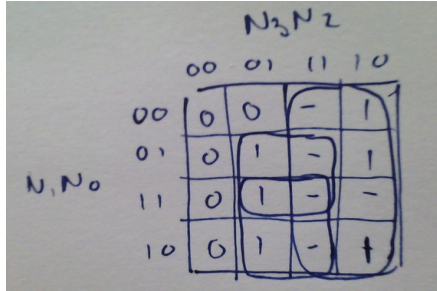


P1.

a)

N_3	N_2	N_1	N_0	Aprobado
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	-
1	1	0	0	-
1	1	0	1	-
1	1	1	0	-
1	1	1	1	-

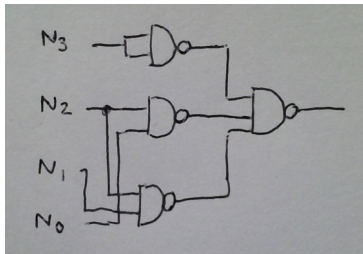
b)



$$\text{Aprobado}(N_3, N_2, N_1, N_0) = N_3 + N_2 N_0 + N_2 N_1$$

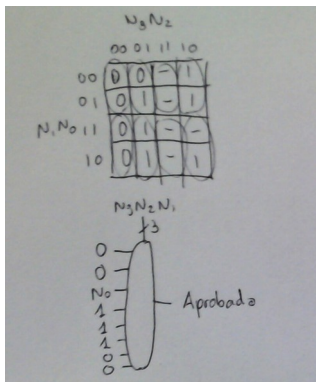
Todos son implicantes primos esenciales ya que todos contienen al menos un 1 que no se puede cubrir con otro implicante primo de igual tamaño.

c) Negamos dos veces la función: $\sim(\sim(N_3 + N_2 N_0 + N_2 N_1))$. Aplicamos De Morgan con la negación de dentro: $\sim(\sim N_3 \cdot \sim(N_2 N_0) \cdot \sim(N_2 N_1))$



El retardo de este circuito es de 24 ns, ya que el camino más largo desde la entrada a la salida lo forman dos puertas NAND.

d)



P2.

a) 3 x 6

b) 3 bytes, puesto que el valor máximo del color es de 255, cada uno de los tres colores RGB se codifica en 1 byte ($2^8 = [0...255]$).

c) Puesto que cada píxel se representa como la suma de los tres colores RGB (rojo, verde y azul), y cada color se codifica en un byte, un píxel azul sería: 00 00 FF (Red=00 Green=00 Blue=FF)

d) Es el primer píxel de la imagen tras la metainformación, empieza justo tras el valor máximo del color (después del separador 0A): Su desplazamiento es el 0000:0018

e) Su valor es FF FF FF y por tanto es blanco, ya que RGB es un modelo aditivo (la suma de colores genera el blanco)

f) El píxel en la coordenada (2,1) tiene por delante dos filas completas de píxeles, donde cada fila tiene 3 píxeles de ancho según las dimensiones de la imagen. Así pues: 2 filas \cdot (3 píxeles/fila \cdot 3 bytes/píxel) = 18. Finalmente, en su misma fila tiene por delante un único píxel (columna) 1 \cdot (3 bytes/píxel) = 3. En total, el desplazamiento relativo al comienzo de los píxeles es $18 + 3 = 21_{(10)} = 15_{(16)}$. Teniendo en cuenta que el primer píxel de la imagen empieza en el desplazamiento 0018 del fichero, el píxel (2,1) empezará en el desplazamiento $0018 + 0015 = 0000:002D$

P3.

- 1.-Zócalos ubicación memoria RAM (módulos DIMM)
- 2.-Conector fuente alimentación.
- 3.- Conector IDE/ATA.Para discos duros o unidades ópticas antiguos .-
- 4.-Conexión dispositivos SATA (Serial ATA) para discos duros o unidades ópticas actuales
- 5.-Disipador sobre SouthBridge /Puente Sur .- Control de periféricos de Entrada/salida .
- 6.-Módulos PCI.-Conexión tarjetas para periféricos antiguos .
- 7.-Pila (alimentación BIOS)
- 8.-PCI Express 1x (conexión de tarjetas de red, sonido, etc.)
- 9.-PCI Express 16x (conexión tarjeta gráfica potente)
- 10.-Sonido analógico
- 11.-Conector RJ45 (LAN Ethernet)
- 12.-Puertos USB 2.x Conexión de periféricos tales como pendrives, impresoras, discos duros externos
- 13.-Puerto USB 3.x Idem que el USB 2.x anterior pero proporcionando mayor ancho de banda
- 14.-DVI (Salida video digital)
- 15.-Puerto paralelo (conexión periféricos antiguos, principalmente impresoras)
- 16.-VGA (salida video analógico)
- 17.-Puerto PS2. Conexión de teclado.
- 18.-Puerto PS2 Conexión de Ratón.
- 19.-Zócalo para colocar el microprocesador / CPU
- 20.-Disipador sobre (NorthBridge / Puente Norte).Chipset para control de accesos a memoria y tarjeta gráfica.