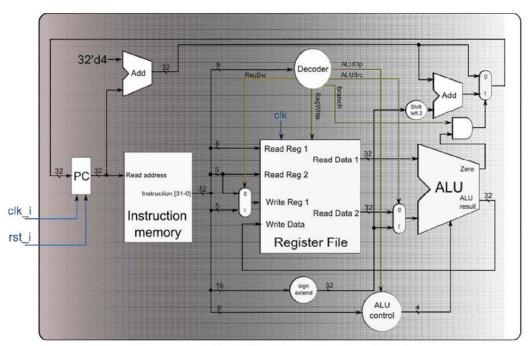
CO LAB2 Simple Single CPU

作業名稱

Computer Organization LAB2 simple single CPU

系統架構

如圖:



Top module: Simple Single CPU

Simple single CPU 主要由 program counter(計算指令地址)、Instruction Memory (取指令)、 Register File(存取操作數)、ALU(算術)、Decoder(譯碼)、 ALU control(控制 ALU 正確進行運算)以及 2to1 MUX(多路選擇) 構成。

其中已經提供的是 IM,PC,RF,MUX2TO1 部分。

設計模組分析

主要實現依賴於其中的 Decoder 及 ALU control 部分

其中 Decoder 部分通過判斷傳入的指令的 op field 部分判斷 ALUSrc、RegDst、Branch 等信號,並給出 ALU_OP 值。

然後 ALU_OP 及指令的後六位傳入 ALU CONTROL 部分,首先通過區分 ALU_OP 來對 ALU 需要執行的操作進行指示。如果同為 R_type 指令類,ALU_OP 相同,則通過判斷

指令後六位的 function field 來判斷 ALU 所應該執行的工作。最後給出控制 ALU 進行運算的 ALU_Ctrl 信號。

設計結果與功能說明

實現規定的指令, 即 add, sub, and, or, slt, sll, srlv, beq, addi, slti, lui, ori, bne。

由於未生成 result 文件, 對照 e3 的 result 檢查 RF。

1	2	3
addi r1, r0, 10	addi r6, r0, 2	ori r10, r0, 1
addi r2, r0, 4	addi r7, r0, 14	lui r11, 1
slt r3, r1, r2	and r8, r6, r7	sll r11,r11,3
beq r3, r0, 1	or r9, r6, r7	srlv r11,r11,r10
add r4, r1, r2.	addi r6, r6, -1	addi r10,r10,1
sub r5, r1, r2	slti r1, r6, 1	bne r11,r0,-3
	beq r1, r0, -5	
final result	final result	final result
r1 = 10, r2 = 4, r3 = 0	r6 = 0, r7 = 14, r8 = 0	r10 = 7, r11 = 0
r4 = 0, r5 = 6.	r9 = 15	

(正确结果)

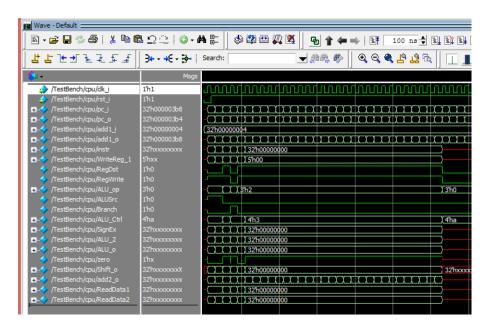
以下为截图。

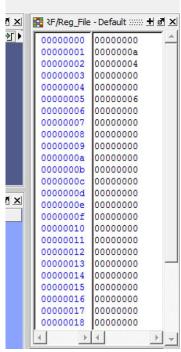
Test1:

可见以 16 进制表示:

r1 = a, r2 = 4, r5 = 6

其余结果均为 0.

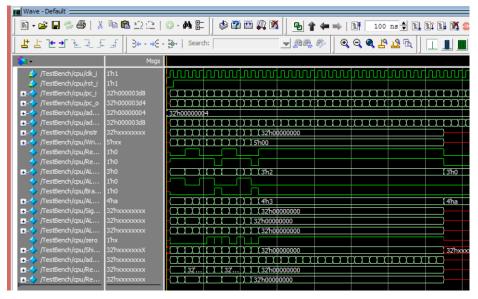


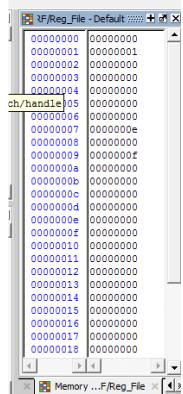


Test2:

16 讲制表示:

r7 = e, r9 = f

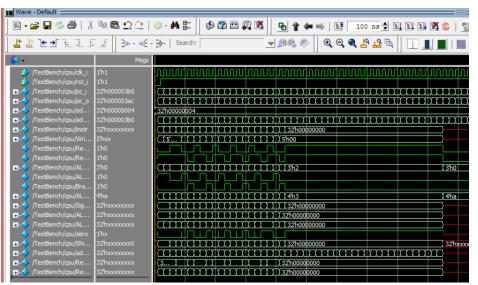


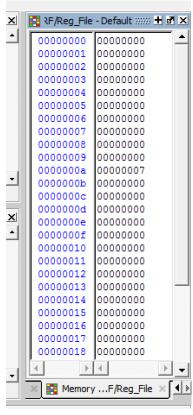


Test3:

16 进制表示:

r10 = 7





遭遇困難與解決方法

接線問題:對著結構圖檢查,助教領著檢查,助教領著檢查……

未生成結果文件:對照 RF 檢查。

其他問題:騷擾助教,騷擾助教,騷擾助教.....

作業心得討論

感謝助教們的指導, (終於) 做出來了。

在線轉換的繁體……可能會有錯別字。