

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES · 17. 05, 2021

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES · 17. 05, 2021

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES · 17. 05, 2021

PROCESSADOR RISC 8-BITS

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES

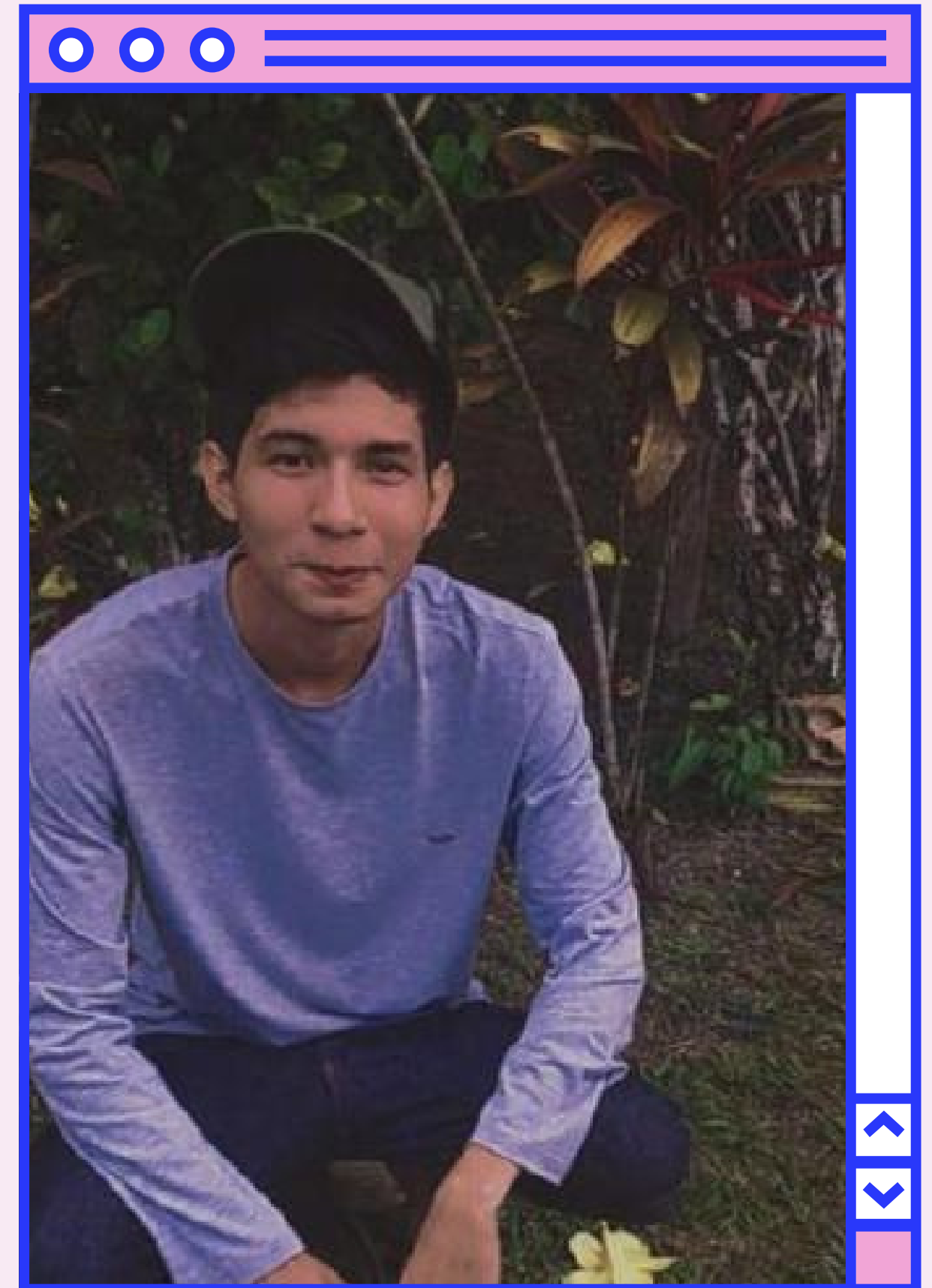




SOBRE NÓS

CRISTIANO LIMA

- Estudante do curso Ciência da Computação da Universidade Federal de Roraima (UFRR)



K16bits

<https://github.com/K16bits>



SOBRE NÓS

REGINALDO QUEIROZ

- Estudante do curso Ciência da Computação da Universidade Federal de Roraima (UFRR)



ProgramadorDasLagrims

<https://github.com/ProgramadorDasLagrims>

8 bits

Quantos registradores: 2 regis

Quais os formatos a serem suportados ?(R,I ,J)

Quais as operações a serem suportados (item 3.0)

Como será efetuado a separação de bits? (op,registrador,ula,memória)

Instrução do tipo R (Operações aritméticas)

op	rs	rt
4 bits	2 bits	2 bits
7-4	3-2	1-0

0000 00 00 = 0000 00 00 (8 bits)

Instrução do tipo I (Load e Store,Beg,Bne)/(Lw,Sw)

op	rs	Address
4 bits	2 bits	2 bits
7-4	3-2	1-0

00 00 00 = 0000 0000(8bits)

Instrução do tipo J (Jump, salto de memória)

op	Address
4 bits	4 bits
7-4	3-0

0 0 0 0 0 0 0 0 = 000 0000 (8bits)

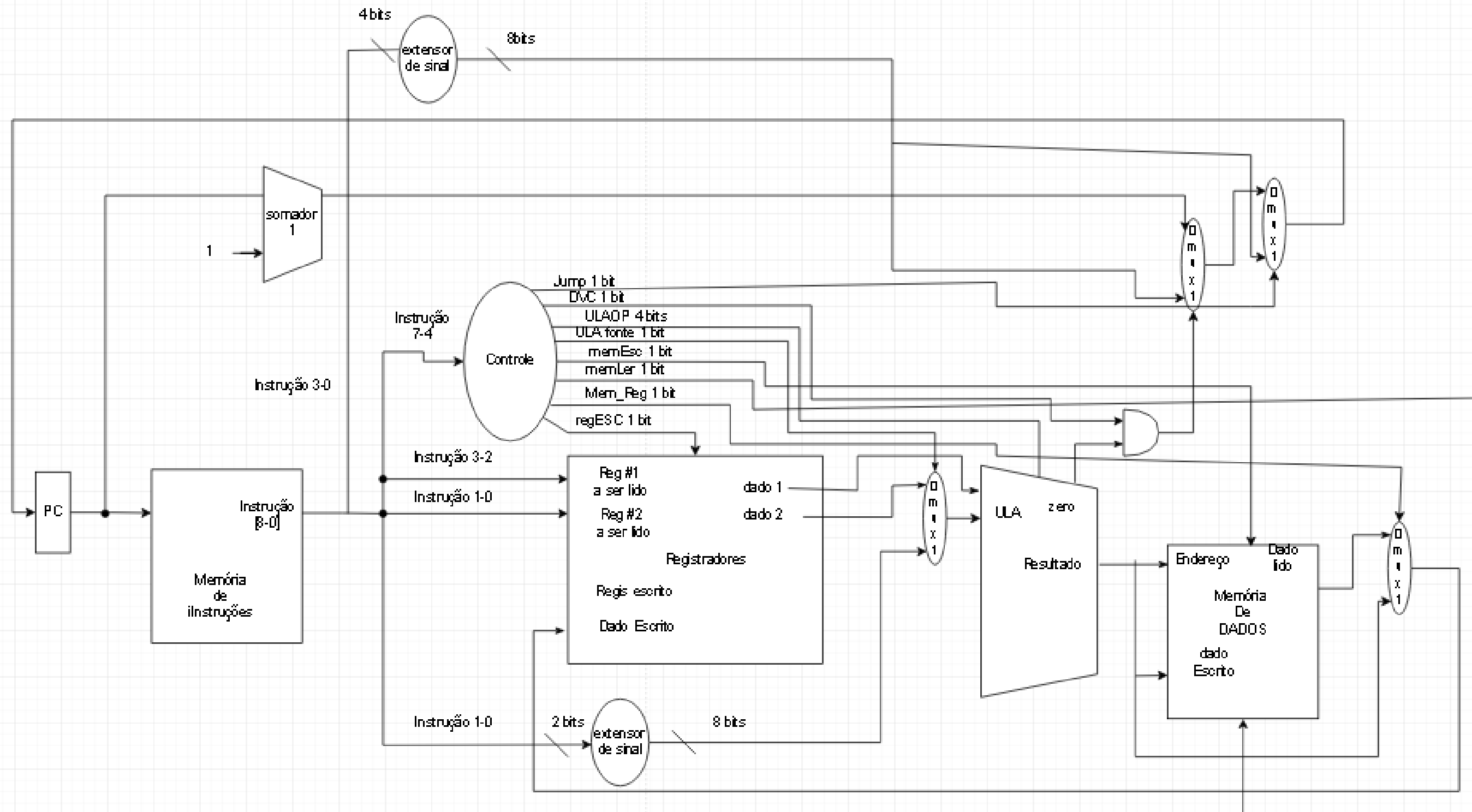
INTRODUÇÃO AO PROCESSADOR

DIVISÕES DE BITS

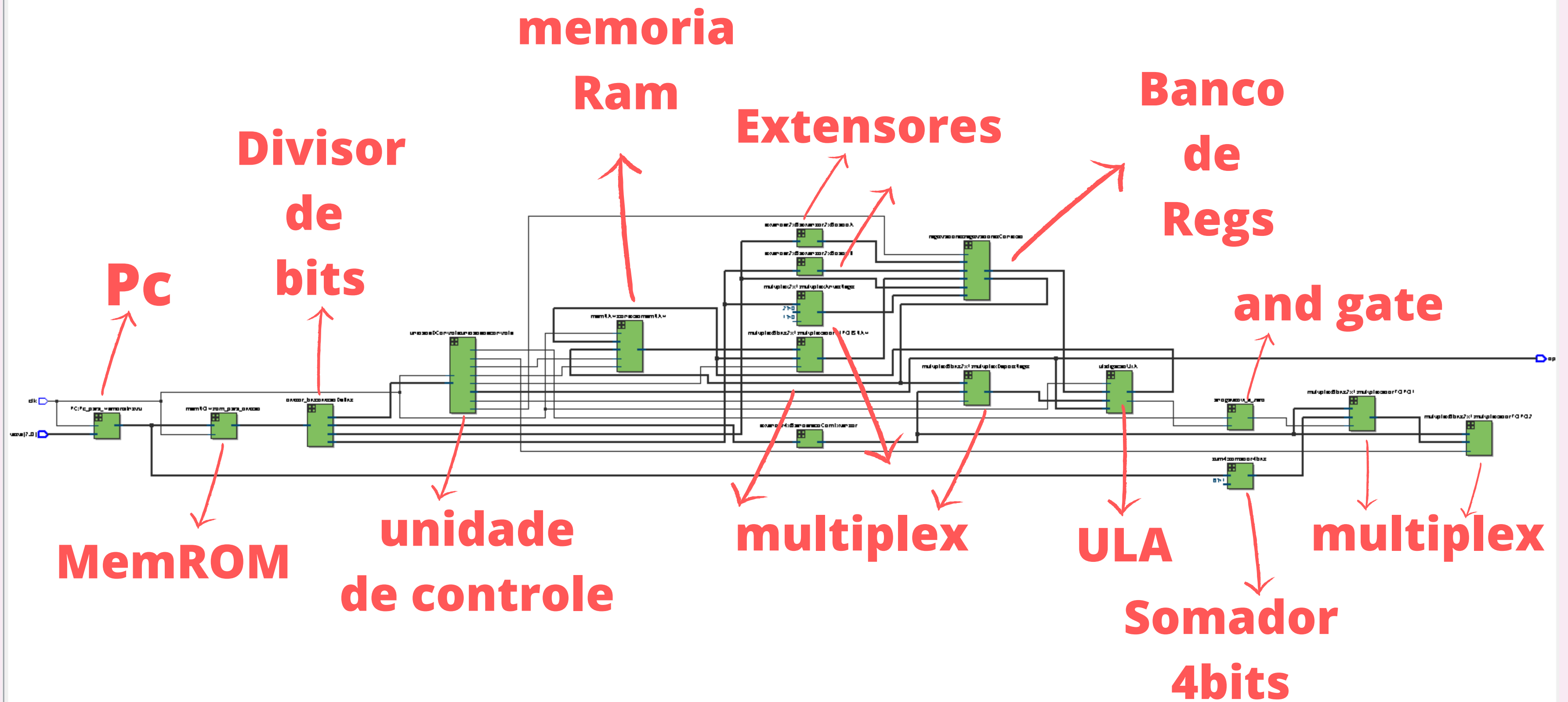
FORMATOS SUPORTADOS

O ITEM COMPLETO SE ENCONTRA ANEXO AO
ENDEREÇO DO GITHUB

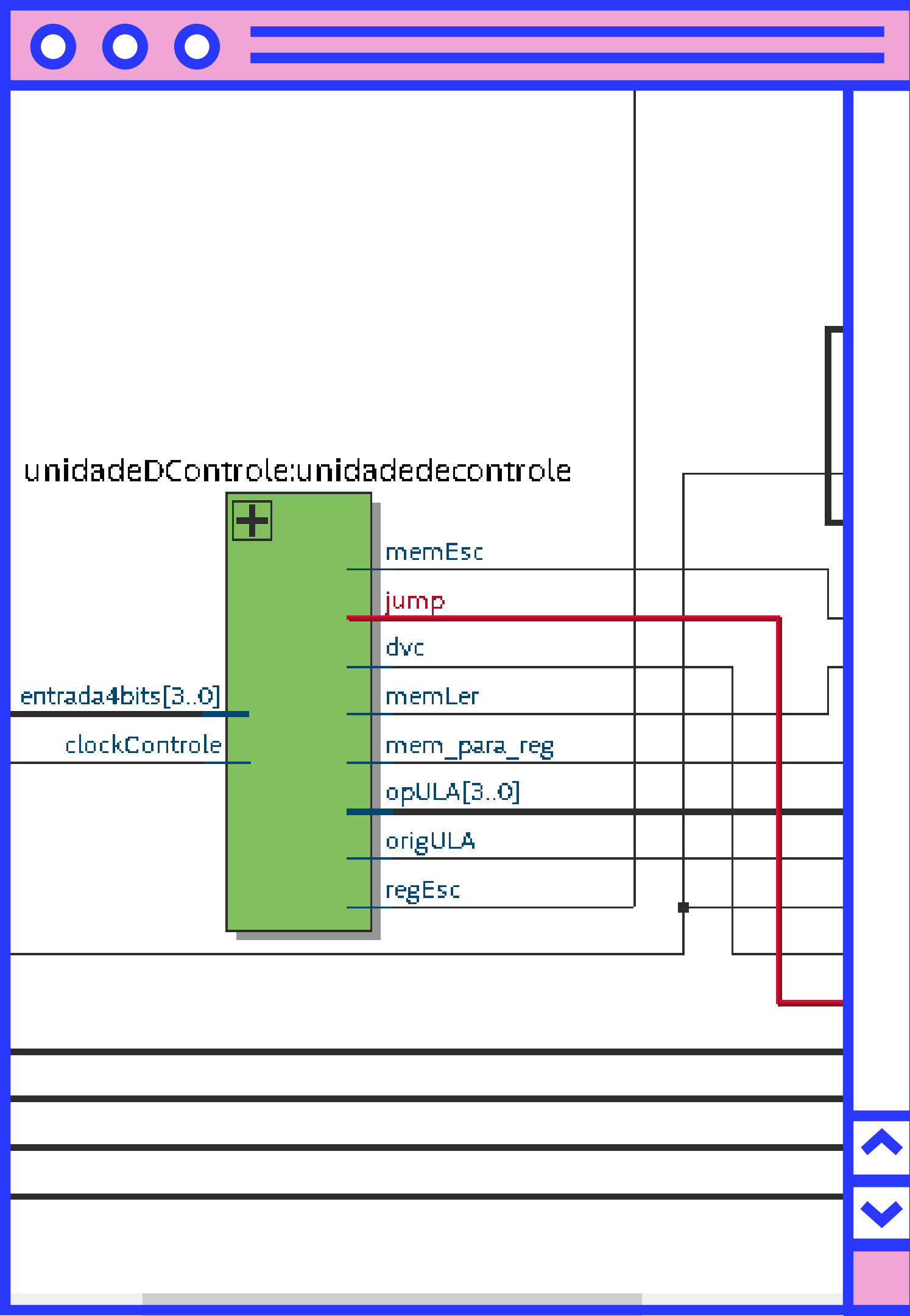
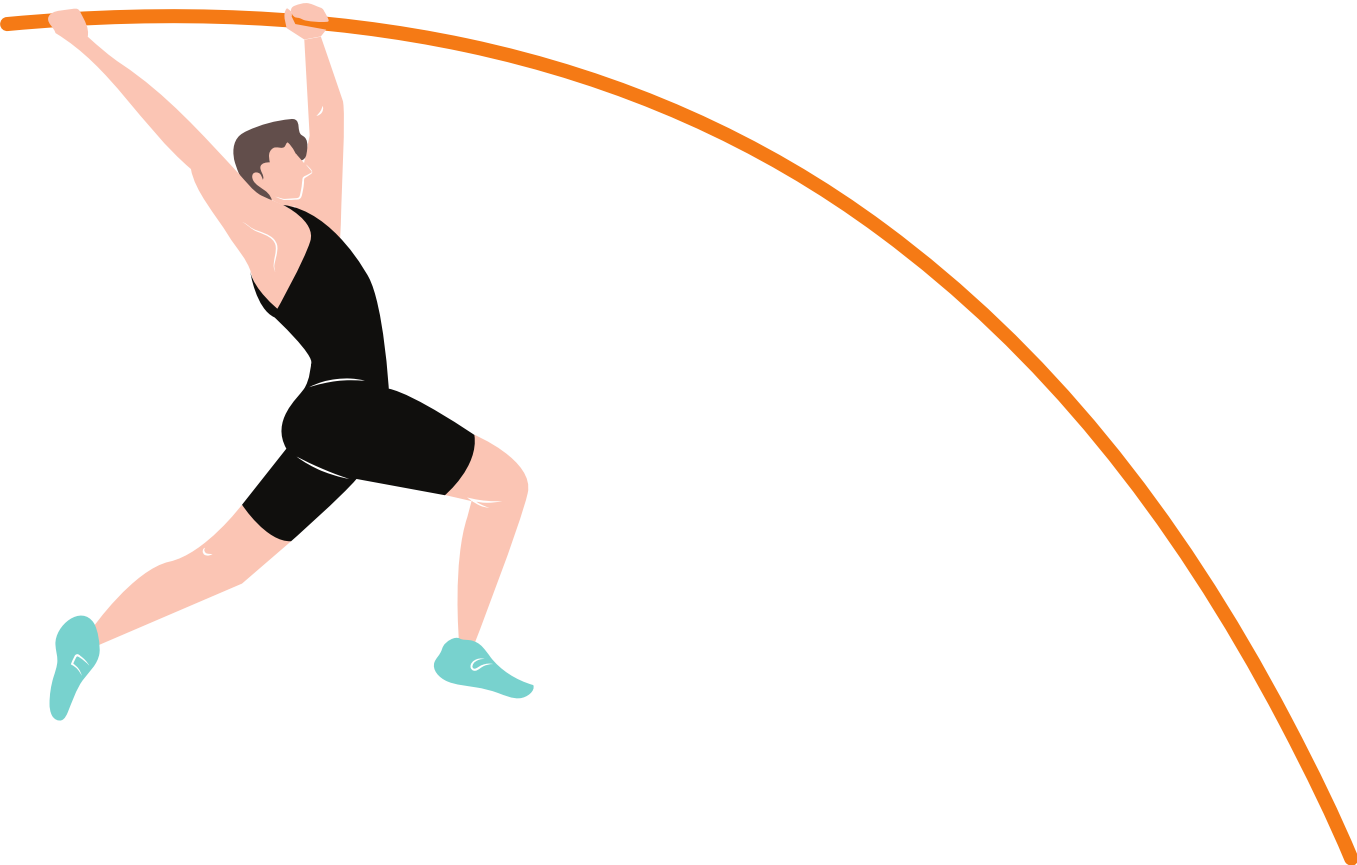
DATAPATH



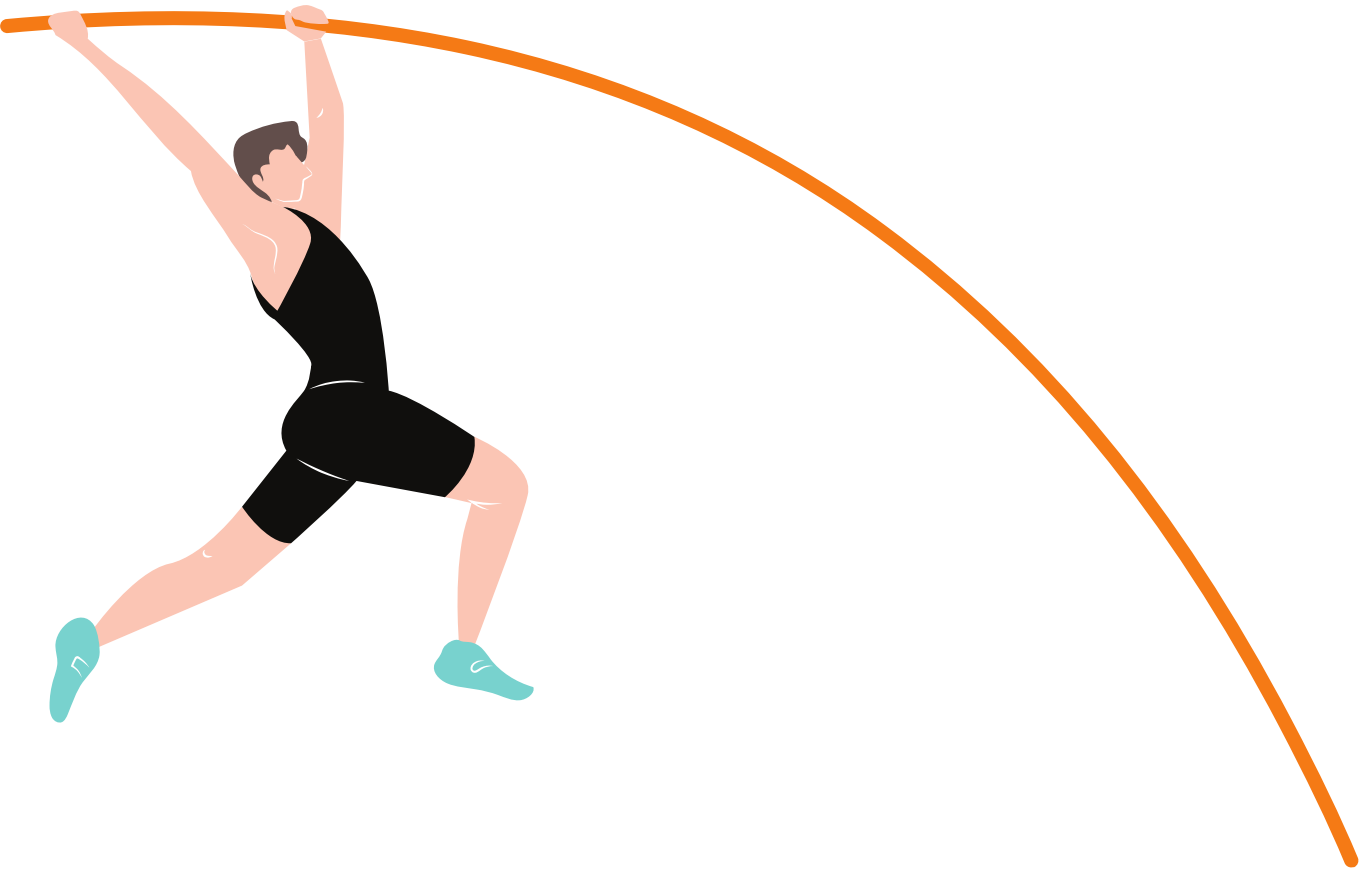
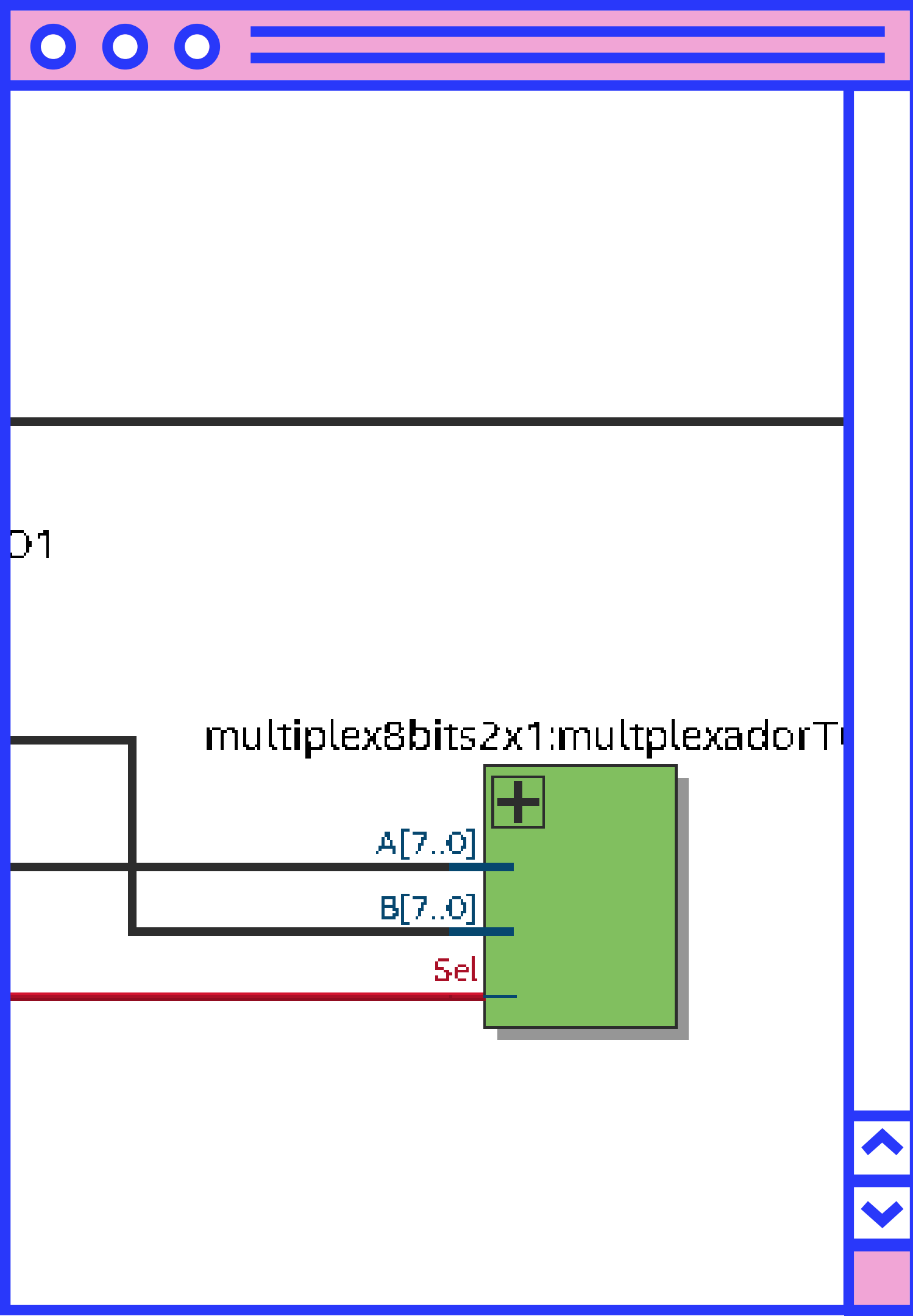
Visão geral do processador



EXEMPLO DE FUNCIONAMENTO DE UM JUMP



EXEMPLO DE FUNCIONAMENTO DE UM JUMP



ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES. 17. 05, 2021

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES. 17. 05, 2021

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES. 17. 05, 2021

ESPAÇO PARA

PERGUNTAS DO PROFESSOR

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES. 17. 05,
2021

"SE O NARUTO NÃO DESISTIU EU
TAMBÉM NÃO VOU"

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES. 17. 05, 2021

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES. 17. 05, 2021

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES. 17. 05, 2021

```
end behavior;
```