

Kristián Červenka, ID: 120772

Streda: 18:00

Bonusová úloha – max. 5 bodov

Termín odovzdania: do 18.12.2022 23:59

Návrh obvodu v prostredí HDL-Designer

Navrhnutý synchronný sekvenčný obvod pre rozpoznávanie postupnosti binárnych čísiel vytvorte v prostredí HDL-Designer s využitím grafického vstupu

- 1) vo forme stavového diagramu (State Diagram – fsm),
- 2) vo forme logickej schémy (Block Diagram - struct) s obvodmi NAND a JK-PO,
- 3) vstupné hodnoty X, CLK, príp. Reset, ktoré slúžia na ovládanie obvodu, naprogramujte vo forme vývojového diagramu (Flow Chart - flow) .

Správnosť návrhu overte simuláciou v nástroji ModelSim.

Riešenie

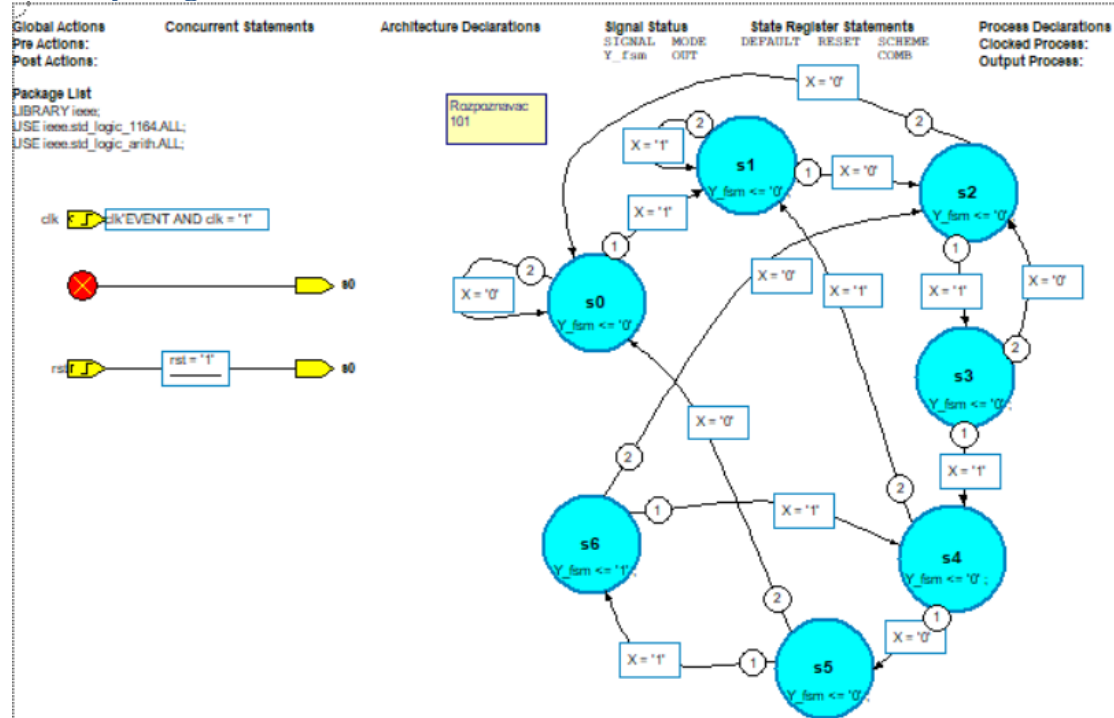
Zadaná postupnosť: 101101

Prechodová tabuľka pre automat typu Moore

| stav | Nový stav | | Y | Čo je splnené? |
|------|-----------|-----|---|----------------|
| | x=0 | x=1 | | |
| S0 | S0 | S1 | 0 | Nič |
| S1 | S2 | S1 | 0 | “1” |
| S2 | S0 | S3 | 0 | “10” |
| S3 | S2 | S4 | 0 | “101” |
| S4 | S5 | S1 | 0 | “1011” |
| S5 | S0 | S6 | 0 | “10110” |
| S6 | S2 | S4 | 1 | “101101” |

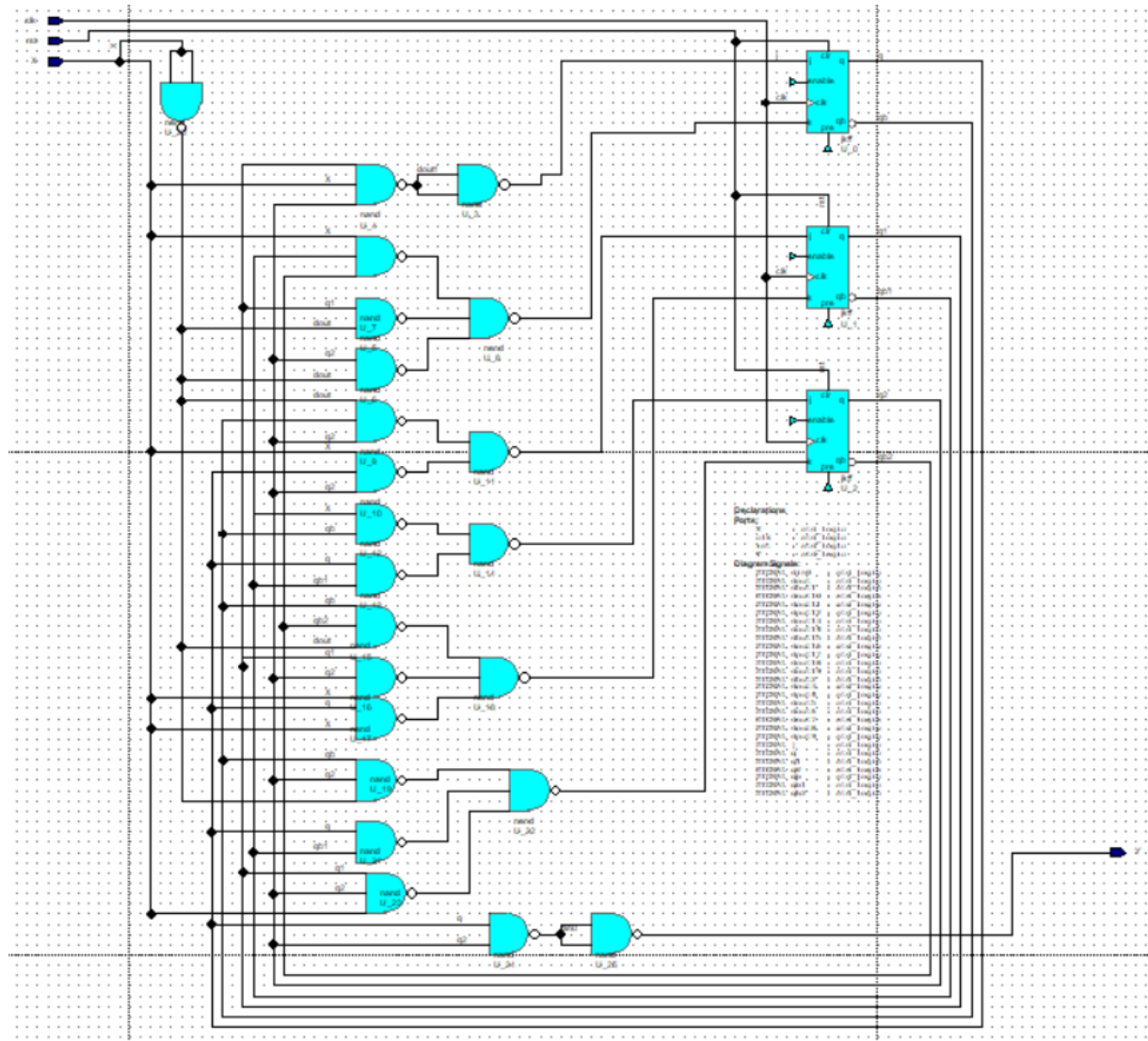
Kristián Červenka, ID: 120772
Streda: 18:00

Stavový diagram:

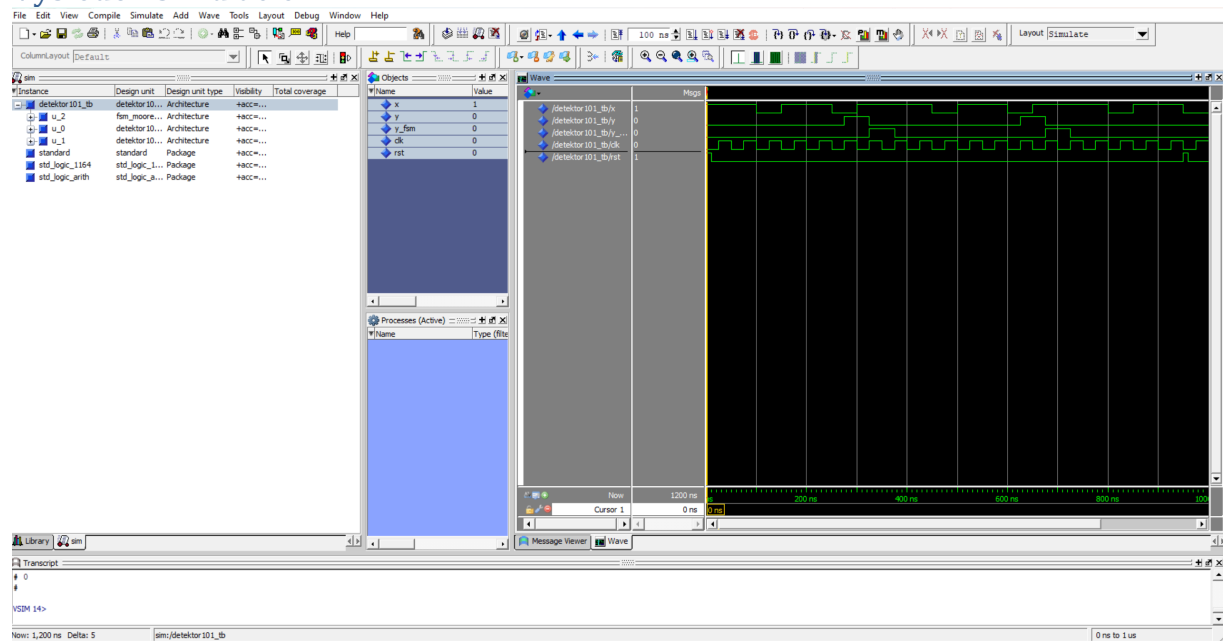


Kristián Červenka, ID: 120772
Streda: 18:00

Schéma:



Výsledok simulácie:



Kristián Červenka, ID: 120772

Streda: 18:00

Zhodnotenie:

V riešení príkladu som postupoval podobne ako pri treťom zadaní. Najskôr som z tretieho zadania zostrojil pomocou rovníc schému, pomocou ktorej som následne postupoval ďalej. Následne som poupravil bloky v programe, pomocou ktorých som zostrojil stavový diagram a obvod som hodil do simulácie. Zo simulácie vyplýva, že po prejdení postupnosti sa Y nastaví v stave S6 na hodnotu 1. Po vrátení do stavu S0 sa znovu resetuje na 1 a následne po zopakovanom prejdení celej postupnosti sa nastaví na 1, proces prebieha až do ukončenia behu programu.