## TP N°5: Dispositivos Lógicos Programables

- 1) La principal diferencia entre una PAL y una GAL es:
  - o Usa tecnología EECMOS, de modo que es reprogramable.
- 2) Conteste V o F:
  - Los ASICs poseen arquitecturas con conexiones fijas (F)
  - Un ASICs Full Custom está pensado para el desarrollo de un diseño particular a gran escala (V)
  - Un ASICs Full Custom se utiliza para el diseño de dispositivos (F)
  - Los Microprocesadores poseen arquitecturas fijas que no pueden reconfigurarse (V)
  - Un ASICs Full Custom es un circuito prediseñado en el cual el usuario establece las conexiones (F)
  - Las FPGA son configuradas por el usuario (V)
  - Las FPGA son muy utilizadas para pruebas y desarrollo de prototipos (V)
  - El consumo de potencia es mucho menor en las FPGA que en los circuitos
     Full Custom (F)
  - Un Microcontrolador (con las mismas características) implementado dentro de una FPGA es más rápido que un microcontrolador dedicado (F)

3)

Con procesos.

```
31
                                                        else
 1 library ieee;
                                       32 if B= '0' then

33 if Cin = '0'

34 Sum <= '3
    use ieee.std logic 1164.all;
                                                            if Cin = '0' then
                                                                  Sum <= '1';
 4 entity SUMADOR_COMPLETO is
                                   34
35
36
37
    port(A, B, Cin : in bit;
                                                                   Cout <= '0':
 5
          Sum, Cout : out bit);
                                                              else
 6
                                                                Sum <= '0';
 7
    end SUMADOR COMPLETO;
   architecture test of SUMADOR_COMPLETO 39 end if;
begin 40 else
process(A, B, Cin) 41 if Cin segin 42 sum 42 sum 43
                                                                  Cout <= '1';
 8
 9
10 begin
                                                           if Cin = '0' then
11
                                                                  Sum <= '0';
12
                                                                  Cout <= '1';
13
                                               43 Cour

44 else

45 Sum

46 Cour

47 end if;

48 end if;

49 end if;

50 end process;
       if B= '0' then
             if Cin = '0' then
15
                                                                  Sum <= '1';
16
                 Sum <= '0';
                                                                  Cout <= '1';
                 Cout <= '0';
17
                                                               end if:
18
              else
                Sum <= '1';
19
                 Cout <= '0';
20
        en
else
21
             end if;
                                               51 end test;
22
          if Cin = '0' then
23
                 Sum <= '1';
24
                 Cout <= '0';
25
27
                Sum <= '0';
        Cout
end if;
end if;
28
                 Cout <= '1';
29
30
```

o Sin procesos.

```
1
     library ieee;
    use ieee.std_logic_l164.all;
 3
    ☐entity SUMADOR COMPLETO is
 4
 5
    port(A, B, Cin : in bit;
 6
         Sum, Cout : out bit);
7
     end SUMADOR COMPLETO;
8
    ☐architecture test of SUMADOR_COMPLETO is
9
    ⊟begin
10
11
        Sum <= A xor B xor Cin;
       Cout <= (A and B) or (Cin and (A xor B));
12
13
    end test;
```

- 4) ¿Qué se sintetiza a partir de los siguientes códigos de VHDL?
  - Multiplexor de 4 a 2

Sel 1	Sel 2	Salida
0	0	Entrada a tierra
0	1	Entrada A
1	0	Entrada B
1	1	Entrada C

Buffer

ор	salida
0	Alta Impedancia (Z)
1	entrada

- 5) ¿Cuáles son los tres tipos de elementos programables que posee una FPGA?¿Que funciones cumplen?¿Cuáles son los componentes básicos de un bloque lógico de una FPGA?
  - Bloques de lógica Programable: Unidades que ejecutan las operaciones combinacionales, aritméticas y de memoria.
  - Interconexiones programables:
    - Directas: permiten la conexión directa entre bloques, sin la necesidad de pasar por ninguna matriz de interconexión.
    - Largas: líneas conductoras de gran longitud, horizontales y verticales, que atraviesan el dispositivo desde sus extremos.

 Bloques de entrada/salida configurables: son las interfaces entre los pines de los dispositivos FPGA y el circuito lógico configurable interno. Cada bloque puede ser configurado como entrada/salida.

Los componentes básicos de un bloque lógico de una FPGA son:

- LUTs (Look-Up Tables)
- Flip-flops (Registros)
- Multiplexores (MUX).
- Conexiones (Interconexión)
- Bloques de Entrada/Salida (I/O)
- Celdas de Configuración
- 6) ¿Qué es un lenguaje de descripción de hardware y en qué se diferencia con los lenguajes de programación?

Un lenguaje de descripción de hardware es un tipo de lenguaje utilizado para describir el comportamiento y la estructura de circuitos electrónicos. Se diferencia en que los lenguajes de programación están diseñados para desarrollar aplicaciones que corren en un procesador o una máquina.

7) La entidad presenta 3 entradas y 8 salidas. Se sintetiza un decodificador de 3 a 8.

8)