

W25Q64BV



*spi*flash®

64MB

具有双和四SPI 的串行闪存



出版物发布日期：2010年7月8日



目录

1.	一般说明	5
2.	特征	5
3.	PIN配置soc 208-MIL	6
4.	WS0N 8x6毫米的端子配置	6
5.	垫片配置PDIP 300-MIL	7
6.	PIN描述：SOIC 208-MIL、PDIP 300-MIL和WS0N 8X6-MM.	7
7.	PIN配置soc 300-MIL	8
8.	PIN描述soc 300-MIL	8
8.1	包装类型	9
8.2	芯片选择（/CS）	9
8.3	串行数据输入、输出和IO（DI、DO和IO0、IO1、IO2、IO3）	9
8.4	写入保护（/WP）	9
8.5	保持（/HOLD）	9
8.6	串行时钟（CLK）	9
9.	方框图	10
10.	功能描述	11
10.1	SPI 操作	11
10.1.1	标准SPI 说明	11
10.1.2	双SPI 指令	11
10.1.3	Quad SPI 指令	11
10.1.4	保持功能	11
10.2	写保护	12
10.2.1	写入保护功能	12
11.	控制和状态寄存器	13
11.1	状态寄存器	13
11.1.1	忙碌	13
11.1.2	写入启用锁存器（WEL）	13
11.1.3	保护位块（BP2，BP1，BP0）	13
11.1.4	顶部/底部阻塞保护（TB）	13
11.1.5	区域/区块保护（SEC）	13
11.1.6	状态寄存器保护（SRP1，SRP0）	14
11.1.7	四象限启用（QE）	14
11.1.8	状态寄存器内存保护	16
11.2	说明	17
11.2.1	制造商和器械识别	17
11.2.2	指令集表 1	18



11.2.3	指令集表2 (阅读说明)	19
11.2.4	写入启用 (06h)	20
11.2.5	写入禁用 (04h)	20
11.2.6	读取状态寄存器-1 (05h) 和状态寄存器-2 (35h)	21
11.2.7	写入状态寄存器 (01h)	22
11.2.8	读取数据 (03h)	23
11.2.9	快速读取 (0Bh)	24
11.2.10	快速读取双输出 (3Bh)	25
11.2.11	快速读取四重输出 (6Bh)	26
11.2.12	快速读取双I/O (BBh)	27
11.2.13	快速读取四重I/O (EBh)	29
11.2.14	八进制Word读取四象限I/O (E3h)	31
11.2.15	页面程序 (02h)	33
11.2.16	四输入页面程序 (32h)	34
11.2.17	区域清除 (20小时)	35
11.2.18	32KB块擦除 (52小时)	36
11.2.19	64KB块擦除 (D8h)	37
11.2.20	芯片擦除 (C7h / 60h)	38
11.2.21	擦除暂停 (75小时)	39
11.2.22	删除简历 (7 Ah)	40
11.2.23	断电 (B9h)	41
11.2.24	高性能模式 (A3h)	42
11.2.25	释放电源关闭或高性能模式/设备ID (ABh)	42
11.2.26	读取制造商/器械ID (90h)	44
11.2.27	阅读唯一识别号 (4Bh)	45
11.2.28	读取JEDEC ID (9Fh)	46
11.2.29	连续读取模式复位 (FFh或FFFF h)	47
12.	电气特性	48
12.1	绝对最大额定值	48
12.2	运行范围	48
12.3	上电时间和写入抑制阈值	49
12.4	直流电气特性	50
12.5	交流测量条件	51
12.6	AC电气特性	52
12.7	交流电气特性 (续)	53
12.8	串行输出定时	54
12.9	输入时间	54
12.10	保持时间	54
13.	包装规格	55

出版物发布日期：2010年7月8日

修订版本
E



13.1	8针SOIC 208 mil (包装代码SS)	55
13.2	8针PDIP 300 mil (包装代码DA)	56
13.3	8-接触8x6mm WSON (包装代码ZE)	57
13.4	16针SOIC 300英寸 (包装代码SF)	58
14.	订购信息	59
14.1	有效部件编号和顶部标记	60
15.	修订历史	61



1. 一般说明

W25Q64BV (64M位) 串行闪存为空间、引脚和功耗有限的系统提供存储解决方案。25Q系列提供了远超普通串行闪存设备的灵活性和性能。它们非常适合代码到RAM的镜像、通过双/四SPI (XIP) 直接执行代码以及存储语音、文本和数据。这些设备仅需2.7V至3.6V的电源供电, 工作电流低至4 mA活动时和1μA关断时。所有设备均提供节省空间的封装。

W25Q64BV阵列由32,768个可编程页面组成, 每个页面大小为256字节。一次最多可以编程256字节。页面可以以16个一组(扇区擦除)、128个一组(32KB块擦除)、256个一组(64KB块擦除)或整个芯片(芯片擦除)的方式擦除。W25Q64BV分别有2,048个可擦除扇区和128个可擦除块。较小的4KB扇区为需要数据和参数存储的应用提供了更大的灵活性。(见图2。)

W25Q64BV支持标准串行外设接口(SPI), 并具备高性能的双/四输出以及双/四输入/输出SPI: 串行时钟、芯片选择、串行数据I/O0(DI)、I/O1(DO)、I/O2(/WP)和I/O3(/HOLD)。支持高达80MHz的SPI时钟频率, 使用快速读取双/四输出指令时, 双输出可达到160MHz的等效时钟速率, 四输出则可达320MHz。这些传输速率能够超越标准异步8位和16位并行闪存。连续读取模式允许高效访问内存, 仅需8个时钟周期即可读取24位地址, 实现真正的XIP(就地执行)操作。

通过顶部或底部阵列控制的“保持”引脚、写保护引脚和可编程写保护, 提供了进一步的控制灵活性。此外, 该设备还支持JEDEC标准制造商和设备标识, 具有64位唯一序列号。

2. 特征

? Spi Flash存储器系列

- W25Q64BV: 64M位/8M字节(8,388,608)
- 每个可编程页面256字节

? 标准、双或四SPI

- 标准SPI: CLK、/CS、DI、DO、/WP、/Hold
- 双SPI: CLK、/CS、IO0、IO1、/WP、/Hold
- Quad SPI: CLK、/CS、IO0、IO1、IO2、IO3

? 最高性能串行闪存

- 最高可达普通串行闪存的6倍
- 80MHz时钟工作
- 160MHz等效双SPI
- 320MHz等效四SPI
- 40MB/S连续数据传输速率

? 高效的“连续读取模式”

- 低指令开销
- 少至8个时钟即可寻址内存
- 允许真正的XIP(就地执行)操作
- 比X16并行闪存性能更优

注1: 详情请洽Winbond

? 低功耗, 宽温度范围

- 单一2.7至3.6V电源
- 4 mA有效电流, <1μA关机(典型值)
- -40°C至+85°C工作范围

? 具有4KB扇区的灵活体系结构

- 统一扇区擦除(4K字节)
- 块擦除(32K和64K字节)
- 程序1至256字节
- 超过100,000次擦除/写入循环
- 超过20年的数据保留

? 高级安全功能

- 软件和硬件写保护
- 顶部或底部、扇区或块选择
- 锁定和OTP保护(1)
- 每个设备的64位唯一标识符(1)

? 空间高效包装

- 8针SOLC 208 mil
- 8-pin PDIP 300-mil
- 8垫WSO 8x6毫米
- 16针SOLC 300英里
- 联系Winbond获取KGD和其他选项

出版物发布日期: 2010年7月8日
修订版本E



3. PIN配置soc 208-MIL

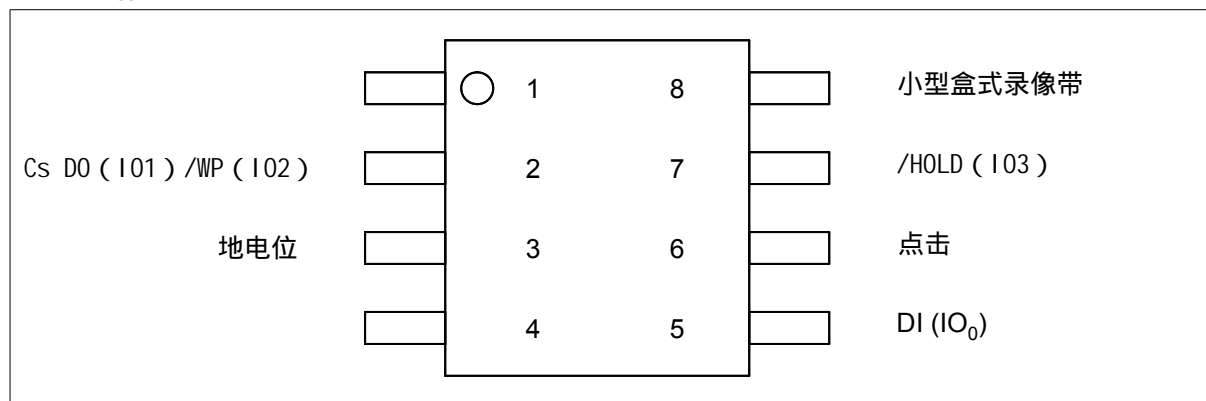


图1a. W25Q64BV引脚分配，8针SOIC 208 mil (包装代码SS)

4. WSON 8x6毫米垫片配置

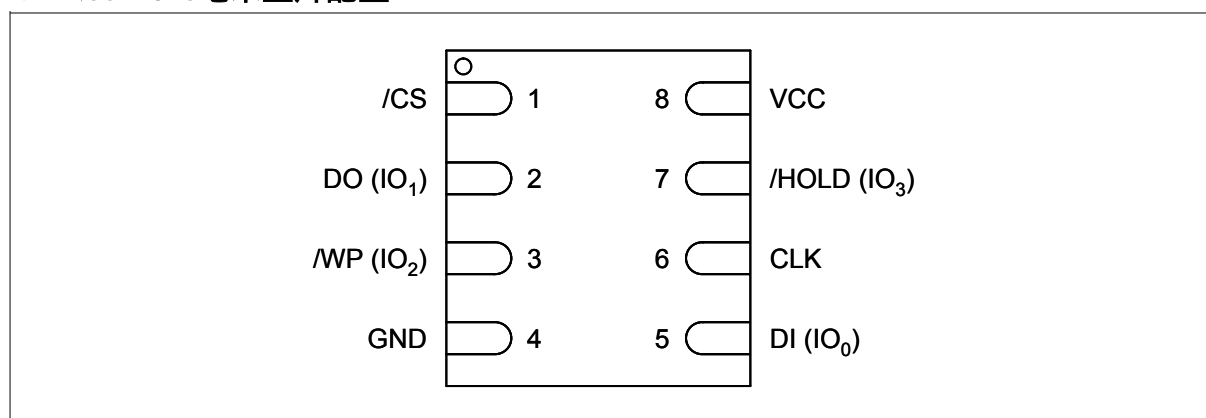


图1b. W25Q64BV焊盘分配，8焊盘WSON 8x6mm (包装代码ZE)



5. 垫片配置PDIP 300-MIL

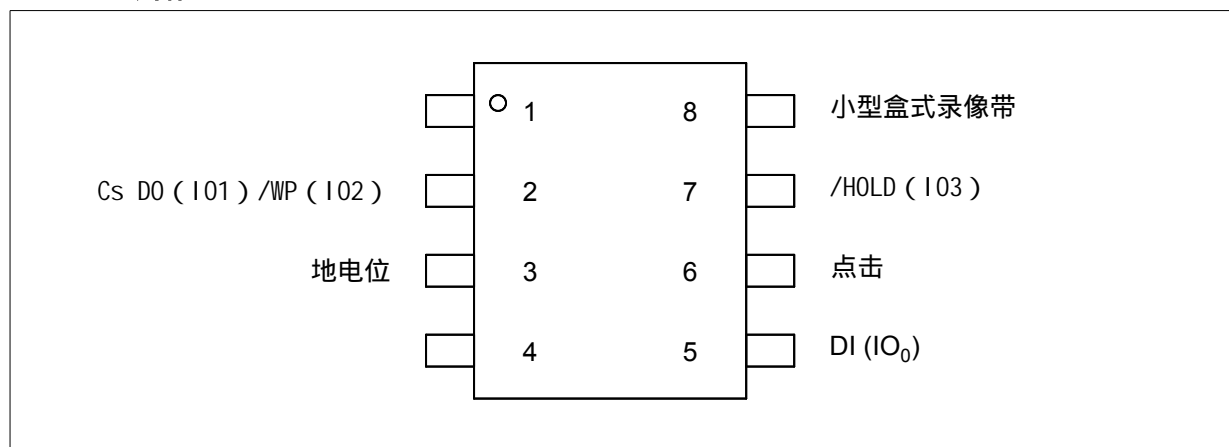


图1c. W25Q64BV引脚分配，8针PDIP（包装代码DA）

6. PIN描述：SOIC 208-MIL、PDIP 300-MIL和WSON 8X6-MM

PIN号。	PIN名称	I/O	功能
1	/CS 执行 (I01)	I	芯片选择输入
2	1) /WP (I02)	I/O	数据输出 (数据输入输出1)*1
3	2) 地线	I/O	写入保护输入 (数据输入输出2)*2
4	DI (IO0)		地面
5	0) 点	I/O	数据输入 (数据输入输出0)*1
6	击	I	串行时钟输入
7	/HOLD (I03)	I/O	按住输入键 (数据输入输出3)*2
8	3) 小型盒式录像带		电源

*1 I00和I01用于标准和双SPI 指令

*2 I00-碘酸盐用于Quad SPI 指令



7. PIN配置soc 300-MIL

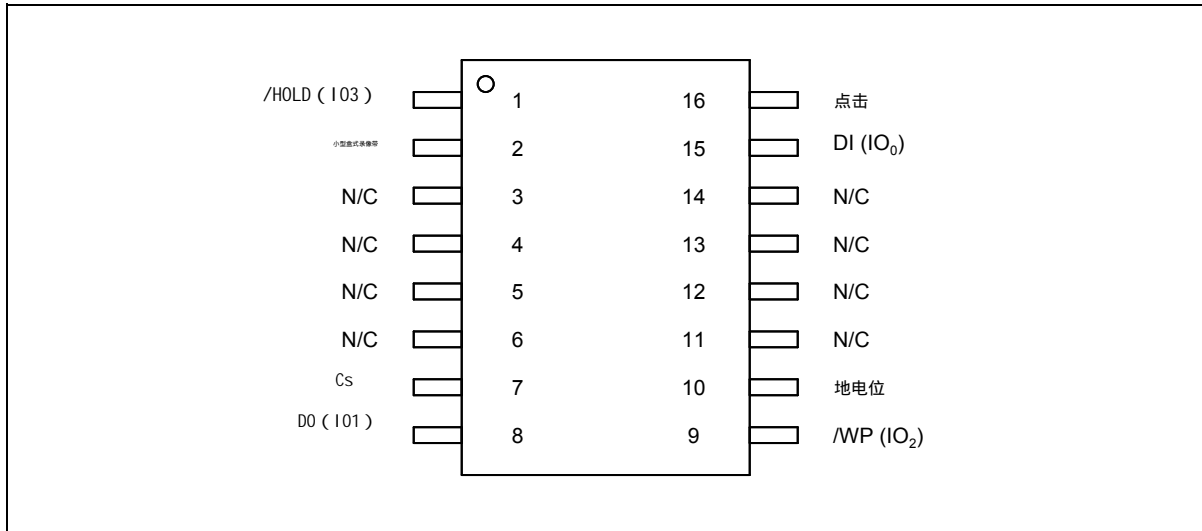


图1d. W25Q64BV引脚分配，16针SOIC 300 mil（包装代码SF）

8. PIN描述soc 300-MIL

垫片编号。	垫片名称	I/O	功能
1	/HOLD (IO3)	I/O	按住输入键（数据输入输出3）*2
2	小型盒式录像带		电源
3	N/C		无连接
4	N/C		无连接
5	N/C		无连接
6	N/C		无连接
7	/CS	I	芯片选择输入
8	执行 (IO1)	I/O	数据输出（数据输入输出1）*1
9	/WP (IO2)	I/O	写入保护输入（数据输入输出2）*2
10	地电位		地面
11	N/C		无连接
12	N/C		无连接
13	N/C		无连接
14	N/C		无连接
15	DI (IO0)	I/O	数据输入（数据输入输出0）*1
16	点击	I	串行时钟输入

*1 IO0和IO1用于标准和双SPI指令

*2 I00-碘酸盐用于Quad SPI 指令



8.1 包装类型

W25Q64BV提供了8针塑料封装，宽度为208毫米，SOIC（封装代码SS）和8x6毫米WSON（封装代码ZE），分别如图1a和1b所示。300毫米宽的8针PDIP是另一种封装选择（图1c）。W25Q64BV还提供16针塑料封装，宽度为300毫米，SOIC（封装代码SF），如图1d所示。封装图和尺寸在本数据表末尾展示。

8.2 芯片选择（/CS）

SPI 芯片选择（/CS）引脚用于启用和禁用设备操作。当/CS为高电平时，设备被取消选中，串行数据输出（D0，或I00、I01、I02、碘酸盐）引脚处于高阻抗状态。当设备被取消选中时，除非正在进行内部擦除、编程或状态寄存器周期，否则设备的功耗将保持待机水平。当/CS变为低电平时，设备将被选中，功耗将增加到活动水平，可以向设备写入指令并从设备读取数据。上电后，/CS必须从高电平变为低电平，才能接受新指令。上电时，/CS输入必须跟踪VCC电源电平（参见“写保护”和图31）。如果需要，可以在/CS上使用拉起电阻器来实现这一点。

8.3 串行数据输入、输出和I/O（DI、D0和I00、I01、I02、碘酸盐）

W25Q64BV支持标准SPI、双SPI和四SPI操作。标准SPI指令使用单向DI（输入）引脚，在串行时钟（CLK）输入引脚的上升沿向设备连续写入指令、地址或数据。标准SPI还使用单向D0（输出）在CLK的下降沿从设备读取数据或状态。

双SPI和四SPI指令使用双向I/O引脚，在CLK上升沿时向设备串行写入指令、地址或数据，并在CLK下降沿时从设备读取数据或状态。四SPI指令需要在状态寄存器-2中设置非易失性四选通位（QE）。当QE=1时，/WP引脚变为I02，/HOLD引脚变为碘酸盐。

8.4 写入保护（/WP）

写保护（/WP）引脚可用于防止状态寄存器被写入。与状态寄存器的块保护（SEC、TB、BP2、BP1和BP0）位以及状态寄存器保护（SRP）位配合使用时，可以硬件保护部分或整个内存阵列。/WP引脚为低电平有效。当状态寄存器-2的QE位被设置为Quad I/O时，由于该引脚用于I02，因此/WP引脚（硬件写保护）功能不可用。Quad I/O操作的引脚配置见图1a、1b、1c和1d。

8.5 保持（/HOLD）

/HOLD引脚允许设备在被选中时暂停。当/HOLD电平为低且/CS电平也为低时，D0引脚将处于高阻抗状态，DI和CLK引脚上的信号将被忽略（不关心）。当/HOLD电平为高时，设备操作可以恢复。/HOLD功能在多个设备共享同一SPI信号时非常有用。/HOLD引脚为低电平激活。当状态寄存器-2的QE位设置为四线I/O时，/HOLD引脚功能不可用，因为此引脚用于碘酸盐。有关四线I/O操作的引脚配置，请参见图1a-d。

8.6 串行时钟（CLK）

SPI 串行时钟输入（CLK）引脚为串行输入和输出操作提供定时。（“参见SPI操作”）

出版物发布日期：2010年7月8日

修订版本E



9. 方框图

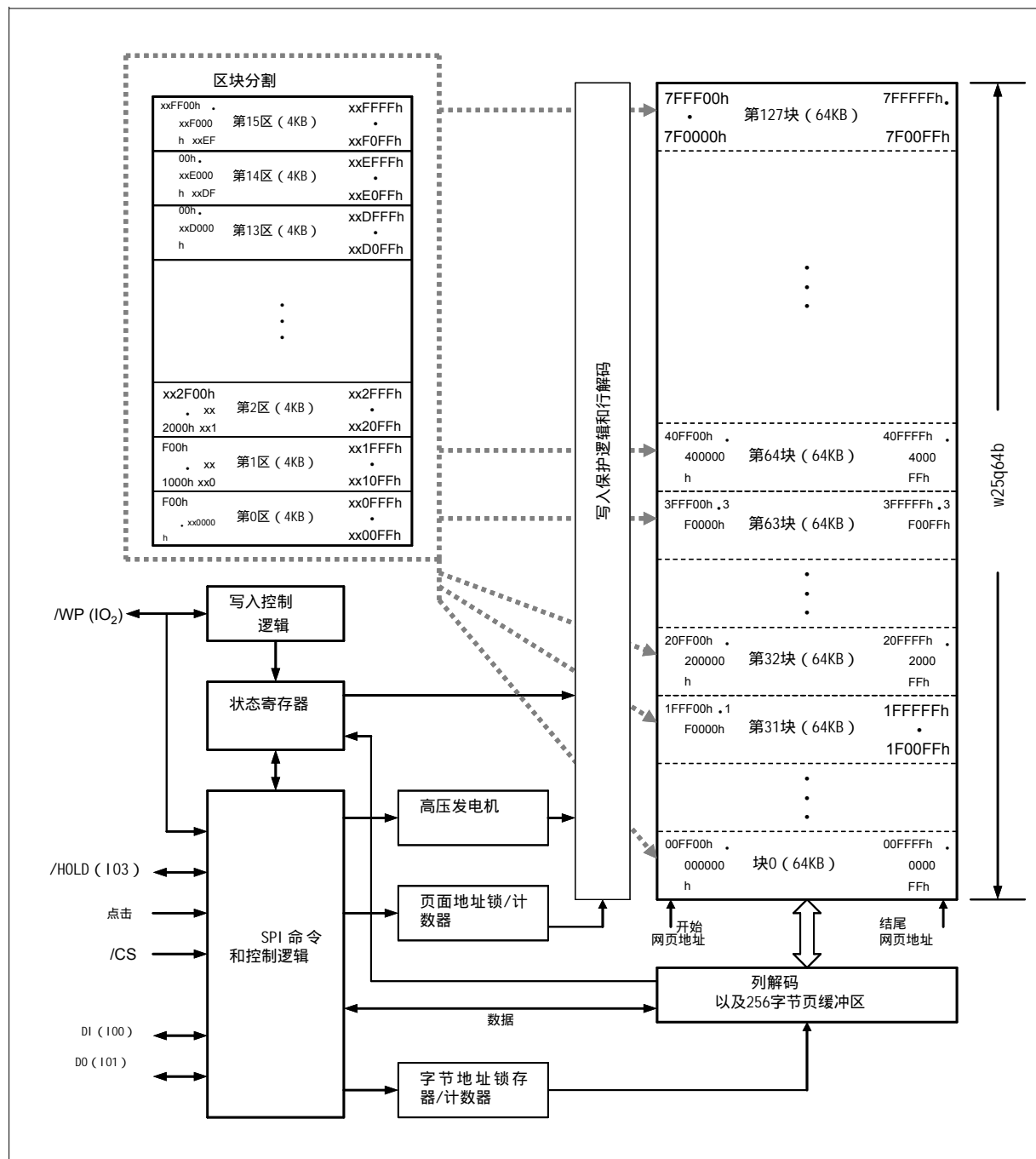


图2. W25Q64BV串行闪存模块图



10. 功能描述

10.1 SPI 操作

10.1.1 标准SPI 说明

W25Q64BV通过一个与SPI 兼容的总线访问，该总线由四个信号组成：串行时钟（CLK）、芯片选择（/CS）、串行数据输入（DI）和串行数据输出（DO）。标准的SPI 指令使用DI 输入引脚在CLK 的上升沿向设备写入指令、地址或数据。DO 输出引脚则在CLK 的下降沿从设备读取数据或状态。

SPI 总线支持操作模式0（0,0）和模式3（1,1）。模式0与模式3的主要区别在于SPI 总线主控处于待机状态且数据未传输到串行闪存时CLK 信号的正常状态。对于模式0，CLK 信号在/CS 的下降沿和上升沿通常为低电平。而对于模式3，CLK 信号在/CS 的下降沿和上升沿通常为高电平。

10.1.2 双SPI 指令

当使用“快速读取双输出和双I/O”（3B和BB六位）指令时，W25Q64BV支持双SPI 操作。这些指令允许数据以普通串行闪存设备的两到三倍速率传输到或从设备中传输。双读指令非常适合在上电时快速将代码下载到RAM中（代码阴影）或直接从SPI 总线（XIP）执行非速度关键代码。使用双SPI 指令时，DI 和DO 引脚变为双向I/O引脚：I00和I01。

10.1.3 Quad SPI 指令

W25Q64BV在使用“快速读取四线输出”、“快速读取四线I/O”和“八位Word读取四线I/O”（分别为6B、EB和E3十六进制）时支持四线SPI 操作。这些指令允许数据以普通串行闪存四到六倍的速度传输到或从设备中读取。四线读取指令显著提高了连续和随机访问的传输速率，使得代码可以快速映射到RAM或直接从SPI 总线执行（XIP）。使用四线SPI 指令时，DI 和DO 引脚变为双向I00和I01，/WP和/HOLD引脚变为I02和碘酸盐。四线SPI 指令需要在状态寄存器-2中设置非易失性四线使能位（QE）。

10.1.4 保持功能

当W25Q64BV被主动选择（当/CS为低电平时）时，/HOLD信号允许暂停其操作。/HOLD功能在SPI 数据和时钟信号与其他设备共享的情况下可能非常有用。例如，当优先级中断需要使用SPI 总线时，页缓冲区可能只被部分写入。在这种情况下，/HOLD功能可以保存指令和数据的状态，以便在总线再次可用时恢复编程。/HOLD功能仅适用于标准SPI 和双SPI 操作，不适用于四SPI 操作。要启动/HOLD状态，设备必须通过将/CS电平设置为低来选择。如果CLK信号已经处于低电平，/HOLD状态将在/HOLD信号的下降沿激活。如果CLK信号尚未处于低电平，则/HOLD状态将在下一个CLK下降沿后激活。如果CLK信号已经处于低电平，/HOLD状态将在/HOLD信号的上升沿终止。如果CLK信号尚未处于低电平，/HOLD状态将在下一个CLK下降沿后终止。在/HOLD状态期间，串行数据输出（DO）处于高阻抗状态，而串行数据输入（DI）和串行时钟（CLK）则被忽略。在/HOLD操作的整个持续时间内，应保持芯片选择（/CS）信号处于激活（低）状态，以避免重置设备的内部逻辑状态。

出版物发布日期：2010年7月8日
修订版本E



10.2 写保护

使用非易失性存储器的应用程序必须考虑噪声和其他可能破坏数据完整性的不利系统条件的可能性。为了解决这一问题，W25Q64BV提供了多种保护数据免受意外写入的方法。

10.2.1 写入保护功能

- ? 当VCC低于阈值时，设备重置
- ? 上电后延迟写入禁用
- ? 写入启用/禁用指令，程序和擦除后自动禁用
- ? 使用状态寄存器对软件和硬件(/WP引脚)进行写保护
- ? 使用断电指令进行写保护
- ? 锁定写保护，直到下次通电(1)
- ? 一次性程序(OTP)写保护(1)

注1：这些功能需特殊订购才能获得。详情请洽Winbond。

上电或断电时，当VCC低于V_{WI}阈值时，W25Q64BV将保持复位状态（参见上电定时和电压水平及图31）。在复位期间，所有操作均被禁用，无法识别任何指令。上电后及VCC电压超过V_{WI}时，所有与编程和擦除相关的指令将在t_{PUW}时间内进一步禁用。这包括写使能、页编程、扇区擦除、块擦除、芯片擦除和写状态寄存器指令。请注意，芯片选择引脚(/CS)必须在电源启动时跟踪VCC供电电平，直到达到VCC最小电平和t_{VSL}时间延迟。如有需要，可以在/CS上使用上拉电阻来实现这一点。

设备上电后，会自动进入写入禁用状态，此时状态寄存器写使能锁存器(WEL)设置为0。在执行页面编程、扇区擦除、芯片擦除或写入状态寄存器指令之前，必须发出写使能指令。完成编程、擦除或写入指令后，写使能锁存器(WEL)会自动清除至写入禁用状态0。

软件控制的写保护通过写状态寄存器指令以及设置状态寄存器保护(SRP0、SRP1)和块保护(SEC、TB、BP2、BP1和BP0)位来实现。这些设置允许将内存的一部分或全部配置为只读。结合写保护(/WP)引脚使用时，可以在硬件控制下启用或禁用对状态寄存器的更改。有关更多信息，请参见状态寄存器。此外，断电指令提供了额外的写入保护级别，因为除了释放断电指令外，所有指令都被忽略。



11. 控制和状态寄存器

读取状态寄存器-1和状态寄存器-2指令可用于提供闪存阵列可用性的状态，如果设备支持写入或禁用写入，则可以提供写保护状态和四线SPI设置的状态。写入状态寄存器指令可用于配置设备的写保护功能和四线SPI设置。对状态寄存器的写访问由非易失性状态寄存器保护位（SRP0、SRP1）、写使能指令以及在某些情况下/WP引脚的状态控制。

11.1 状态寄存器

11.1.1 忙碌

BUSY是状态寄存器（S0）中的一个只读位，在设备执行页面编程、扇区擦除、块擦除、芯片擦除或写入状态寄存器指令时，该位会被设置为1状态。在此期间，设备将忽略除读取状态寄存器和擦除暂停指令之外的所有指令（参见AC特性中的 t_W 、 t_{PP} 、 t_{SE} 、 t_{BE} 和 t_{CE} ）。当编程、擦除或写入状态寄存器指令完成后，BUSY位将被清零，表示设备已准备好接收进一步的指令。

11.1.2 写入启用锁存器（WEL）

写使能锁存器（WEL）是状态寄存器（S1）中的一个只读位，在执行写使能指令后设置为1。当设备被写禁用时，WEL状态位会被清零至0。写禁用状态可能在上电或执行以下指令后出现：写禁用、页面编程、扇区擦除、块擦除、芯片擦除和写入状态寄存器。

11.1.3 保护位块（BP2、BP1、BP0）

块保护位（BP2、BP1、BP0）是非易失性读写位，位于状态寄存器（S4、S3和S2）中，提供写保护控制和状态。块保护位可以通过写入状态寄存器指令设置（参见AC特性中的 t_W ）。所有、部分或全部内存阵列可以被保护免受编程和擦除指令的影响（参见状态寄存器内存保护表）。块保护位的出厂默认设置为0，即阵列未受保护。

11.1.4 顶部/底部阻塞保护（TB）

非易失性顶部/底部位（TB）控制块保护位（BP2、BP1、BP0）是否从阵列顶部（TB=0）或底部（TB=1）进行保护，如状态寄存器存储器保护表所示。出厂默认设置为TB=0。根据SRP0、SRP1和WEL位的状态，可以使用写入状态寄存器指令设置TB位。

11.1.5 区域/区块保护（SEC）

非易失性扇区保护位（SEC）控制块保护位（BP2、BP1、BP0）是否保护阵列顶部（TB=0）或底部（TB=1）的4KB扇区（SEC=1）或64KB块（SEC=0），如状态寄存器内存保护表所示。默认设置为SEC=0。

出版物发布日期：2010年7月8日
修订版本E



11.1.6 状态寄存器保护 (SRP1、SRP0)

状态寄存器保护位 (SRP1和SRP0) 是状态寄存器 (S8和S7) 中的非易失性读/写位。SRP位控制写保护方法：软件保护、硬件保护、电源锁定或一次性可编程 (OTP) 保护。

标准价 1	建议 零售价	/WP	现况 注册	描述
0	0	X	软件 保护	/WP引脚没有控制功能。在写入使能指令WEL=1之后，可以对状态寄存器进行写入操作。[出厂默认值]
0	1	0	五金器具 已受保护	当/WP引脚处于低电平时，状态寄存器被锁定，无法写入。
0	1	1	五金器具 未受保护	当/WP引脚为高电平时，状态寄存器解锁，并且在写入使能指令WEL=1后可以写入。
1	0	X	电源 锁定(1)	状态寄存器受到保护，直到下一个关机和开机周期之前不能再次写入。(2)
1	1	X	一次 方案(1)	状态寄存器受到永久保护，不能写入。

笔记

1. 这些功能可通过特殊订购获得。详情请与Winbond联系。
2. 当SRP1、SRP0 = (1、0) 时，断电、上电周期将SRP1、SRP0变为 (0、0) 状态。

11.1.7 四象限启用 (QE)

Quad Enable (QE) 位是状态寄存器 (S9) 中的一个非易失性读/写位，允许Quad操作。当QE位设置为0状态 (出厂默认) 时，/WP引脚和/Hold被启用。当QE位设置为1时，Quad I/O2和碘酸盐引脚被启用。

警告：如果/WP或/HOLD引脚直接连接到电源或地，则在标准SPI或双SPI操作期间，QE位永远不应设置为1。

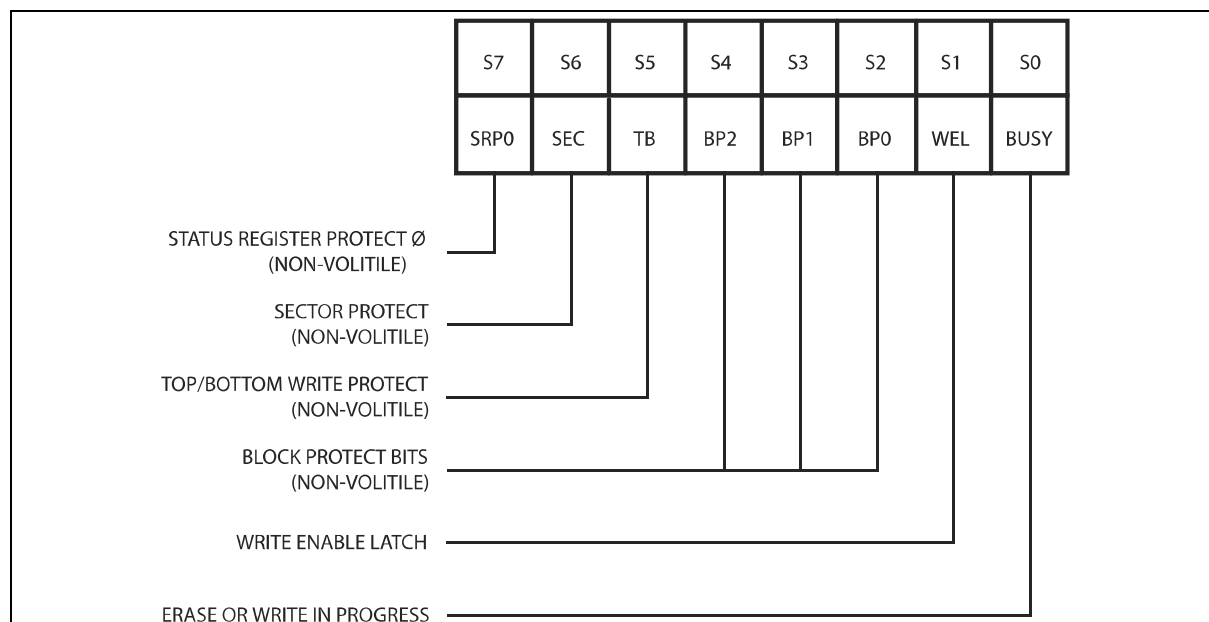


图3a. 状态寄存器-1

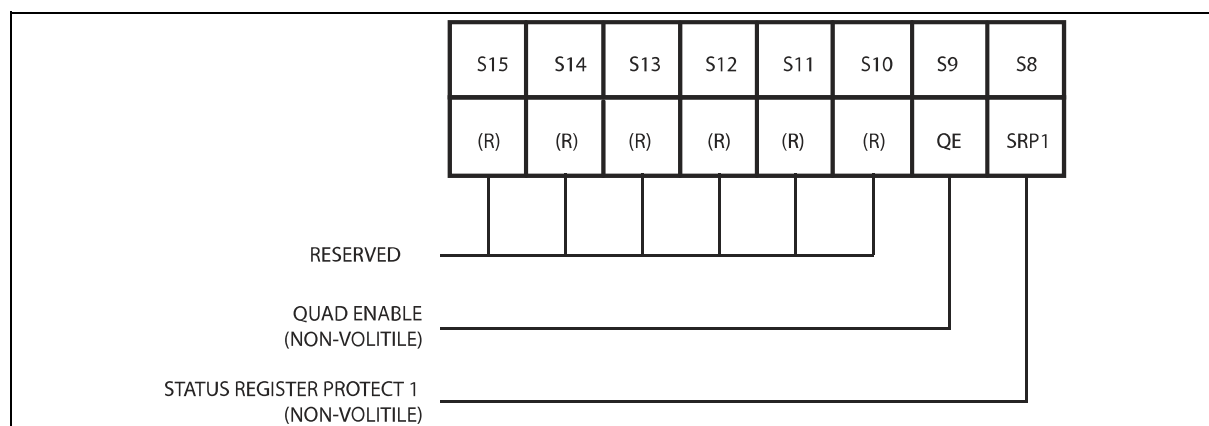


图3b. 状态寄存器-2



11.1.8 状态寄存器内存保护

状态寄存器(1)					w25q64bv (64m位) 内存保护			
证券交易委员会	吨	每磅	英镑/美元	波士顿	块(个)	地址	密度	比例
X	X	0	0	0	无	无	无	无
0	0	0	0	1	126 & 127	7E0000h – 7FFF-FFh	128 KB	上部1/64
0	0	0	1	0	124 ~ 127	7C0000h – 7FFF-FFh	256 KB	上部1/32
0	0	0	1	1	120 ~ 127	780000h – 7FFF-FFh	512 KB	上部1/16
0	0	1	0	0	112 ~ 127	700000h – 7FFF-FFh	1 MB	上部1/8
0	0	1	0	1	96 ~ 127	600000h – 7FFF-FFh	2 MB	上1/4
0	0	1	1	0	64 ~ 127	400000h – 7FFF-FFh	4 MB	上半部分
0	1	0	0	1	0 & 1	000000h – 01FF-FFh	128 KB	下限1/64
0	1	0	1	0	0 ~ 3	000000h – 03FF-FFh	256 KB	下部1/32
0	1	0	1	1	0 ~ 7	000000h – 07FF-FFh	512 KB	下限1/16
0	1	1	0	0	0 ~ 15	000000h – 0FFF-FFh	1 MB	下限1/8
0	1	1	0	1	0 ~ 31	000000h – 1FFF-FFh	2 MB	下1/4
0	1	1	1	0	0 ~ 63	000000h – 3FFF-FFh	4 MB	下部1/2
X	X	1	1	1	0 ~ 127	000000h – 7FFF-FFh	8 MB	全部
1	0	0	0	1	127	7FF000h – 7FFF-FFh	4 KB	顶部区块
1	0	0	1	0	127	7FE000h – 7FFF-FFh	8 KB	顶部区块
1	0	0	1	1	127	7FC000h – 7FFF-FFh	16 KB	顶部区块
1	0	1	0	X	127	7F8000h – 7FFF-FFh	32 KB	顶部区块
1	1	0	0	1	0	000000h – 000FFFh	4 KB	底座

1	1	0	1	0	0	000000h – 001 FFFh	8 KB	底座	
1	1	0	1	1	0	000000h – 003 FFFh	16 KB	底座	
1	1	1	0	X	0	000000h – 007 FFFh	32 KB	底座	

笔记

1. x =不在乎



11.2 说明

W25Q64BV的指令集由二十七条基本指令组成，这些指令完全通过SPI总线控制（见指令集表）。指令以芯片选择信号（/CS）的下降沿启动。时钟输入DI输入的第一个字节提供指令代码。DI输入的数据在时钟上升沿采样，最高有效位（MSB）优先。

指令长度从一个字节到多个字节不等，可能随后是地址字节、数据字节、虚拟字节（无关紧要），在某些情况下，这些字节会组合出现。指令以边沿/CS的上升沿完成。每个指令的时钟相对定时图包含在图4至图30中。所有读取指令可以在任何时钟位之后完成。然而，所有写入、编程或擦除指令必须在字节边界上完成（/CS在完全8位时钟周期后驱动高电平），否则指令将终止。这一特性进一步保护了设备免受意外写入的影响。此外，在编程或擦除存储器期间，或者在写入状态寄存器期间，除了读取状态寄存器之外的所有指令都将被忽略，直到程序或擦除周期完成。

11.2.1 制造商和器械识别

制造商ID	(M7-M0)		
Winbond串行闪存	EFh		
设备ID	(ID7-ID0)	(ID15-ID0)	
说明	ABh, 90h	9Fh	
W25Q64BV	16h	4017h	



11.2.2 指令集表1 (1)

指令 姓名	字节1 编码	字节2	字节3	字节4	字节5	字节6
启用写入	06h					
写入禁用	04h					
读取状态寄存器-1	05h	(S7–S0) (2)				
读取状态寄存器-2	35h	(S15–S8) (2)				
写入状态寄存器	01h	(S7–S0)	(S15–S8)			
页面程序	02h	A23–A16	A15–A8	A7–A0	(D7–D0)	
Quad Page程序	32h	A23–A16	A15–A8	A7–A0	(D7–D0, ...) ⁽³⁾	
擦除块（64KB）	D8h	A23–A16	A15–A8	A7–A0		
擦除块（32KB）	52h	A23–A16	A15–A8	A7–A0		
区域擦除（4KB）	20h	A23–A16	A15–A8	A7–A0		
芯片擦除	C7h/60h					
擦除暂停	75h					
删除简历	7Ah					
断电	B9h					
高性能模式	A3h	空字	空字	空字		
连续读取模式 重置 (4)	FFh	FFh				
释放电源关闭或HPM /设备ID	阿比	空字	空字	空字	(ID7-ID0) (5)	
制造商/ 设备ID(6)	90h	空字	空字	00h	(MF7-MF0)	(ID7-ID0)
阅读唯一ID(7)	4Bh	空字	空位	空字	空字	(ID63-ID0)
JEDEC ID	9Fh	(MF7-MF0) 制造商	(ID15-ID8) 内存类型	(ID7-ID0) 容量		

记下

1. 数据字节以最高有效位为先进行移位。括号“()”中的字节字段表示从D0引脚上的设备读取的数据。
2. 状态寄存器内容将连续重复，直到/CS终止指令。
3. Quad Page程序输入数据
 - I00 = (D4, D0,)
 - I01 = (D5, D1,)
 - I02 = (D6, D2,)
 - I03 = (D7, d3,)
4. 建议在使用双通道或四通道“连续读取模式”功能时使用本说明。请参阅章节11.2.29欲了解更多信息，请参阅。
5. 设备ID将连续重复，直到/C终止指令。
6. 有关器械ID信息，请参见制造商和器械识别表。
7. 此功能可通过特殊订购获得。详情请与Winbond联系。



11.2.3 指令集表2 (阅读说明)

指令 姓名	字节1 编码	字节2	字节3	字节4	字节5	字节6
读取数据	03h	A23-A16	A15-A8	A7-A0	(D7-D0)	
快速阅读	0Bh	A23-A16	A15-A8	A7-A0	空字	(D7-D0)
快速读取双输出	3Bh	A23-A16	A15-A8	A7-A0	空字	(D7-D0, ...) ⁽¹⁾
快速读取双I/O	BBh	A23-A8 ⁽²⁾	A7-A0, M7-M0 ⁽²⁾	(D7-D0, ...) ⁽¹⁾		
快速读取四重输出	6Bh	A23-A16	A15-A8	A7-A0	空字	(D7-D0, ...) ⁽³⁾
快速读取四路I/O	埃镑	A23-A0, M7-M0 ⁽⁴⁾	(x,x,x,x, D7-D0, ...) ⁽⁵⁾	(D7-D0, ...) ⁽³⁾		
八进制Word读取四象限I/O ⁽⁶⁾	E3h	A23-A0, M7-M0 ⁽⁴⁾	(D7-D0, ...) ⁽³⁾			

记下

1. 双输出数据

IO0 = (D6, D4, D2, D0)

IO1 = (D7, D5, D3, D1)

2. 双输入地址

IO0 = A22, A20, A18, A16, A14, A12, A10, a8, a6, a4, a2, a0, m6, m4, m2, m0

IO1 = A23, A21, A19, A17, A15, A13, A11, a9, a7, a5, a3, a1, m7, m5, m3, m1

3. 四路输出数据

IO0 = (D4, D0,)

IO1 = (D5, D1,)

IO2 = (D6, D2,)

IO3 = (D7, D3,)

4. 四输入地址

IO0 = A20, A16, A12, A8, A4, A0, M4, M0

IO1 = A21, A17, A13, A9, A5, A1, M5, M1

IO2 = A22, A18, A14, A10, A6, A2, M6, M2

IO3 = A23, A19, A15, A11, a7, a3, m7, m3

5. 快速读取四重I/O数据

IO0 = (x, x, x, x, D4, D0,)

IO1 = (x, x, x, x, D5, D1,)

IO2 = (x, x, x, x, D6, D2,)

IO3 = (x, x, x, x, D7, D3,)

6. 最低的4个地址位必须为0。(A0、A1、A2、A3 = 0)



11.2.4 写入启用 (06h)

写使能指令（图4）将状态寄存器中的写使能锁存器（WEL）位设置为1。每次页面编程、扇区擦除、块擦除、芯片擦除和写入状态寄存器指令之前，都必须先设置WEL位。写使能指令通过将/CS拉低，在CLK上升沿时将指令代码“06h”移入数据输入（DI）引脚，然后将/CS拉高来执行。

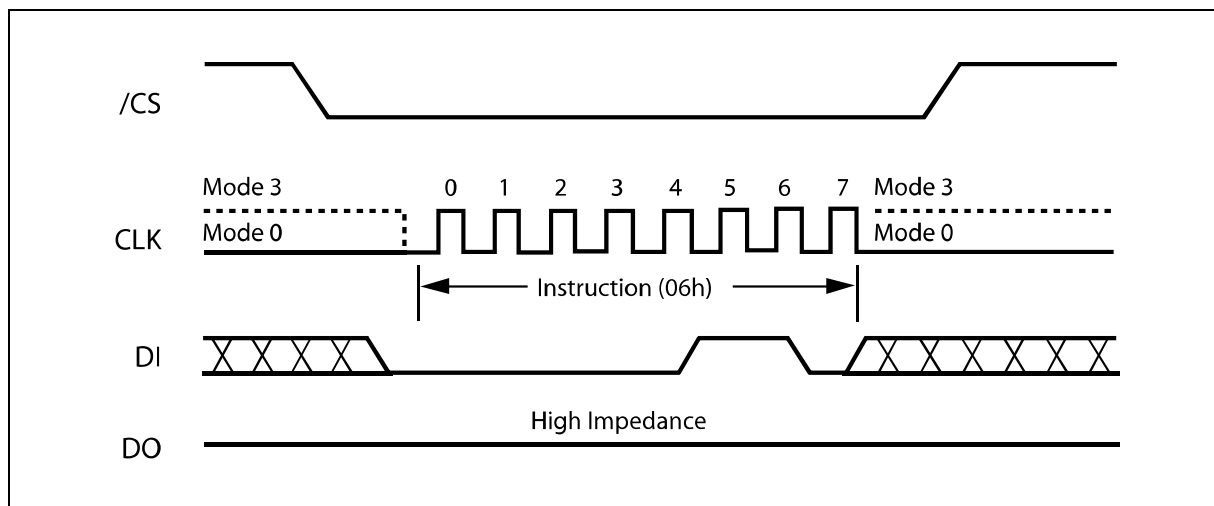


图4. 写使能指令序列图

11.2.5 写入禁用 (04h)

写禁止指令（图5）将状态寄存器中的写使能锁存器（WEL）位重置为0。通过将/CS驱动至低电平，将指令代码“04h”移入DI引脚，然后将/CS驱动至高电平来输入写禁止指令。请注意，WEL位在上电后以及完成写状态寄存器、页编程、扇区擦除、块擦除和芯片擦除指令后会自动重置。

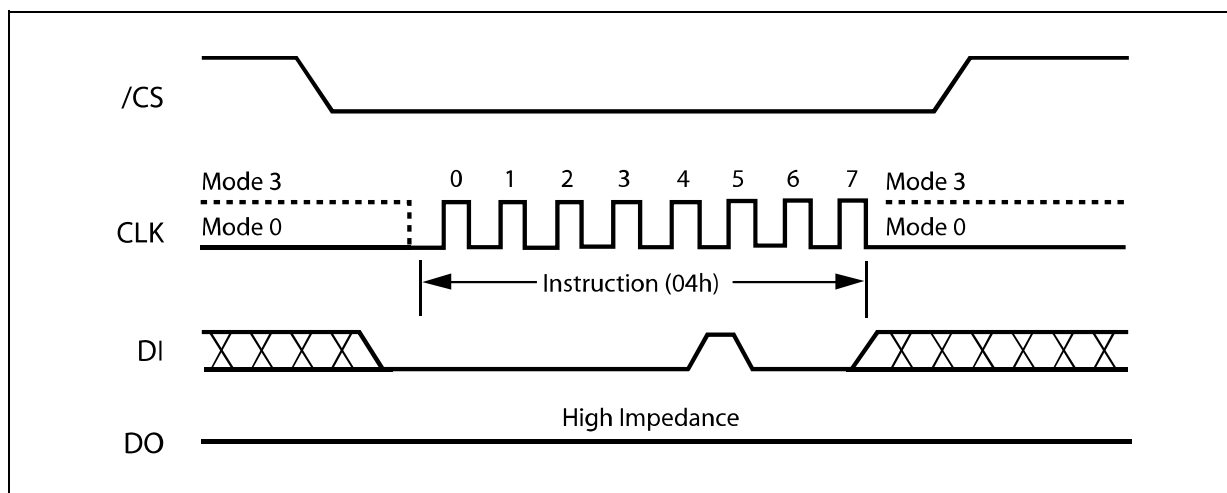


图5. 写入禁用指令序列图



11.2.6 读取状态寄存器-1 (05h) 和状态寄存器-2 (35h)

读取状态寄存器指令允许读取8位状态寄存器。该指令通过在CLK上升沿时将/CS拉低并依次将状态寄存器-1的指令码“05h”和状态寄存器-2的指令码“35h”输入到DI引脚来实现。随后，在CLK下降沿时，状态寄存器的各位依次从DO引脚输出，最高有效位（MSB）先出，如图6所示。状态寄存器的各位如图3a和3b所示，包括BUSY、WEL、BP2-BP0、TB、SEC、SRP0、SRP1和QE位（详见本数据表中对状态寄存器的描述）。

读取状态寄存器指令可以在任何时候使用，即使在程序、擦除或写入状态寄存器周期进行时也不例外。这使得可以检查BUSY状态位，以确定周期是否完成以及设备是否可以接受另一条指令。状态寄存器可以连续读取，如图6所示。指令通过将/CS置高来完成。

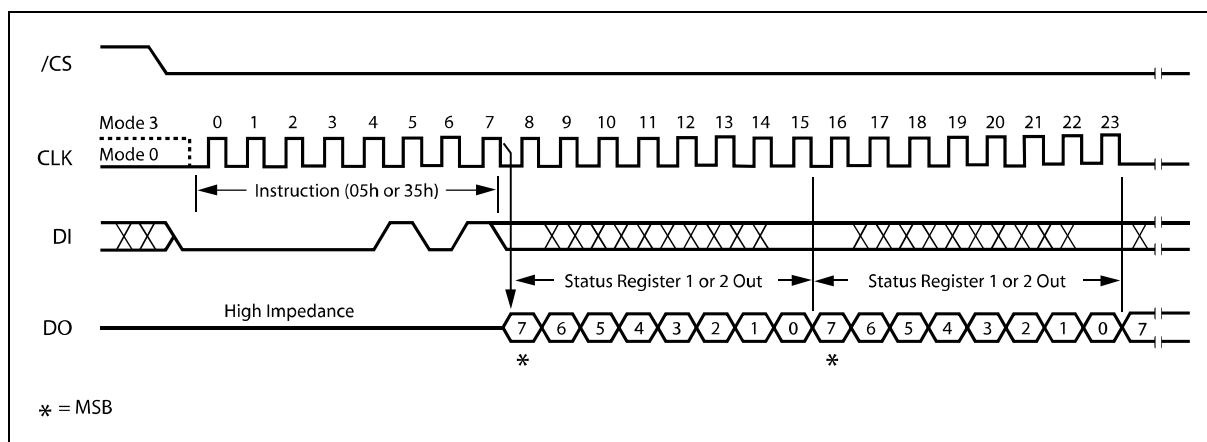


图6. 读取状态寄存器指令序列图



11.2.7 写入状态寄存器 (01h)

写状态寄存器指令允许写入状态寄存器。设备必须先执行写使能指令（状态寄存器位WEL必须等于1），才能接受写状态寄存器指令。一旦写使能，通过将/CS拉低、发送指令代码“01h”，然后按照图7所示写入状态寄存器数据字节来执行该指令。状态寄存器位如图3所示，并在本数据表中早先有描述。

只有非易失性状态寄存器位SRP0、SEC、TB、BP2、BP1、BP0（状态寄存器-1的第7、5、4、3、2位）和QE、SRP1（状态寄存器-2的第9和8位）可以写入。所有其他状态寄存器位置均为只读，不会受到写入状态寄存器指令的影响。

在时钟输入的第8位或第16位数据之后，必须将/CS引脚驱动至高电平。如果不这样做，写入状态寄存器指令将不会被执行。如果在第8个时钟之后（与25X系列兼容）将/CS引脚驱动至高电平，则QE和SRP1位将被清零为0。当/CS被拉高后，自定时写状态寄存器周期将开始，持续时间为 t_W （见AC特性）。在写状态寄存器周期进行期间，仍可访问读状态寄存器指令以检查BUSY位的状态。BUSY位在写状态寄存器周期内为1，在周期结束并准备好再次接受其他指令时为0。写寄存器周期结束后，状态寄存器中的写使能锁存（WEL）位将被清零至0。

写状态寄存器指令允许设置块保护位（SEC、TB、BP2、BP1和BP0），以保护全部、部分或不保护内存免受擦除和编程指令的影响。受保护区域变为只读（参见状态寄存器内存保护表及说明）。写状态寄存器指令还允许设置状态寄存器保护位（SRP0、SRP1）。这些位与写保护（/WP）引脚、锁定或OTP功能结合使用，以禁用向状态寄存器写入操作。有关状态寄存器保护方法的详细描述，请参阅11.1.6。所有状态寄存器位的出厂默认值为0。

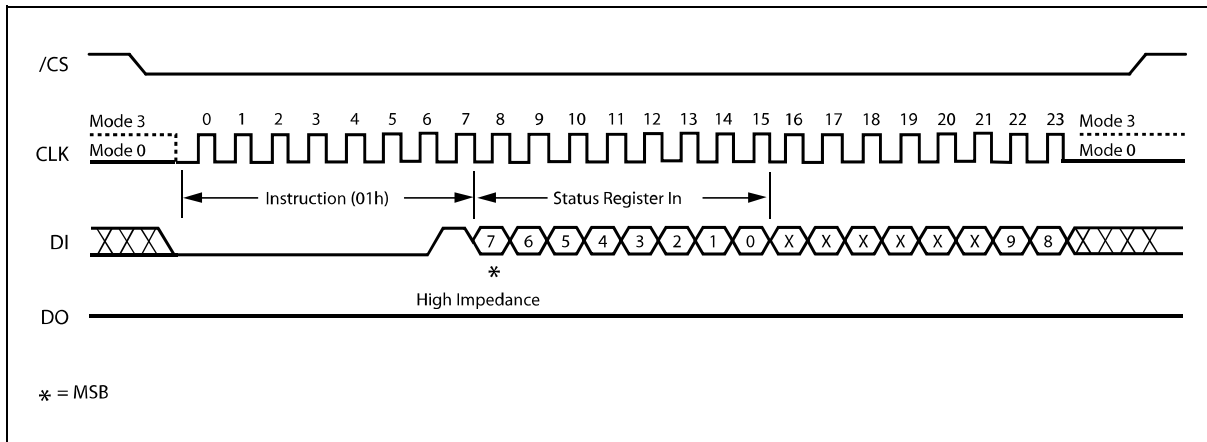


图7. 写状态寄存器指令序列图



11.2.8 读取数据 (03h)

读取数据指令允许从内存中依次读取更多数据字节。该指令通过将/CS引脚拉低并随后将指令代码“03h”及24位地址(A23-A0)移入DI引脚来启动。代码和地址位在CLK引脚的上升沿被锁存。地址接收后,所寻址内存位置的数据字节将在CLK的下降沿通过DO引脚移出,最高有效位(MSB)先出。每次数据字节移出后,地址会自动递增到下一个更高地址,从而实现连续的数据流。这意味着只要时钟继续运行,就可以通过单条指令访问整个内存。指令通过将/CS引脚拉高来完成。

读取数据指令序列如图8所示。如果在擦除、编程或写入周期进行中(BUSY=1)发出读取数据指令,则该指令将被忽略,并且不会对当前周期产生任何影响。读取数据指令允许从直流电到最大频率fR的时钟速率(见交流电气特性)。

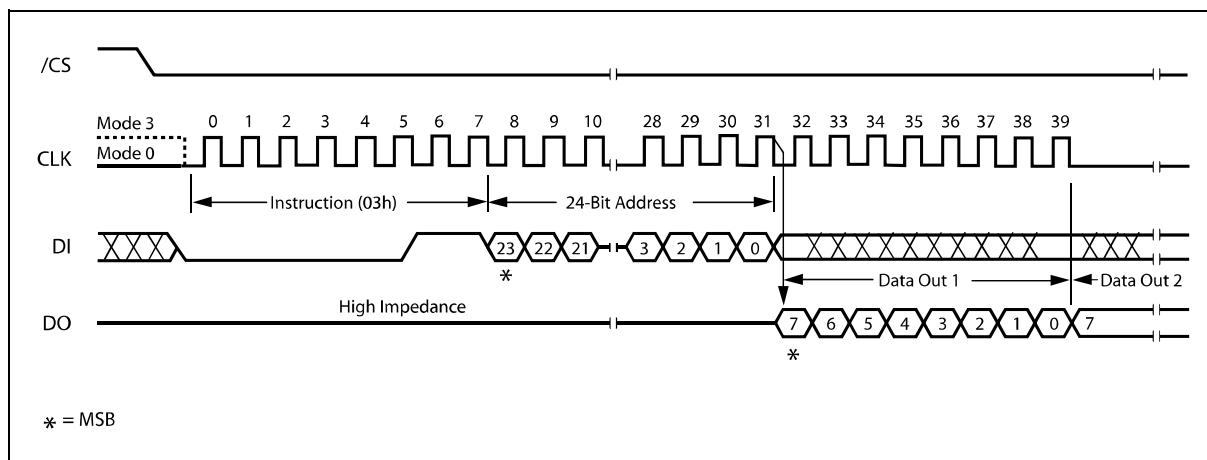


图8. 读取数据指令序列图



11.2.9 快速读取 (0Bh)

快速读取指令与读取数据指令类似，但其操作频率可达到最高频率FR（见交流电气特性）。这是通过在24位地址后添加八个“虚拟”时钟实现的，如图9所示。虚拟时钟为设备内部电路提供了额外的时间来设置初始地址。在虚拟时钟期间，D0引脚上的数据值为“无关紧要”。

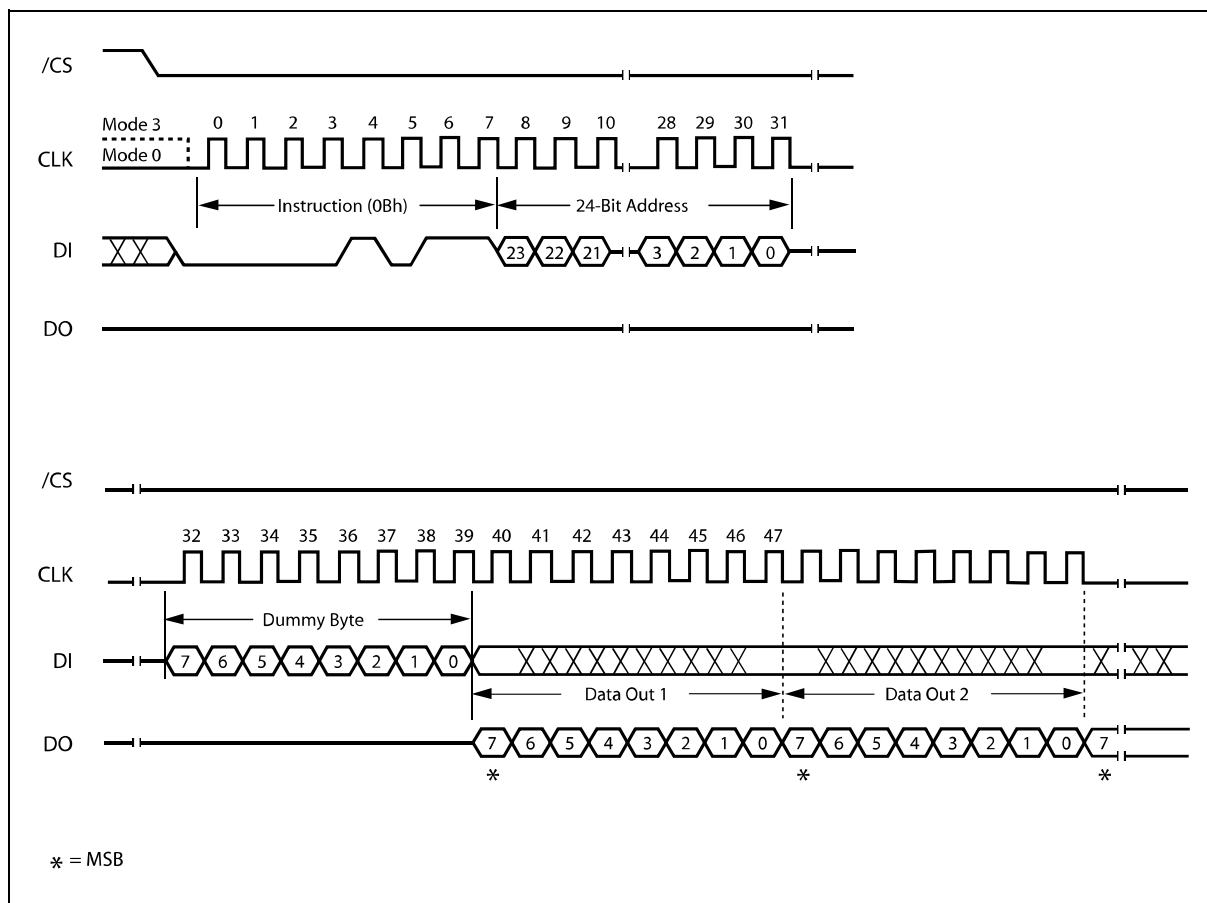


图9. 快速读取指令序列图



11.2.10 快速读取双输出 (3Bh)

快速读取双输出 (3Bh) 指令与标准快速读取 (0Bh) 指令类似，不同之处在于数据通过两个引脚IO0和IO1输出。这使得数据传输速度是标准SPI设备的两倍。快速读取双输出指令非常适合在上电时快速将代码从闪存下载到RAM，或用于将代码段缓存到RAM以供执行的应用程序。

类似于快速读取指令，快速读取双输出指令可以在最高可能的频率FR下运行（见交流电气特性）。这是通过在24位地址后添加八个“虚拟”时钟来实现的，如图10所示。虚拟时钟允许设备内部电路有更多时间设置初始地址。在虚拟时钟期间输入数据“无关紧要”。然而，在第一个数据输出时钟的下降沿之前，IO0引脚应处于高阻抗状态。

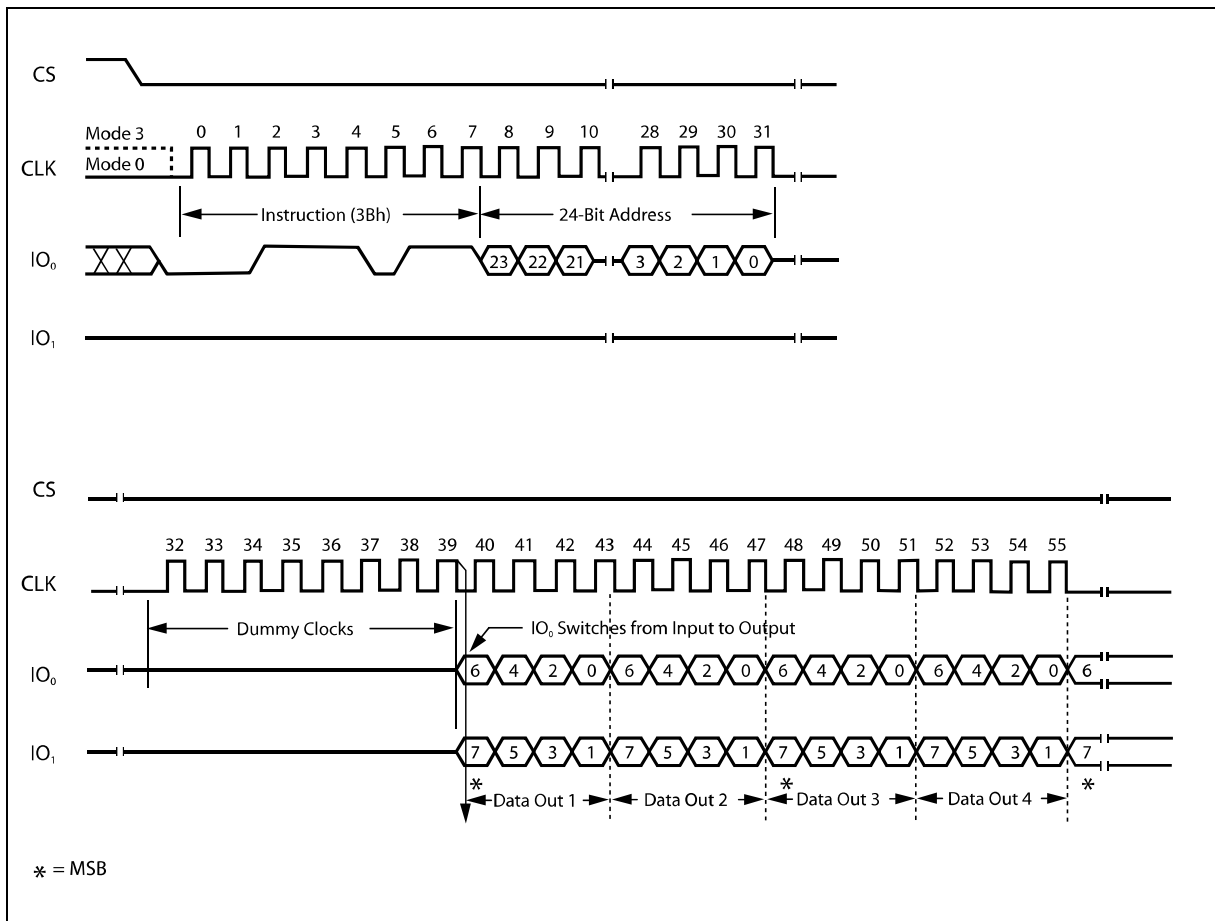


图10. 快速读取双输出指令序列图

出版物发布日期：2010年7月8日

修订版本E



11.2.11 快速读取四重输出（6Bh）

快速读取四输出（6Bh）指令与快速读取双输出（3Bh）指令类似，不同之处在于数据通过四个引脚IO₀、IO₁、IO₂和IO₃输出。在设备接受快速读取四输出指令之前，必须执行状态寄存器-2的四使能（状态寄存器位QE必须等于1）。快速读取四输出指令允许数据以标准SPI设备四倍的速度从W25Q64BV传输。

快速读取四输出指令可以在最高可能的频率FR下运行（见交流电气特性）。这是通过在24位地址后添加八个“虚拟”时钟来实现的，如图11所示。这些虚拟时钟为设备内部电路提供了额外的时间来设置初始地址。在虚拟时钟期间输入的数据是“无关紧要”的。然而，在第一个数据输出时钟下降沿之前，IO₀引脚应处于高阻抗状态。

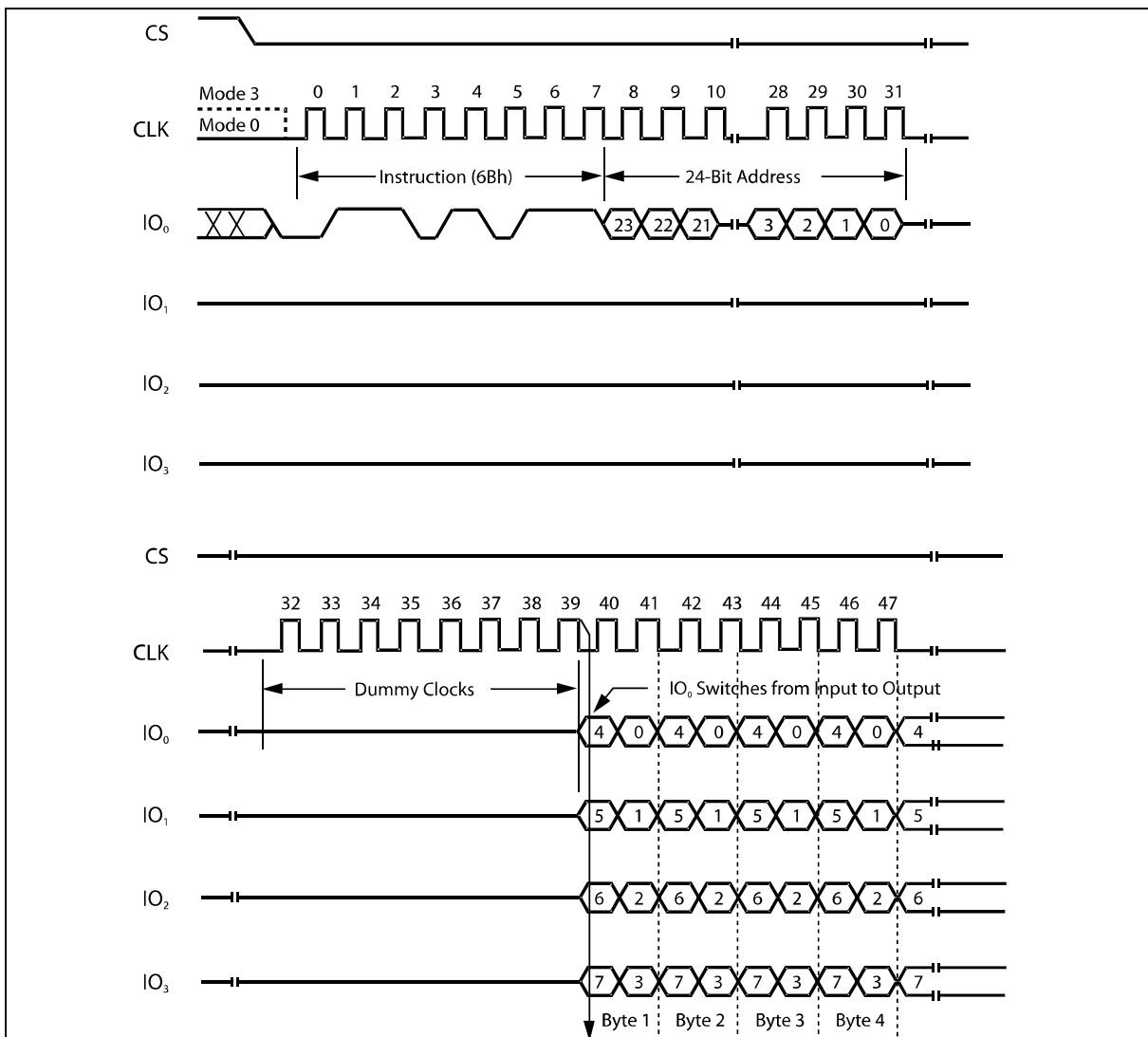


图11. Fast Read Quad输出指令序列图



11.2.12 快速读取双I/O (BBh)

快速读取双I/O (BBh) 指令允许在保持两个I/O引脚IO0和IO1的同时提高随机访问性能。它类似于快速读取双输出 (3Bh) 指令，但能够以每时钟两个比特的速度输入地址位 (A23-0)。这种减少的指令开销可能允许某些应用中直接从双SPI执行代码 (XIP)。为了确保最佳性能，高性能模式 (HPM) 指令 (A3h) 必须在快速读取双I/O指令之前执行一次。

快速读取双I/O，采用“连续读取模式”

快速读取双I/O指令通过在输入地址位 (A23-0) 之后设置“连续读模式”位 (M7-0)，可以进一步减少指令开销，如图12a所示。(M7-4) 的高半字节通过包含或不包含第一个字节指令代码来控制下一个快速读取双I/O指令的长度。(M3-0) 的低半字节位是无关紧要的 (“x”)。然而，在第一个数据输出时钟下降沿之前，IO引脚应处于高阻抗状态。

如果“连续读模式”位 (M7-0) 等于“Ax”十六进制，则下一个快速读取双I/O指令 (在/CS被拉高后再次拉低) 不需要BBh指令代码，如图12b所示。这减少了八个时钟周期的指令序列，并允许在/CS断言为低电平时立即输入读地址。如果“连续读模式”位 (M7-0) 不是“Ax”十六进制的任何值，则下一个指令 (在/CS被拉高后再次拉低) 需要第一个字节指令代码，从而恢复到正常操作。可以使用“连续读模式”复位指令来重置 (M7-0)，然后再发出正常指令 (详细描述见11.2.29)。

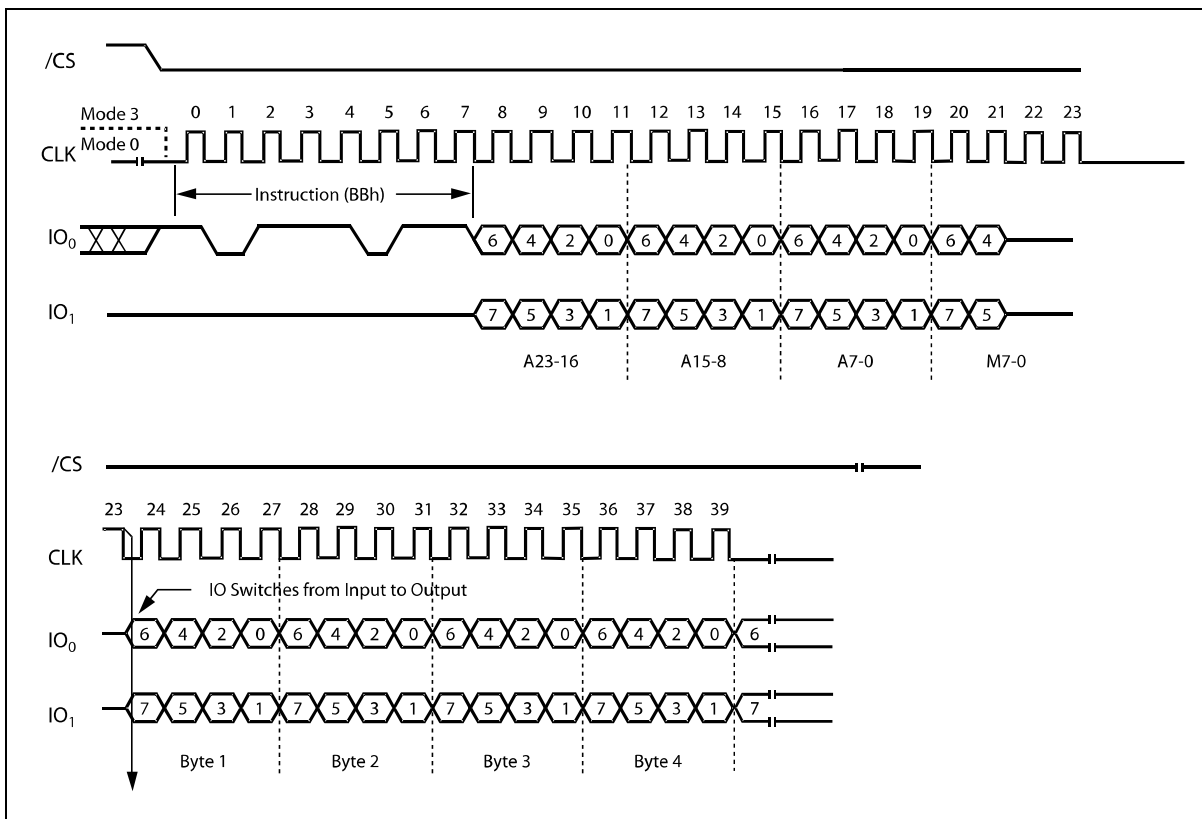


图12a. 快速读取双输入/输出指令序列图 (M7-0 = 0xh或NOT Axh)

出版物发布日期：2010年7月8日
修订版本E

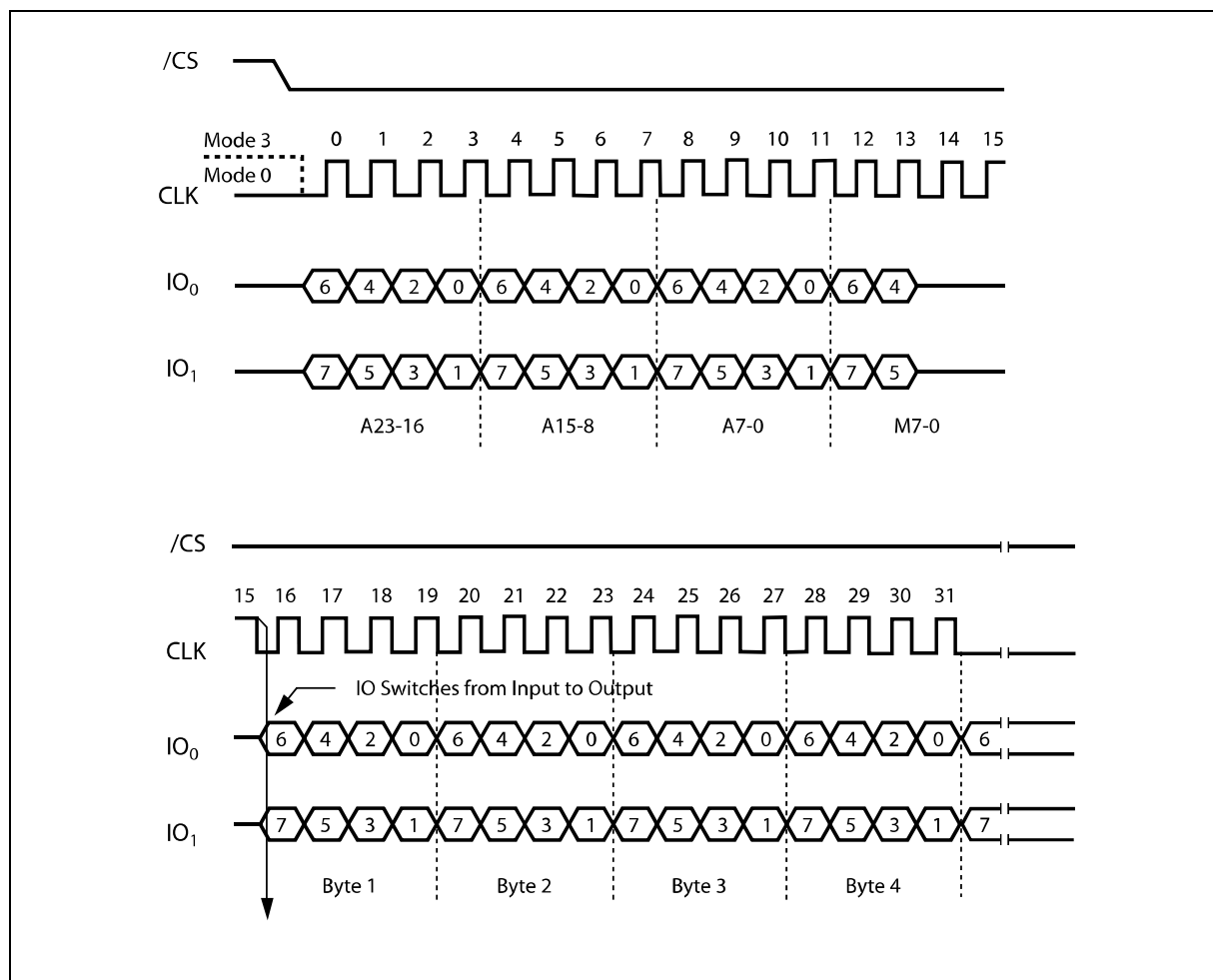


图12b. 快速读取双输入/输出指令序列图 (M7-0 = Axx)



11.2.13 快速读取四重I/O (EBh)

快速读取四输入输出 (EBh) 指令与快速读取双输入输出 (BBh) 指令类似，不同之处在于地址和数据位通过四个引脚IO0、IO1、IO2和IO3输入输出，并且在数据输出前需要四个虚拟时钟。四输入输出显著减少了指令开销，使得代码执行 (XIP) 可以直接从四SPI 中实现更快的随机访问。状态寄存器-2中的四使能位 (QE) 必须设置为启用快速读取四输入输出指令。为了确保最佳性能，在快速读取四输入输出指令之前，必须先执行一次高性能模式 (HPM) 指令 (A3h)。

使用“连续读取模式”快速读取Quad I/O

快速读取四重I/O指令可以通过在输入地址位 (A23-0) 之后设置“连续读模式”位 (M7-0)，进一步减少指令开销，如图13a所示。(M7-4) 的高半字节通过包含或不包含第一个字节指令代码来控制下一个快速读取四重I/O指令的长度。(M3-0) 的低半字节位是无关紧要的 (“x”)。然而，在第一个数据输出时钟的下降沿之前，IO引脚应为高阻抗。

如果“连续读模式”位 (M7-0) 等于“Ax”十六进制，则下一个快速读取四线I/O指令 (在/CS被拉高后再次拉低) 不需要EBh指令代码，如图13b所示。这减少了八个时钟周期的指令序列，并允许在/CS断言为低电平时立即输入读地址。如果“连续读模式”位 (M7-0) 不是“Ax”十六进制的任何值，则下一个指令 (在/CS被拉高后再次拉低) 需要第一个字节指令代码，从而恢复到正常操作。可以使用“连续读模式”复位指令来重置 (M7-0)，然后再发出正常指令 (详细描述见11.2.29)。

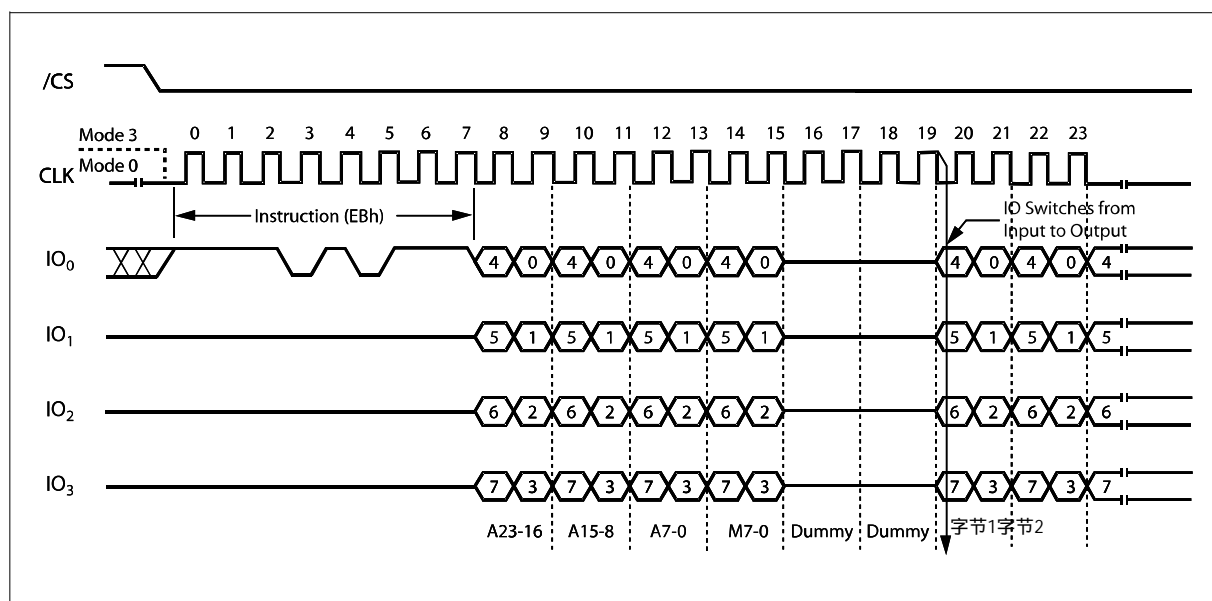


图13a. 快速读取四输入/输出指令序列图 (M7-0 = 0xh或NOT Axh)

出版物发布日期：2010年7月8日
修订版本E

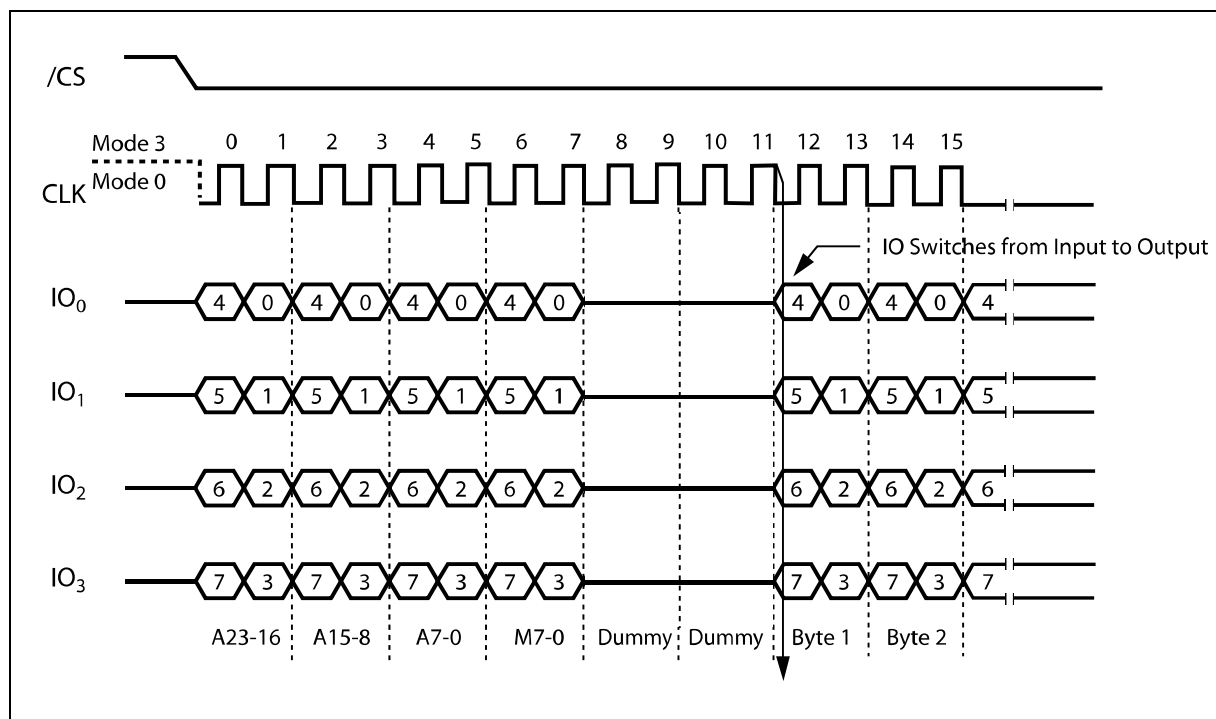


图13b. 快速读取四输入/输出指令序列图 (M7-0 = Axh)



11.2.14 八进制Word读取四象限I/O (E3h)

八进制Word读取四输入输出 (E3h) 指令与快速读取四输入输出 (EBh) 指令类似，但低四位地址位 (A0、A1、A2、A3) 必须等于0。因此，不需要四个虚拟时钟，这进一步减少了指令开销，使得代码执行 (XIP) 的随机访问速度更快。状态寄存器-2的四进制使能位 (QE) 必须设置为启用八进制Word读取四输入输出指令。为了确保最佳性能，高性能模式 (HPM) 指令 (A3h) 必须在八进制Word读取四输入输出指令之前执行一次。

八进制Word以“连续读取模式”读取四路I/O

八进制Word读取四元I/O指令可以通过在输入地址位 (A23-0) 之后设置“连续读模式”位 (M7-0)，进一步减少指令开销，如图14a所示。(M7-4) 的高位控制下一个八进制Word读取四元I/O指令的长度，通过包含或排除第一个字节指令代码。(M3-0) 的低位是无关紧要的 (“x”)。然而，在第一个数据输出时钟的下降沿之前，IO引脚应为高阻抗。

如果“连续读模式”位 (M7-0) 等于“Ax”十六进制，则下一个八进制Word读四线I/O指令 (在/CS被拉高后再次拉低) 不需要E3h指令代码，如图14b所示。这减少了八个时钟周期的指令序列，并允许在/CS断言为低电平时立即输入读地址。如果“连续读模式”位 (M7-0) 不是“Ax”十六进制的任何值，则下一个指令 (在/CS被拉高后再次拉低) 需要第一个字节指令代码，从而恢复到正常操作。可以使用“连续读模式”复位指令来重置 (M7-0)，然后再发出正常指令 (详细描述见11.2.29)。

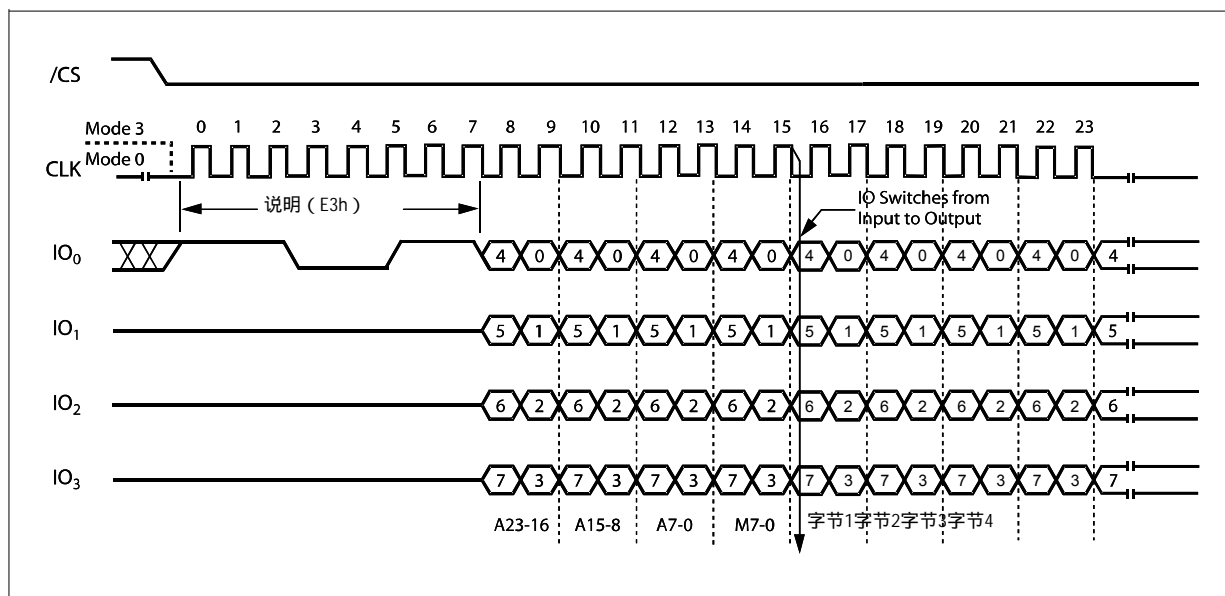


图14a. Octal Word读取Quad I/O指令序列 (M7-0 = 0xh或NOT Axh)

出版物发布日期：2010年7月8日
修订版本E

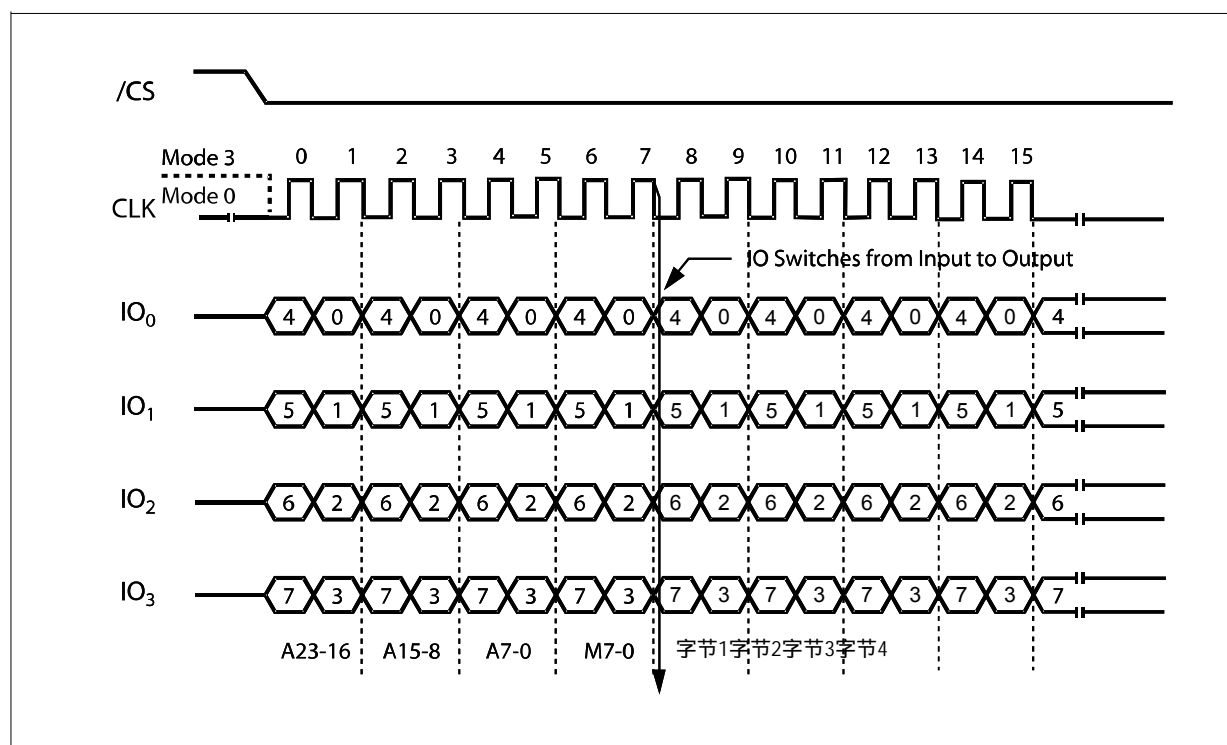


图14b. 八进制Word读取四象限I/O指令序列 (M7-0 = Axh)



11.2.15 页面程序 (02h)

页面编程指令允许在先前擦除 (FFh) 的内存位置编程从一个字节到256字节 (一页) 的数据。在设备接受页面编程指令之前, 必须执行写入使能指令 (状态寄存器位WEL= 1)。该指令通过将 /CS 引脚拉低, 然后将指令代码 “02h”、24位地址 (A23-A0) 和至少一个数据字节送入DI 引脚来启动。在整个指令发送数据期间, /CS 引脚必须保持低电平。页面编程指令序列如图15所示。

如果要编程整个256字节的页面, 最后一个地址字节 (即最低8位地址) 应设置为0。如果最后一个地址字节不为零, 并且时钟数超过剩余页面长度, 寻址将回绕到页面的开头。在某些情况下, 可以编程少于256字节 (部分页面), 而不会影响同一页面内的其他字节。执行部分页面编程的一个条件是, 时钟数不能超过剩余页面长度。如果向设备发送的字节数超过256个, 则寻址将循环到页面的开头并覆盖先前发送的数据。与写入和擦除指令一样, /CS 引脚必须在最后一个字节的第八位被锁存后驱动至高电平。如果不这样做, 页编程指令将不会执行。当 /CS 驱动至高电平时, 自定时的页编程指令将在 tpp 时间内开始 (参见交流特性)。在页编程周期进行期间, 仍可访问读取状态寄存器指令以检查BUSY位的状态。BUSY位在页编程周期中为1, 在周期结束且设备准备好接受其他指令时变为0。页编程周期结束后, 状态寄存器中的写使能锁存 (WEL) 位将清零。如果所寻址的页面受到块保护 (BP2、BP1和BP0) 位的保护, 则页编程指令将不会执行。

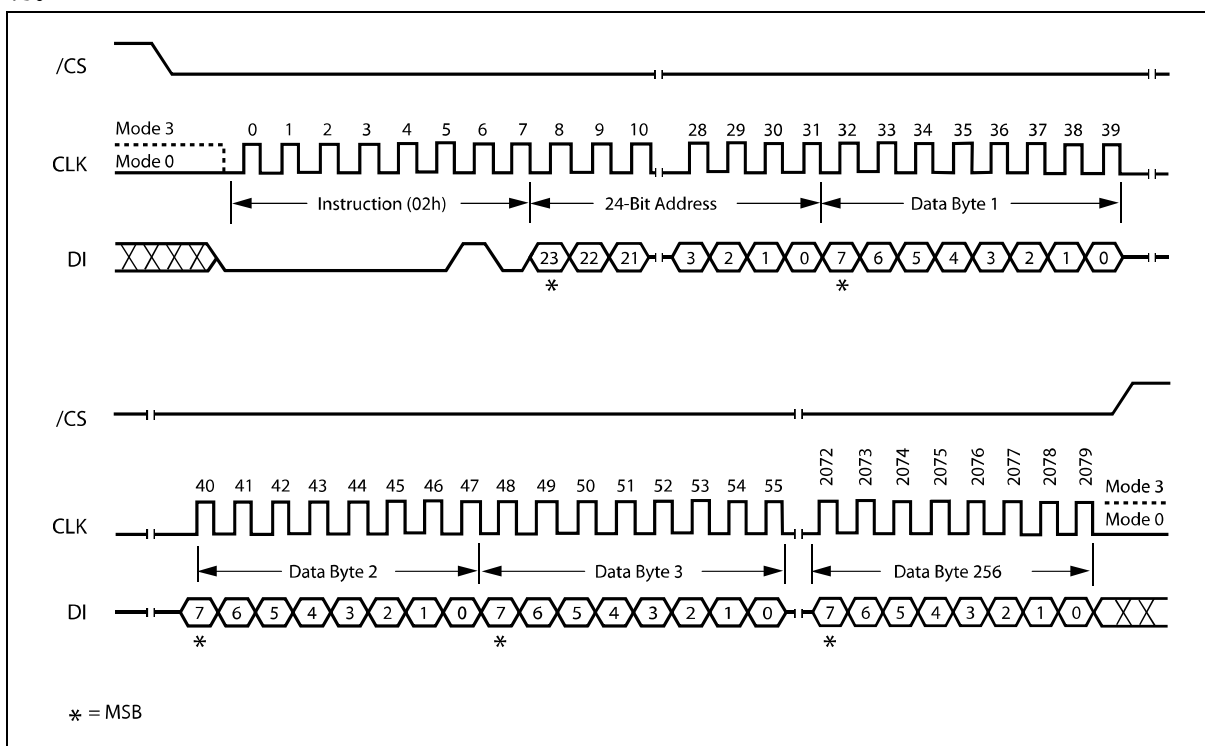


图15. 页面程序指令序列图

出版物发布日期：2010年7月8日
修订版本E



11.2.16 四输入页面程序 (32小时)

四页编程指令允许使用四个引脚IO0、IO1、IO2和IO3，在先前擦除 (FFh) 的内存位置编程最多256字节的数据。四页编程可以提高PROM编程器和时钟速度<5MHz的应用性能。对于时钟速度更快的系统，四页编程指令带来的好处不大，因为固有的页面编程时间远大于数据输入所需的时间。

要使用四页程序，状态寄存器-2中的四页启用位必须设置 (QE=1)。在设备接受四页程序指令之前，必须执行写入启用指令 (状态寄存器-1, WEL=1)。该指令通过将 /CS 引脚拉低，然后将指令代码 “32h” 以及一个24位地址 (A23-A0) 和至少一个数据字节送入IO引脚来启动。在整个指令发送数据期间，/CS引脚必须保持低电平。四页程序的所有其他功能与标准页程序相同。四页程序指令序列如图16所示。

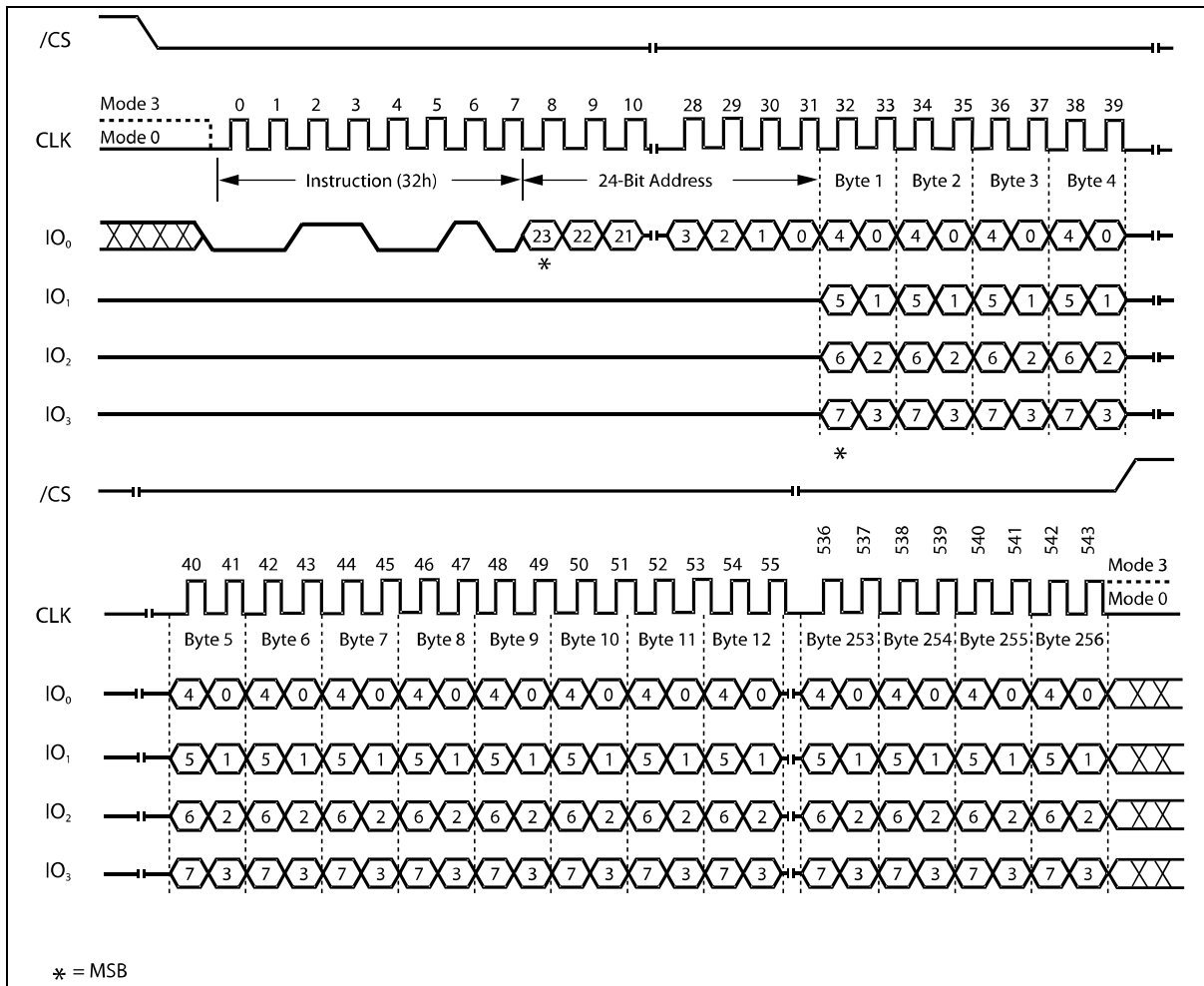


图16. 四输入页面程序指令序列图



11.2.17 区域清除 (20小时)

扇区擦除指令将指定扇区 (4K字节) 内的所有内存设置为全1的擦除状态 (FFh)。在设备接受扇区擦除指令之前, 必须先执行写入使能指令 (状态寄存器位WEL必须等于1)。该指令通过将/CS引脚拉低并移位指令代码 “20h” 后跟24位扇区地址 (A23-A0) 来启动 (见图2)。扇区擦除指令序列如图17所示。

/CS引脚必须在最后一个字节的第八位被锁存后驱动至高电平。如果不这样做, 扇区擦除指令将不会执行。/CS驱动至高电平后, 自定时扇区擦除指令将在 t_{SE} 时间内开始 (参见AC特性)。在扇区擦除周期进行期间, 仍可访问读取状态寄存器指令以检查BUSY位的状态。BUSY位在扇区擦除周期内为1, 当周期结束且设备准备好再次接受其他指令时变为0。扇区擦除周期结束后, 状态寄存器中的写使能锁存器 (WEL) 位被清零至0。如果所寻址的页面受到块保护 (SEC、TB、BP2、BP1和BP0) 位的保护, 则不会执行扇区擦除指令 (参见状态寄存器内存保护表)。

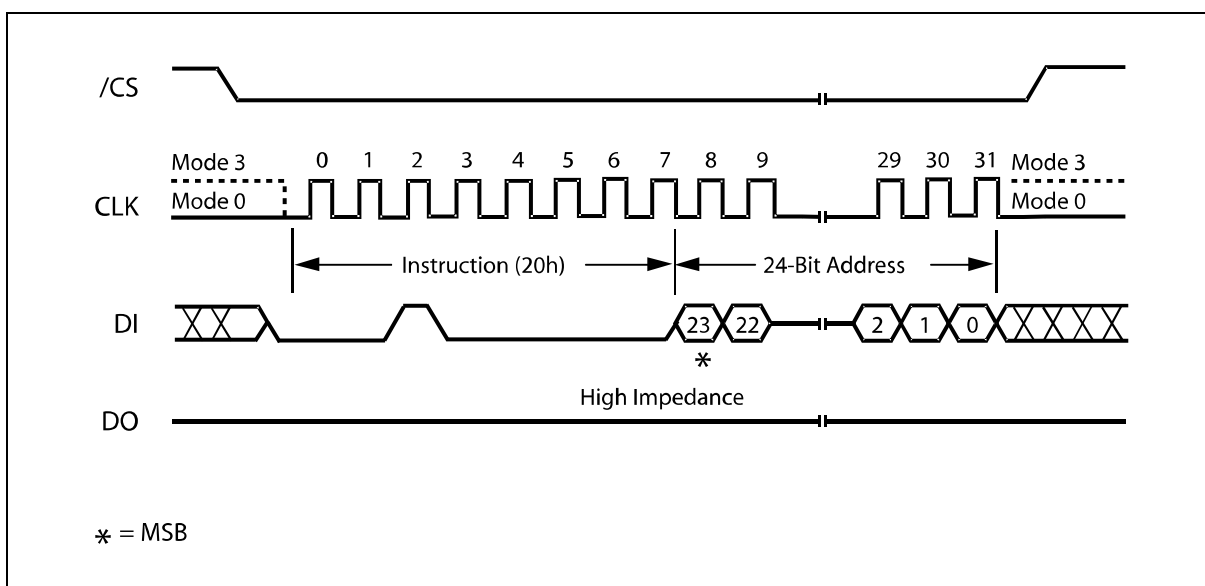


图17. 扇区擦除指令序列图

出版物发布日期: 2010年7月8日
修订版本E



11.2.18 32KB块擦除 (52h)

块擦除指令将指定块 (32K字节) 内的所有内存设置为全1的擦除状态 (FFh)。在设备接受块擦除指令之前, 必须先执行写使能指令 (状态寄存器位WEL必须等于1)。该指令通过将/CS引脚拉低并移位指令代码 “52h” 后跟24位块地址 (A23-A0) 来启动 (见图2)。块擦除指令序列如图18所示。

/CS引脚必须在最后一个字节的第八位被锁存后驱动至高电平。如果不这样做, 块擦除指令将不会执行。/CS驱动至高电平后, 自定时块擦除指令将在tBE1时间内开始 (参见AC特性)。在块擦除周期进行期间, 仍可访问读取状态寄存器指令以检查BUSY位的状态。BUSY位在块擦除周期中为1, 在周期结束且设备准备好再次接受其他指令时变为0。擦除周期结束后, 状态寄存器中的写使能锁存 (WEL) 位被清零至0。如果地址页面受到块保护 (SEC、TB、BP2、BP1和BP0) 位的保护, 则不会执行擦除指令 (参见状态寄存器内存保护表)。

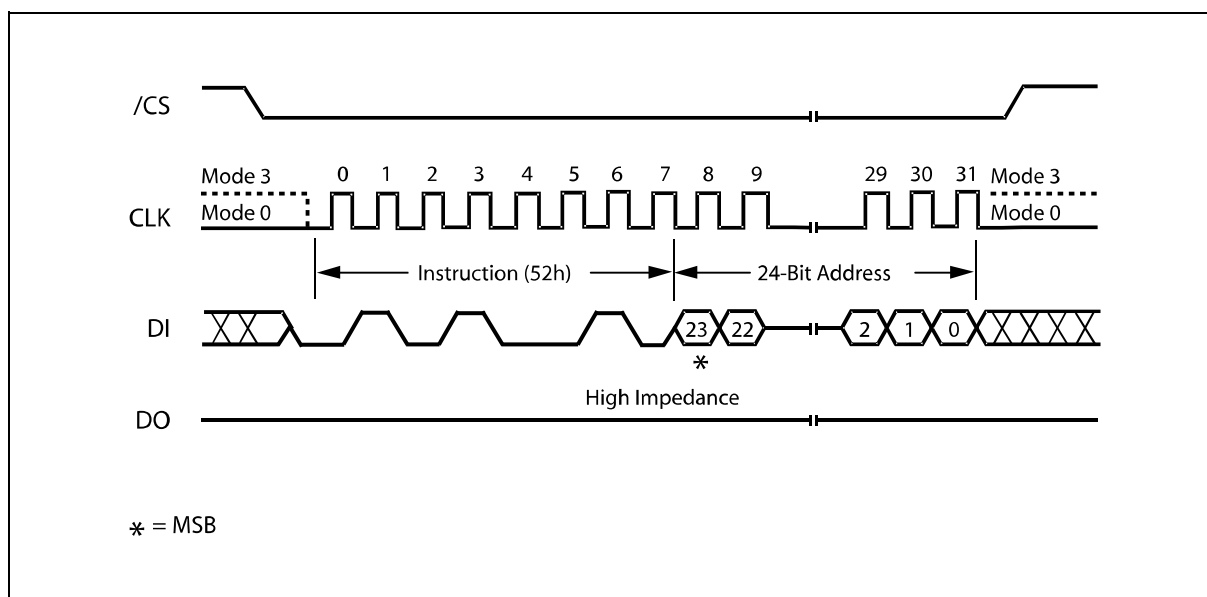


图18. 32KB块擦除指令序列图



11.2.19 64KB块擦除 (D8h)

块擦除指令将指定块 (64K字节) 内的所有内存设置为全1的擦除状态 (FFh)。在设备接受块擦除指令之前, 必须先执行写使能指令 (状态寄存器位WEL必须等于1)。该指令通过将 /CS引脚拉低并移位指令代码 “D8h” 以及24位块地址 (A23-A0) 来启动 (见图2)。块擦除指令序列如图19所示。

/CS引脚必须在最后一个字节的第八位被锁存后驱动至高电平。如果不这样做, 块擦除指令将不会执行。/CS驱动至高电平后, 自定时块擦除指令将在tBE时间内开始 (参见AC特性)。在块擦除周期进行期间, 仍可访问读取状态寄存器指令以检查BUSY位的状态。BUSY位在块擦除周期中为1, 在周期结束且设备准备好再次接受其他指令时变为0。擦除周期结束后, 状态寄存器中的写使能锁存 (WEL) 位被清零至0。如果地址页面受到块保护 (SEC、TB、BP2、BP1和BP0) 位的保护, 则不会执行块擦除指令 (参见状态寄存器内存保护表)。

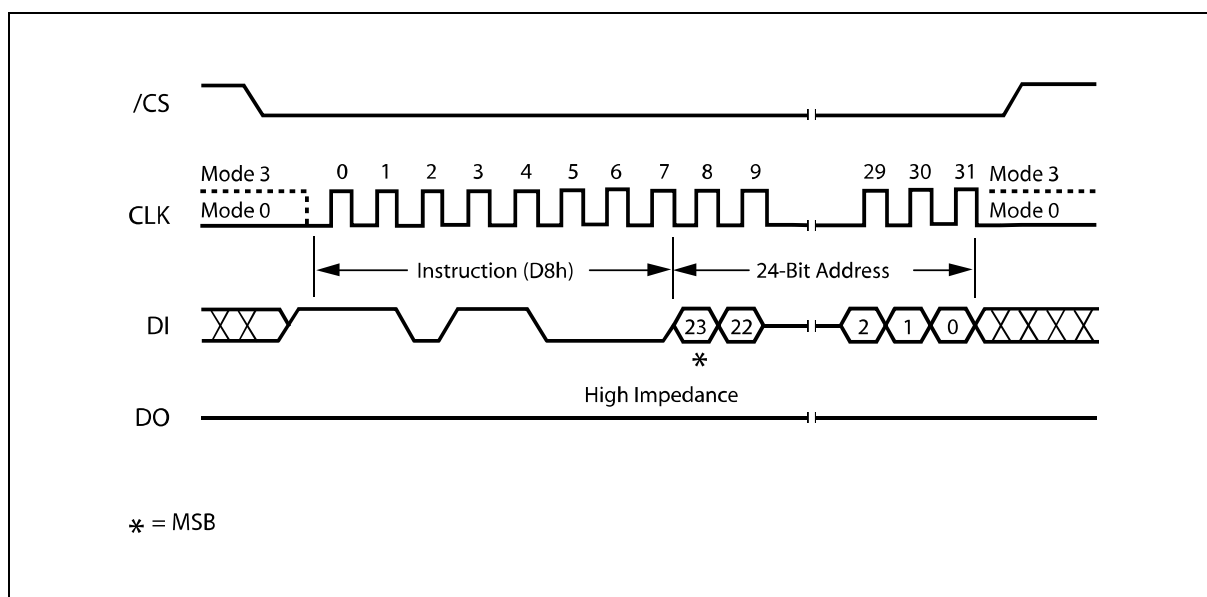


图19. 64KB块擦除指令序列图

出版物发布日期: 2010年7月8日
修订版本E



11.2.20 芯片擦除 (C7h / 60h)

芯片擦除指令将设备内的所有内存设置为全1的擦除状态 (FFh)。在设备接受芯片擦除指令之前，必须先执行写使能指令 (状态寄存器位WEL必须等于1)。该指令通过将/CS引脚拉低并移位指令代码“C7h”或“60h”来启动。芯片擦除指令序列如图20所示。

/CS引脚在第8位被锁存后必须拉高。如果不这样做，芯片擦除指令将无法执行。/CS拉高后，自定时的芯片擦除指令将在 t_{CE} 时间内开始 (参见AC特性)。在芯片擦除周期进行期间，仍可访问读取状态寄存器指令以检查BUSY位的状态。BUSY位在芯片擦除周期中为1，完成后变为0，此时设备准备好接受其他指令。芯片擦除周期结束后，状态寄存器中的写使能锁存 (WEL) 位被清零至0。如果阵列的任何部分受到Block Protect (BP2、BP1和BP0) 位的保护，则不会执行芯片擦除指令 (请参阅状态寄存器内存保护表)。

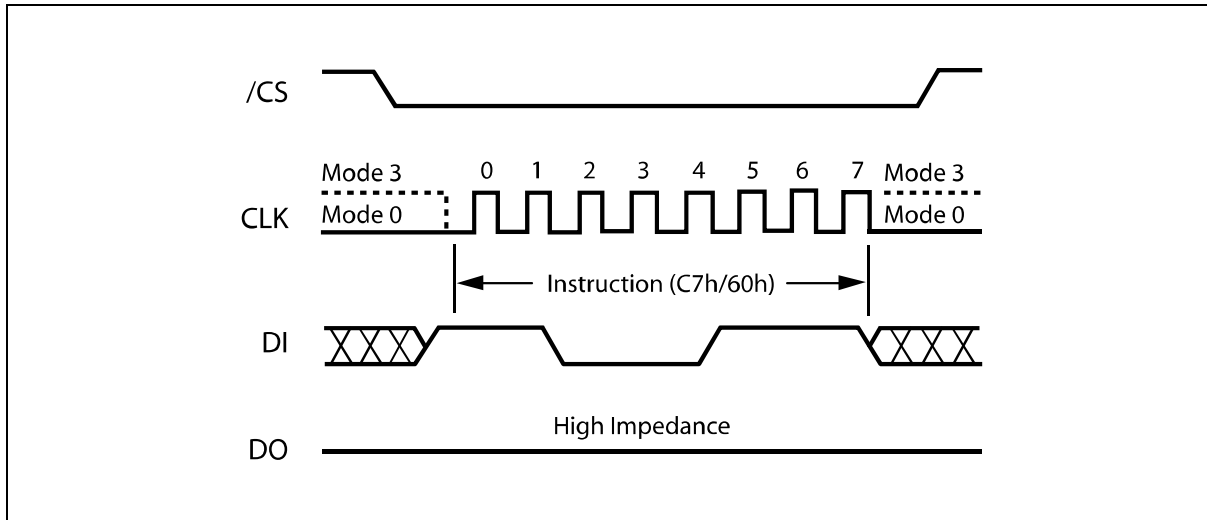


图20. 芯片擦除指令序列图



11.2.21 擦除暂停 (75h)

“75h”擦除暂停指令允许系统中断扇区或块擦除操作，然后从任何其他扇区或块读取数据或向其编程。擦除暂停指令序列如图21所示。

在擦除暂停期间，不允许使用写入状态寄存器指令 (01h) 和擦除指令 (20h、52h、D8h、C7h、60h)。擦除暂停仅在扇区或块擦除操作期间有效。如果在芯片擦除或编程操作期间写入，则忽略擦除暂停指令。

擦除暂停指令“75h”只有在状态寄存器中的SUS位等于0且BUSY位等于1时，设备才会接受该指令，此时正在进行扇区或块擦除。如果SUS位等于1或BUSY位等于0，设备将忽略暂停指令。需要最长“tSUS”时间（见交流特性）来暂停擦除操作。状态寄存器中的BUSY位将在“tSUS”内从1清零到0，而SUS位在擦除暂停后会立即从0设置到1。对于先前恢复的清除操作，还要求“75h”暂停指令不得早于前一个“7Ah”恢复指令之后的最小时间“tSUS”。

在擦除暂停状态下意外断电会重置设备并释放暂停状态。状态寄存器中的SUS位也会重置为0。被暂停的扇区或块内的数据可能会损坏。建议用户采用系统设计技术来防止意外断电，并在擦除暂停状态下保持数据完整性。

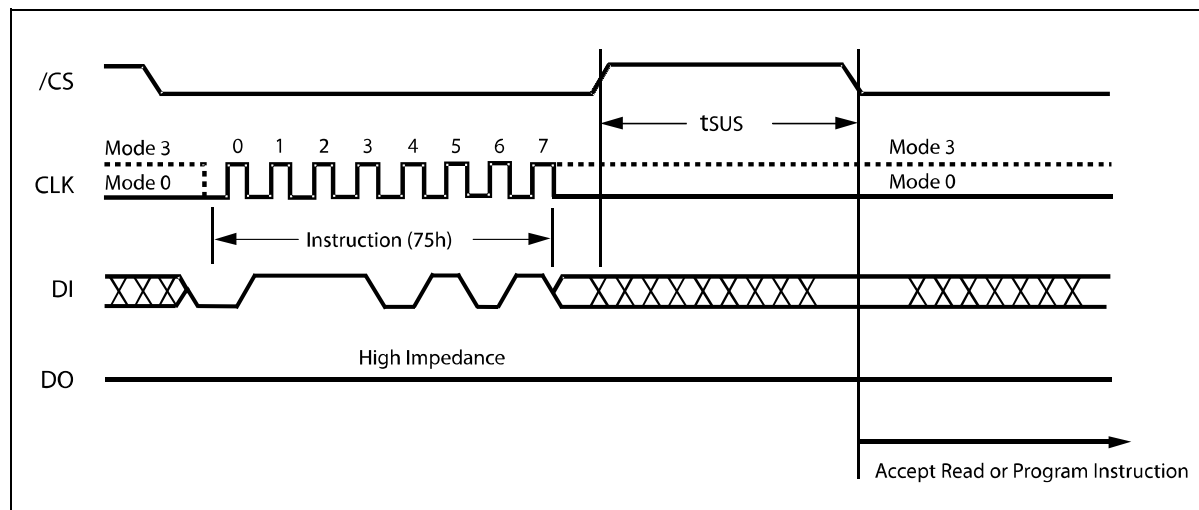


图21. 撤销暂停指令序列

出版物发布日期：2010年7月8日
修订版本E



11.2.22Erase履历表 (7 Ah)

擦除恢复指令“7Ah”必须写入以在擦除暂停后恢复扇区或块擦除操作。只有当状态寄存器中的SUS位等于1且BUSY位等于0时，设备才会接受恢复指令“7Ah”。发出后，SUS位会立即从1清零，BUSY位会在200纳秒内从0变为1，扇区或块将完成擦除操作。如果SUS位等于0或BUSY位等于1，设备将忽略恢复指令“7Ah”。擦除恢复指令序列如图22所示。

如果前一个“暂停擦除”操作被意外断电中断，则忽略恢复指令。还要求在前一个“恢复”指令之后的最小时间“tSUS”内不发出后续的“暂停擦除”指令。

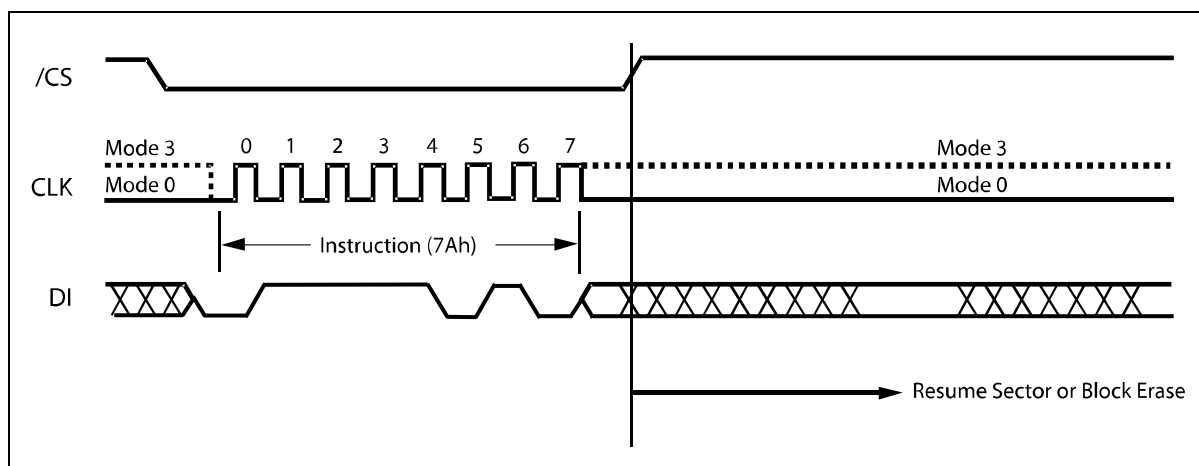


图22. 删除简历指令序列



11.2.23 断电 (B9h)

虽然正常工作时的待机电流相对较低,但通过断电指令可以进一步降低待机电流。较低的功耗使得断电指令特别适用于电池供电的应用(参见交流特性中的ICC1和ICC2)。该指令通过将/CS引脚拉低并移位指令代码“B9h”来启动,如图23所示。

/CS引脚在第8位被锁存后必须被拉高。如果不这样做,断电指令将不会执行。/CS被拉高后,在tDP的时间内将进入断电状态(参见AC特性)。在断电状态下,只有从断电中释放/设备ID指令才能被识别,该指令将设备恢复到正常操作状态。所有其他指令均被忽略。这包括读取状态寄存器指令,该指令在正常操作期间始终可用。忽略除一条指令外的所有指令,使得断电状态成为一种有用的条件,以确保最大的写保护。设备在正常操作期间总是以ICC1的待机电流启动。

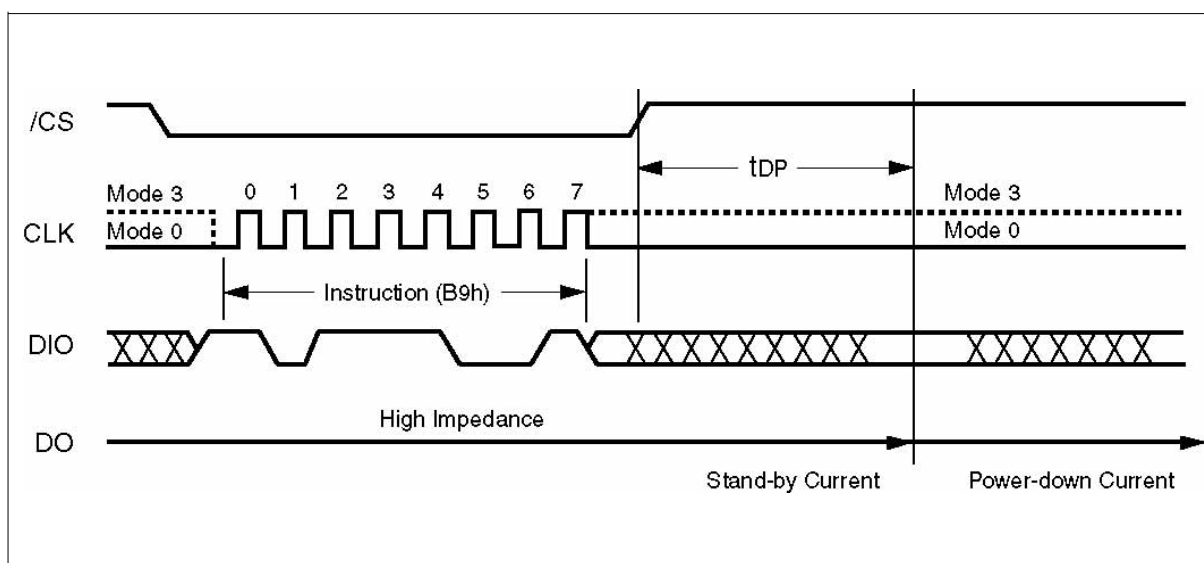


图23. 深度断电指令序列图

出版物发布日期：2010年7月8日
修订版本E



11.2.24 高性能模式 (A3h)

高性能模式 (HPM) 指令必须在双通道或四通道 I/O 指令之前执行, 以实现高频操作 (参见交流电气特性中的 FR 和 FR1)。此指令允许预充电内部电荷泵, 以便访问闪存阵列所需的电压随时可用。指令序列包括 A3h 指令代码, 随后是图24所示的三个虚拟字节时钟。执行 HPM 指令后, 设备将保持略高的待机电流 (I_{cc3}), 高于标准 SPI 操作。从掉电或 HPM 指令 (ABh) 可用于恢复到标准 SPI 待机电流 (I_{cc1})。此外, 写使能指令 (06h) 和掉电指令 (B9h) 也将使设备从 HPM 模式返回到标准 SPI 待机状态。

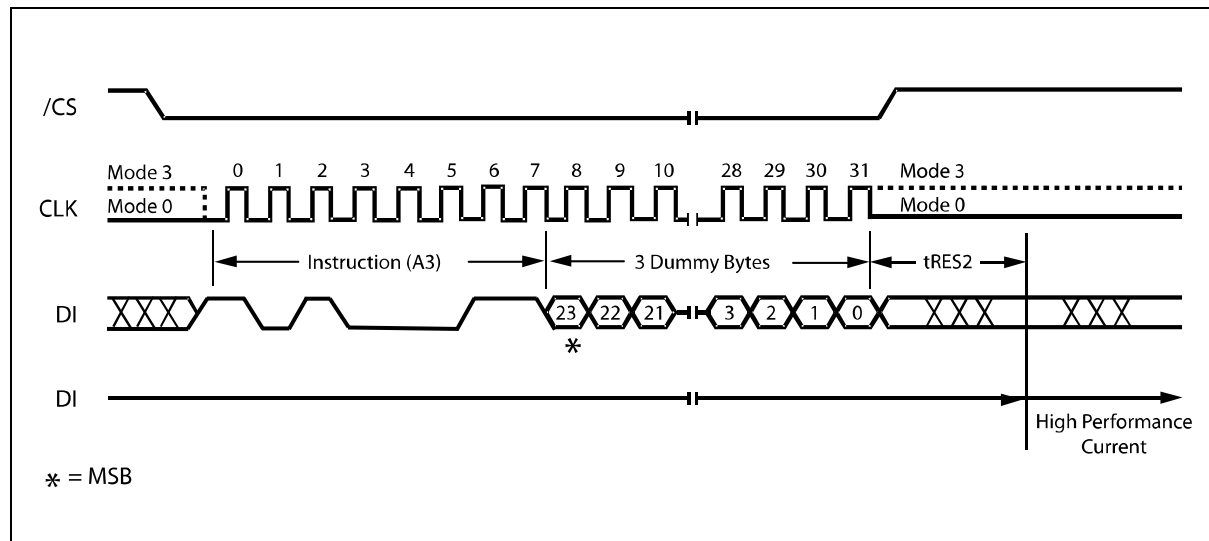


图24. 高性能模式指令序列

11.2.25 释放电源关闭或高性能模式/设备ID (ABh)

从断电或高性能模式/设备ID指令是多用途指令。可用于将设备从关机状态或高性能模式中释放, 或获取设备的电子识别 (ID) 号。

要将设备从断电状态或高性能模式释放, 需通过将 /CS 引脚拉低、移位指令代码 “ABh” 并拉高 /CS 引脚来发出指令, 如图25所示。从断电状态释放需要 t_{RES1} 时间 (见交流特性), 之后设备才会恢复正常操作并接受其他指令。在 t_{RES1} 时间内, /CS 引脚必须保持高电平。

仅在非关机状态下获取设备ID时使用, 指令通过将 /CS 引脚拉低并移位指令码 “ABh” 后跟3个空字节来启动。随后, 在 CLK 的下降沿, 从最高有效位 (MSB) 开始依次移出设备ID位, 如图26所示。W25Q64BV 的设备ID值列于制造商和设备识别表中。设备ID可以连续读取。指令通过将 /CS 拉高来完成。



当用于将设备从断电状态释放并获取设备ID时，指令与之前描述的相同，并如图26所示，不同之处在于，在/ $\overline{\text{CS}}$ 被驱动为高电平时，它必须保持高电平一段时间 t_{RES2} （参见交流特性）。在此时间之后，设备将恢复正常操作，其他指令也将被接受。如果在擦除、编程或写入周期进行中（当BUSY等于1时）发出“从断电/设备ID”指令，则该指令将被忽略，不会对当前周期产生任何影响。

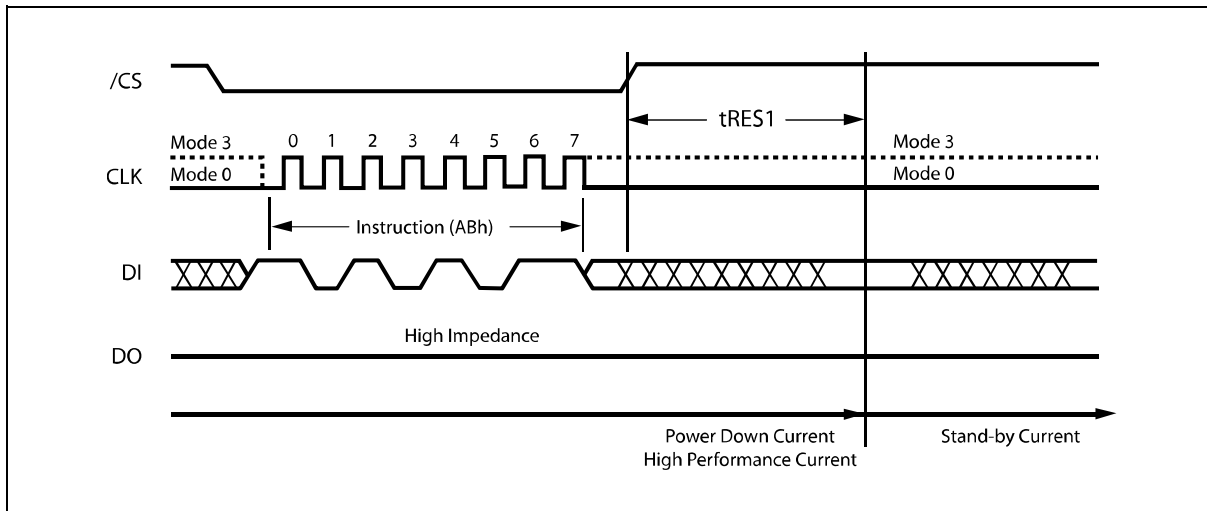


图25. 释放电源关闭/高性能模式指令序列

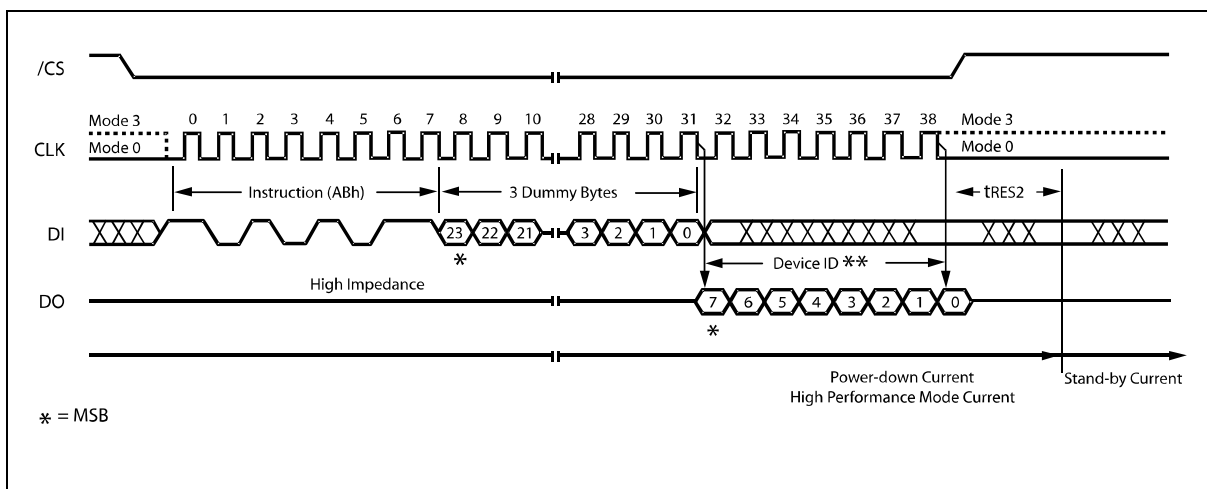


图26. 释放电源关闭/设备ID指令序列图



11.2.26 读取制造商/器械ID (90h)

读取制造商/设备ID指令是断电/设备ID释放指令的替代指令，该指令同时提供JEDEC分配的制造商ID和特定设备ID。

读取制造商/设备ID指令与断电/设备ID释放指令非常相似。该指令通过将/CS引脚拉低并移位指令代码“90h”，随后移位24位地址（A23-A0）000000h来启动。之后，在CLK下降沿，首先移位出Winbond的制造商ID（EFh）和设备ID，如图27所示。W25Q64BV的设备ID值列于制造商和设备识别表中。如果24位地址最初设置为000001h，则先读取设备ID，然后是制造商ID。制造商和设备ID可以连续读取，交替进行。指令通过将/CS拉高来完成。

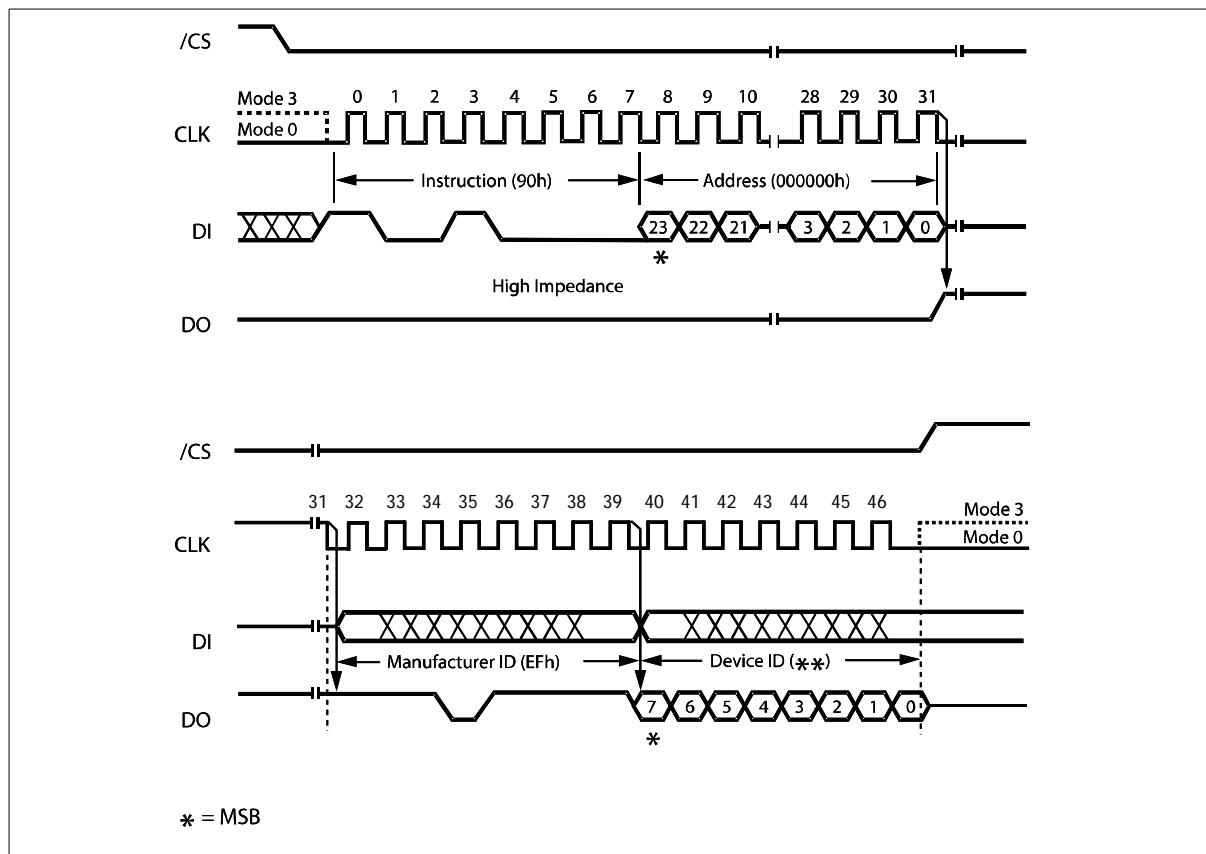


图27. 阅读制造商/器械ID图



11.2.27 读取唯一识别号 (4Bh) (1)

读取唯一ID号指令访问每个W25Q64BV设备出厂设置的只读64位数字，该数字对每个设备都是唯一的。ID号可以与用户软件方法结合使用，以帮助防止系统被复制或克隆。读取唯一ID号指令通过将/CS引脚拉低并发送指令代码“4Bh”以及四个字节的空闲时钟来启动。之后，在CLK的下降沿，64位ID号被移出，如图28所示。

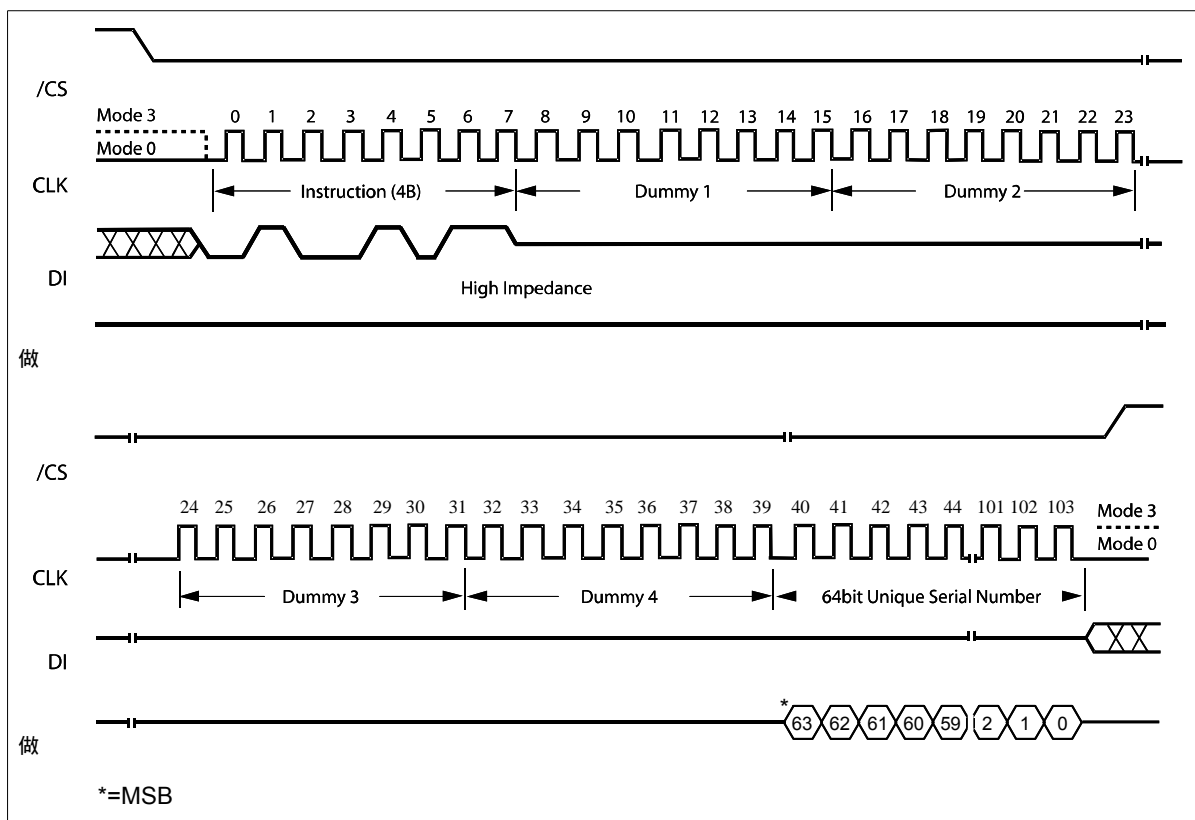


图28. 读取唯一ID编号指令序列

笔记

1. 对于W25Q64BV，此功能可通过特殊要求获得。详情请与Winbond联系。



11.2.28 读取JEDEC ID (9Fh)

为了兼容性，W25Q64BV提供了几条指令来电子确定设备的身份。读取JEDEC ID指令与2003年采用的SPI兼容串行存储器的JEDEC标准兼容。该指令通过将/CS引脚拉低并移位指令码“9Fh”来启动。JEDEC分配给Winbond的制造商ID字节（EFh）和两个设备ID字节，即内存类型（ID15-ID8）和容量（ID7-ID0），在CLK的下降沿以最高有效位（MSB）为先移出，如图29所示。有关内存类型和容量值，请参阅制造商和设备识别表。

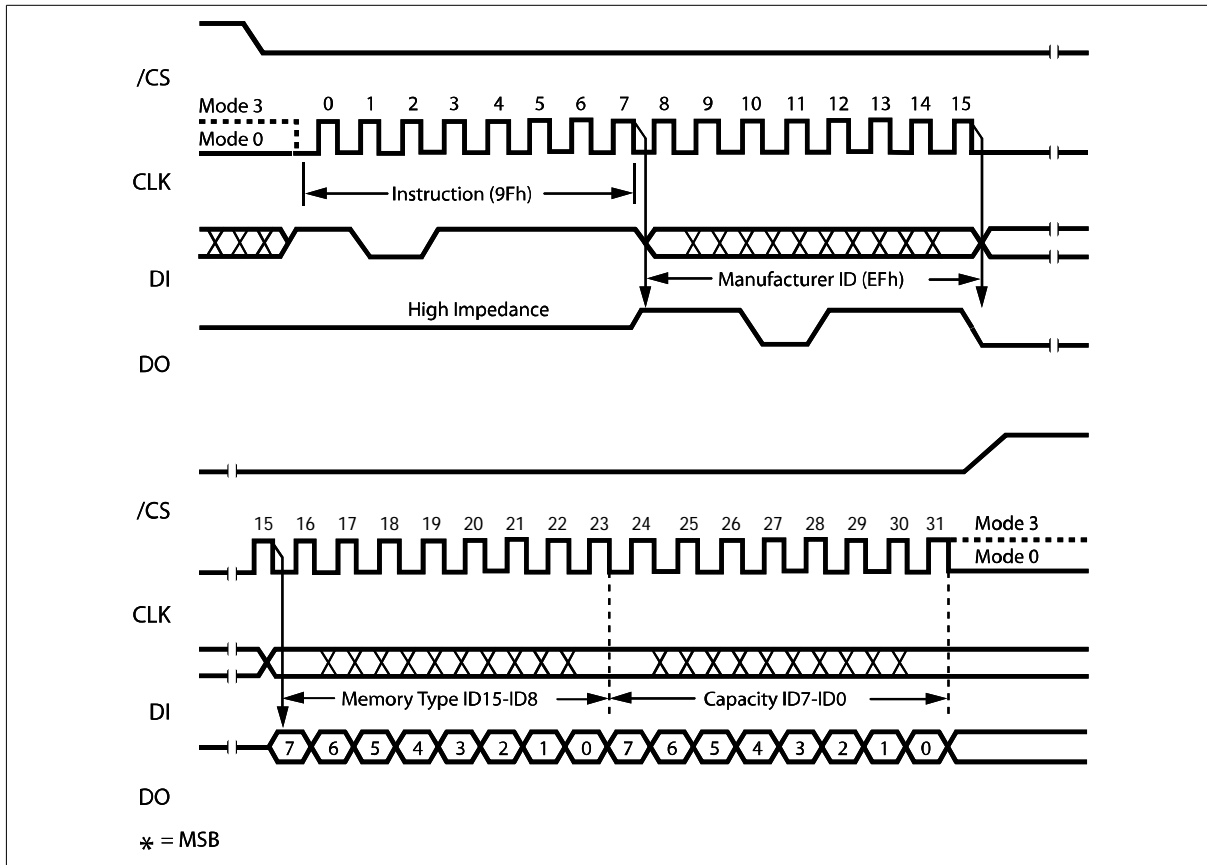


图29. Read JEDEC ID指令序列图



11.2.29 连续读取模式复位(FFh或FFFF h)

对于快速读取双/四输入/输出操作，“连续读取模式”位（M7-0）被实现以进一步减少指令开销。通过将（M7-0）设置为“Ax”十六进制，下一个快速读取双/四输入/输出操作不需要BBh/EBh指令代码（详见11.2.12快速读取双输入/输出和11.2.13快速读取四输入/输出的详细描述）。

如果系统控制器在运行过程中被复位，它可能会向W25Q64BV发送标准SPI指令，例如读取ID（9Fh）或快速读取（0Bh）。然而，与大多数SPI串行闪存存储器一样，W25Q64BV没有硬件复位引脚，因此如果连续读取模式位设置为“Ax”十六进制，W25Q64BV将无法识别任何标准SPI指令。为了应对这种情况，建议在系统复位后发出连续读取模式复位指令作为第一条指令。这样做可以解除“Ax”十六进制状态下的连续读取模式，使标准SPI指令得以识别。连续读取模式复位指令如图30所示。

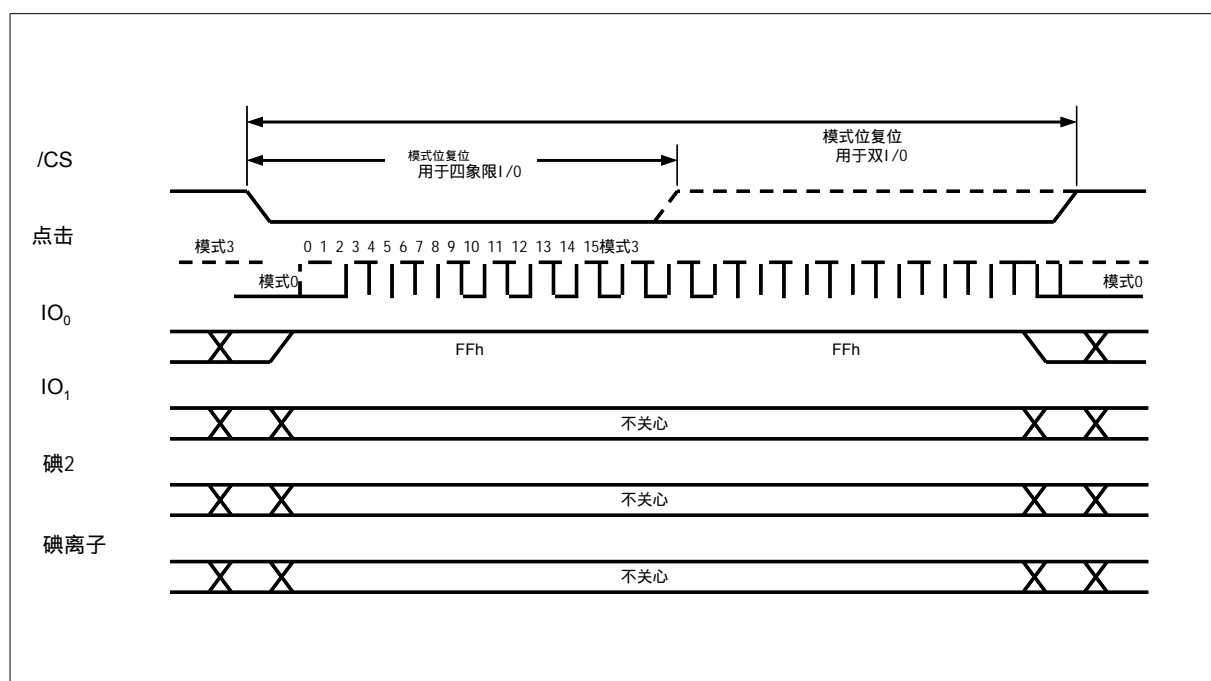


图30. 快速读取双/四I/O的连续读取模式复位

在Quad I/O操作中，重置“连续读取模式”只需要8个时钟。指令是“FFh”。在Dual I/O操作中，重置“连续读取模式”需要16个时钟来移入指令“FFFF h”。

出版物发布日期：2010年7月8日
修订版本E



12. 电气特性

12.1 绝对最大额定值(1)

参数	符号	条件	范围	单元
电源电压	小型盒式录像带		-0.6至+4.0	V
施加到任何引脚的电压	虚拟输入输出	相对于地面	-0.6至VCC+0.4	V
任何引脚上的瞬态电压	维奥特	<20nS瞬态 相对于地面	-2.0V至VCC+2.0V	V
储存温度	TSTG		-65至+150	°C
铅温度	铅		见注(2)	°C
静电放电电压	维斯德	人体模型(3)	-2000至+2000	V

记下

1. 该器械已针对指定的操作范围进行了设计和测试。在这些操作范围之外的适当操作无法得到保证。暴露于绝对最大额定值可能会影响器械的可靠性。暴露于超过绝对最大额定值可能会造成永久性损坏。
2. 符合JEDEC标准J-STD-20C，适用于小体积Sn-Pb或无铅（绿色）组件，以及欧洲关于限制有害物质的指令（RoHS）2002/95/EU。
3. JEDEC Std JESD22-A114A (C1=100pF, R1=1500 ohms, R2=500 ohms)。

12.2 运行范围

参数	符号	条件	规格		单元
			分钟	最大值	
电源电压(1)	小型盒式录像带	$F_R = 80\text{MHz}$, $f_R = 33\text{MHz}$ $F_R=50\text{MHz}$ (用于E3h命令)	2.7 3.0	3.6 3.6	V
环境温度, 工作	塔	商业工业	0 - 40	+70 +85	°C

笔记

1. 读取期间的VCC电压可在最小和最大范围内运行，但不应超过编程（擦除/写入）电压的 $\pm 10\%$ 。



12.3 上电时间和写入抑制阈值

参数	符号	规格		单元
		分钟	最大值	
VCC (min) 至 /CS 低	$t_{VSL}^{(1)}$	10		μs
写入指令前的延时	$t_{PUW}^{(1)}$	1	10	ms
写入抑制阈值电压	$V_{WI}^{(1)}$	1	2	V

笔记

1. 这些参数仅具有特征。

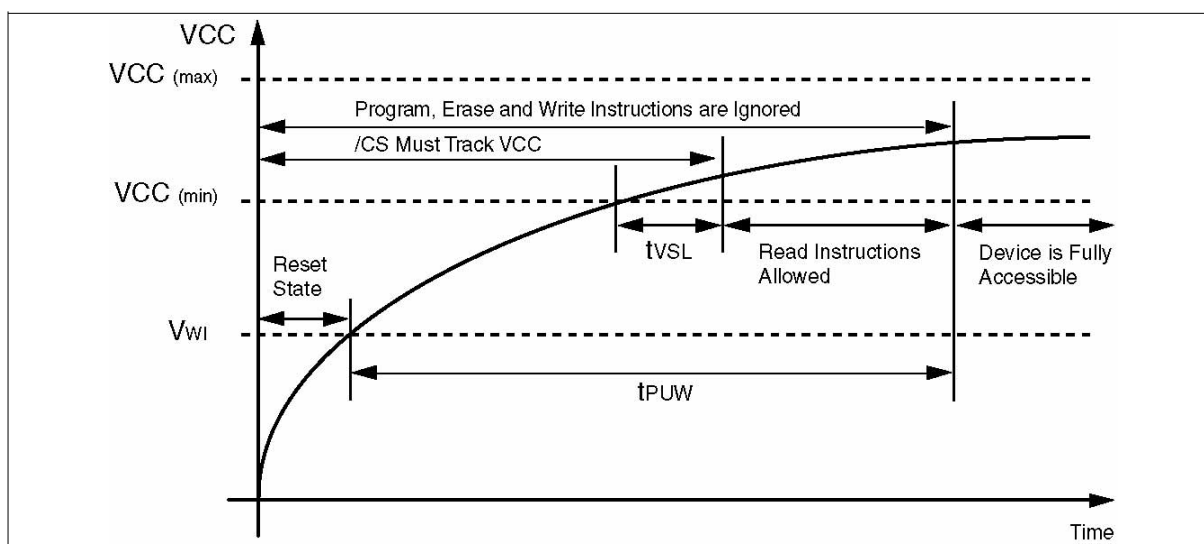


图31. 上电时间和电压水平



12.4 直流电气特性

参数	符号	条件	规格			单元
			分钟	打字	最大值	
输入电容	$C_{IN}^{(1)}$	$V_{IN} = 0V^{(1)}$			6	pF
输出电容	费用(1)	$V_{OUT} = 0V^{(1)}$			8	pF
输入泄漏	n. 肋骨				± 2	μA
I/O泄漏	劳工组织				± 2	μA
待机电流	I_{CC1}	$/CS = V_{CC}$, $V_{IN} = GND$ 或 V_{CC}		25	50	μA
关机电流	I_{CC2}	$/CS = V_{CC}$, $V_{IN} = GND$ 或 V_{CC}		1	5	μA
高性能电流	I_{CC3}	启用高性能模式后		50	100	μA
当前读取数据/双/四1MHz(2)	I_{CC4}	$C = 0.1 V_{CC} / 0.9 V_{CC}$ $D0 = \text{开放}$		4/5/6	6/7.5/9	mA
当前读取数据/双/四33MHz(2)	I_{CC4}	$C = 0.1 V_{CC} / 0.9 V_{CC}$ $D0 = \text{开放}$		6/7/8	9/10.5/12	mA
当前读取数据/双/四50MHz(2)	I_{CC4}	$C = 0.1 V_{CC} / 0.9 V_{CC}$ $D0 = \text{开放}$		7/8/9	10/12/13.5	mA
当前读取数据/双输出读取/四输出读取80MHz(2)	I_{CC4}	$C = 0.1 V_{CC} / 0.9 V_{CC}$ $D0 = \text{开放}$		10/11/12	15/16.5/18	mA
当前写状态寄存器	六、 i_{CC}	$/CS = V_{CC}$		8	12	mA
当前页面程序	I_{CC7}	$/CS = V_{CC}$		20	25	mA
当前扇区/块擦除	彩色8	$/CS = V_{CC}$		20	25	mA
当前芯片擦除	冰川	$/CS = V_{CC}$		20	25	mA
输入低电压	维也纳				$V_{CC} \times 0.3$	V
输入高压	暴力致残		$V_{CC} \times 0.7$			V
输出低电压	卷	$I_{OL} = 1.6 \text{ mA}$			0.4	V
输出高电压	验证摘机	$I_{OH} = -100 \mu A$	$V_{CC} - 0.2$			V

记下

1. 基于样品进行测试，并通过设计和表征数据指定。 $T_A = 25^\circ \text{C}$ ， $V_{CC} = 3V$ 。
2. 棋盘式图案。



12.5 交流测量条件

参数	符号	规格		单元
		分钟	最大值	
负载电容	克		30	pF
输入上升和下降时间	T_R, T_F		5	ns
输入脉冲电压	文	0.2 VCC至0.8 VCC		V
输入定时参考电压	输入	0.3 VCC至0.7 VCC		V
输出定时参考电压	送出	0.5 VCC至0.5 VCC		V

笔记

1. 输出Hi-Z定义为数据输出不再驱动的点。

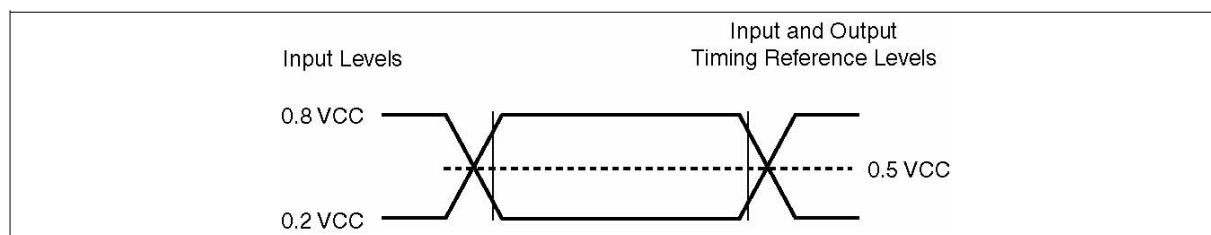


图32. 交流测量I/O波形



12.6 交流电气特性

描述	符号	音调	规格			单元
			分钟	打字	最大值	
所有指令的时钟频率， 除了读取数据（03h）和八进制Word读取（E3h）2.7V-3.6V VCC和工业温度	法语	f_c	D.C.		80	兆赫
时钟频率 对于八位Word读取四象限I/O（E3h）3.0V-3.6V VCC和工业温度	法语	f_c	D.C.		50	兆赫
时钟频率。读取数据指令（03h）	f_R		D.C.		33	兆赫
时钟高、低时间，不包括读取数据（03h）	t_{CLH} , $t_{CLL}^{(1)}$		6			ns
读取数据的时钟高电平、低电平时间（03h）指令	t_{CRLH} , $t_{CRL}^{(1)}$		8 8			ns
时钟上升时间峰峰值	$t_{CLCH}^{(2)}$		0.1			伏/安
时钟跌落时间峰值与峰值	$t_{CHCL}^{(2)}$		0.1			伏/安
/相对于CLK的CS活动设置时间	t_{SLCH}	t_{CSS}	5			ns
/CS相对于CLK的非活动保持时间	t_{CHSL}		5			ns
设置时间中的数据	t_{DVCH}	t_{DSU}	2			ns
数据保持时间	t_{CHDX}	t_{DH}	5			ns
/相对于CLK的CS活动保持时间	t_{CHSH}		5			ns
/CS不活动设置时间相对于CLK	t_{SHCH}		5			ns
/CS Deselect Time（用于阵列读取→ 阵列读取/擦除或编程→ 读取状态寄存器）	t_{SHSL}	t_{CSH}	10/50			ns
输出禁用时间	$t_{SHQZ}^{(2)}$	t_{DIS}			7	ns
时钟低至输出有效值2.7V-3.6V / 3.0V-3.6V	t_{CLQV1}	t_{V1}			7/6	ns
低至输出有效（读取ID指令）的时钟2.7V-3.6V / 3.0V-3.6V	t_{CLQV2}	t_{V2}			8.5 / 7.5	ns
输出保持时间	t_{CLQX}	t_{HO}	0			ns
/HOLD相对于CLK的活动设置时间	t_{HLCH}		5			ns

续-下一页



12.7 交流电气特性 (续)

描述	符号	音调	规格			单元
			分钟	打字	最大值	
/HOLD相对于CLK的活动保持时间	tCHHH		5			ns
/HOLD相对于CLK的非活动设置时间	tHHCH		5			ns
/HOLD与CLK相关的非活动保持时间	tCHHL		5			ns
/保持输出低阻抗	tHHQx ⁽²⁾	tLZ			7	ns
/保持输出高阻	tHLQZ ⁽²⁾	tHZ			12	ns
写入保护设置时间前/CS低	tWHSL ⁽³⁾		20			ns
写入保护保持时间/CS高后	tSHWL ⁽³⁾		100			ns
/从CS高到断电模式	tDP ⁽²⁾				3	μs
/CS高于待机模式, 但未读取电子签名	tRES1 ⁽²⁾				3	μs
/将CS高置于待机模式并读取电子签名	tRES2 ⁽²⁾				1.8	μs
/CS高于暂停后的下一个指令	tsUS ⁽²⁾				20	μs
写入状态寄存器时间	tw			10	15	ms
字节程序时间 (第一个字节) (4)	tBP1			20	50	μs
额外字节程序时间 (第一个字节之后) (4)	tBP2			2.5	12	μs
页面程序时间	tPP			0.7	3	ms
扇区擦除时间 (4KB)	tSE			30	200/400 ⁽⁵⁾	ms
擦除时间 (32KB)	tBE ₁			120	800	ms
擦除时间 (64KB)	tBE ₂			150	1000	ms
芯片擦除时间	tCE			15	30	s

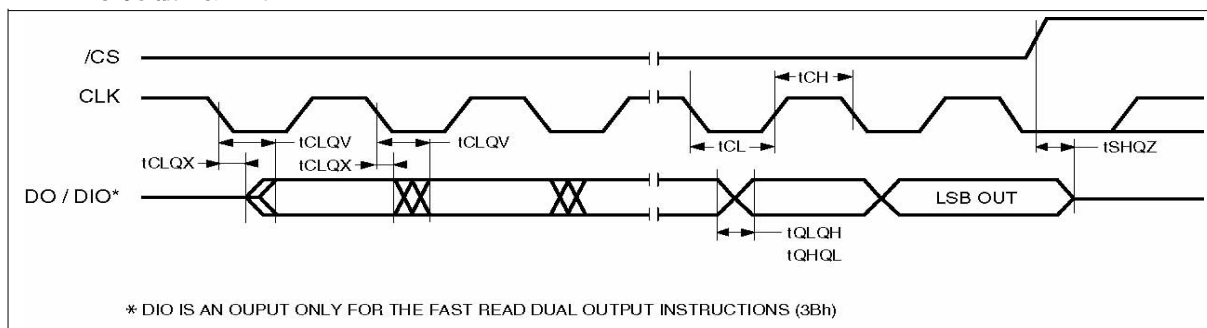
记下

1. 时钟高+时钟低必须小于或等于1/fC。
2. 保证值由设计和/或表征提供, 未在生产中进行100%测试。
3. 仅当扇区保护位设置为1时, 可将此指令用作写入状态寄存器指令的约束。
4. 对于页面中第一个字节之后的多个字节, tBPN=tBP1+tBP2*N (典型) 和 tBPN=tBP1+tBP2*N (最大), 其中N=编程字节数。
5. <50K循环时的最大值tSE为200 ms, <50K和<100K循环时为400 ms。

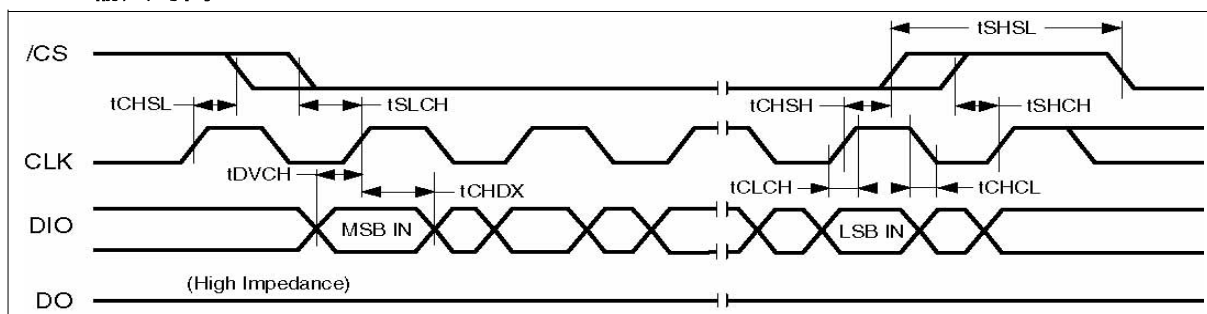
出版物发布日期: 2010年7月8日
修订版本E



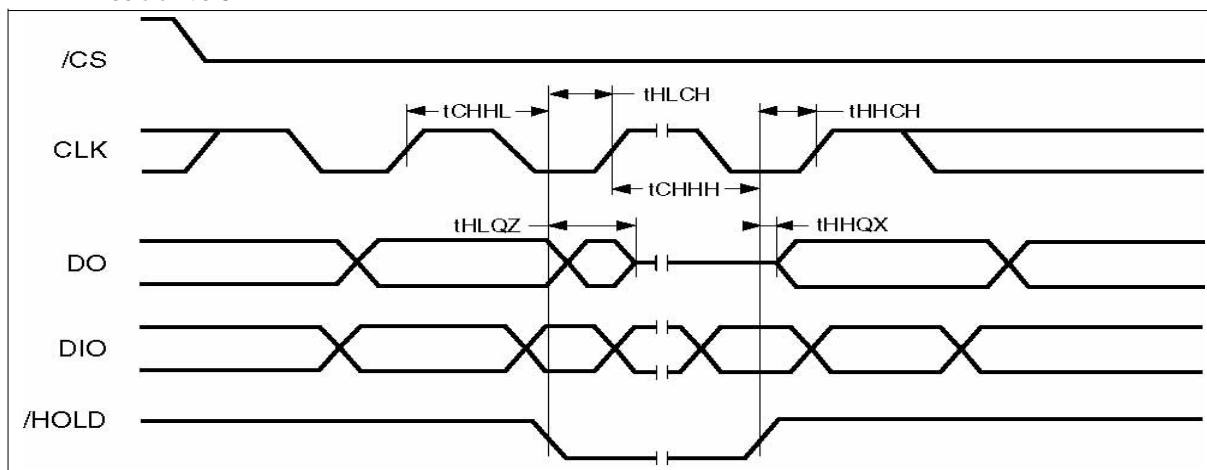
12.8 串行输出定时



12.9 输入时间



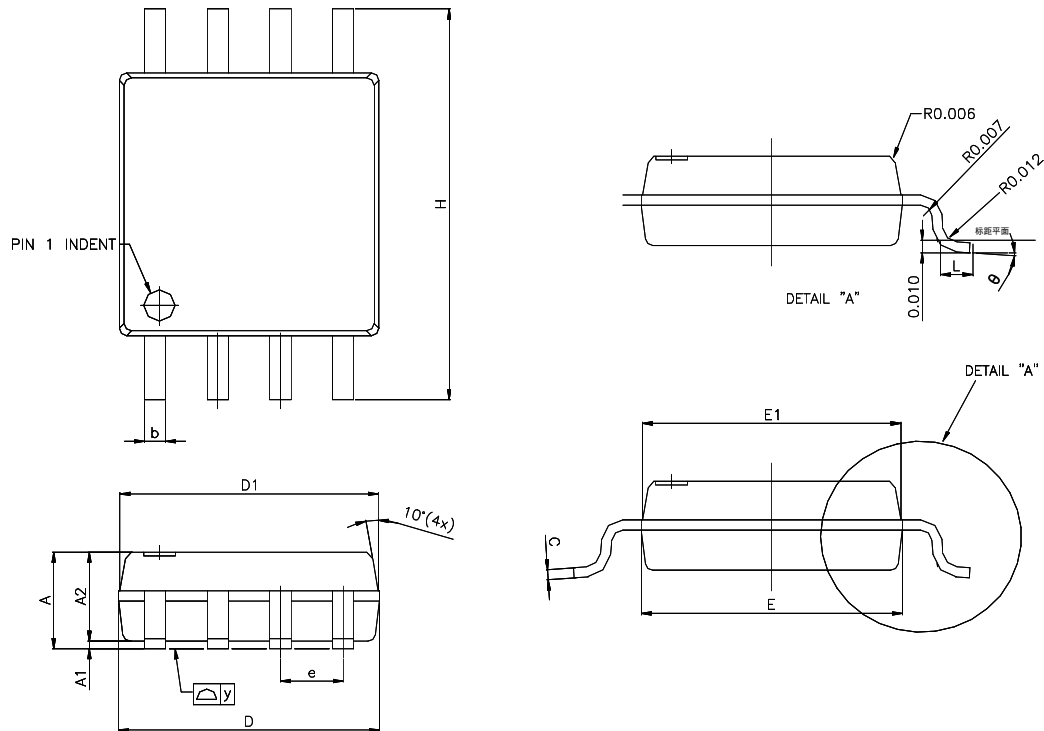
12.10 保持时间





13. 包装规格

13.1 8针SOIC 208 mll (包装代码SS)



符号	毫米			英寸		
	分钟	姓名	最高的	分钟	姓名	最高的
A	1.75	1.95	2.16	0.069	0.077	0.085
A1	0.05	0.15	0.25	0.002	0.006	0.010
A2	1.70	1.80	1.91	0.067	0.071	0.075
b	0.35	0.42	0.48	0.014	0.017	0.019
C	0.19	0.20	0.25	0.007	0.008	0.010
D	5.18	5.28	5.38	0.204	0.208	0.212
D1	5.13	5.23	5.33	0.202	0.206	0.210
E	5.18	5.28	5.38	0.204	0.208	0.212
E1	5.13	5.23	5.33	0.202	0.206	0.210
e ⁽²⁾	1.27 基本的			0.050 基本的		
H	7.70	7.90	8.10	0.303	0.311	0.319
L	0.50	0.65	0.80	0.020	0.026	0.031
y	---	---	0.10	---	---	0.004
theta	0°	---	8°	0°	---	8°

记下

1. 控制尺寸：毫米，除非另有规定。
2. BSC = 中心之间的基本导线间距。
3. 尺寸D1和E1不包括模具飞边突起，应从包装底部测量。
4. 与座椅平面共面的成型导轨应保持在0.004英寸以内。

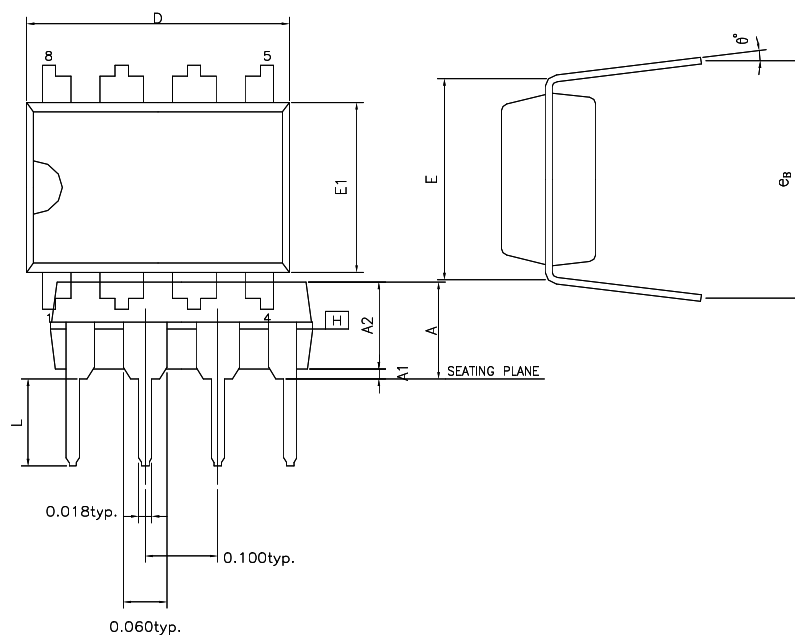
出版物发布日期：2010年7月8日

修订版本
E

w25q64b



13.2 8针PDIP 300 mil (包装代码DA)

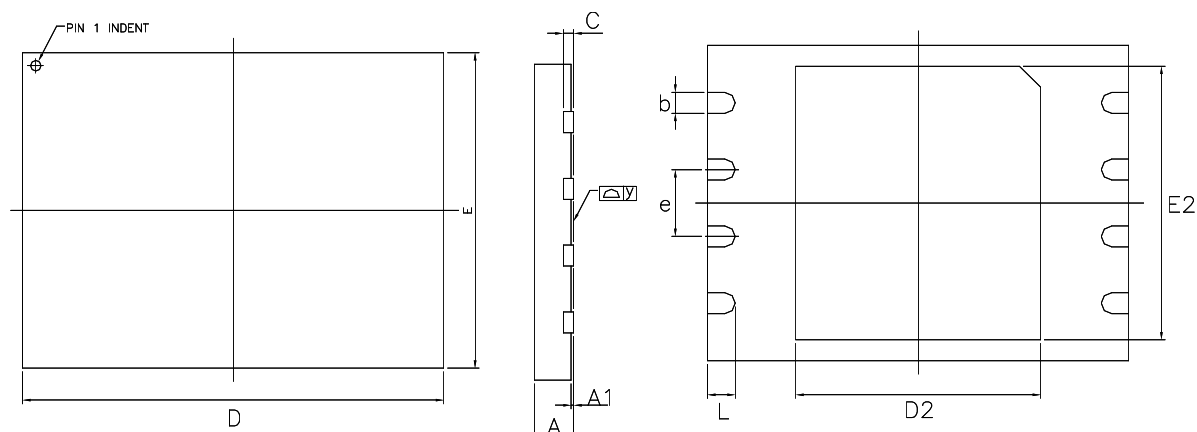


符号 L	毫米			英寸		
	分钟	姓名	最高的	分钟	姓名	最高的
A	---	---	5.33	---	---	0.210
A1	0.38	---	---	0.015	---	---
A2	3.18	3.30	3.43	0.125	0.130	0.135
D	9.02	9.27	10.16	0.355	0.365	0.400
E	7.62 基本的			0.300 基本的		
E1	6.22	6.35	6.48	0.245	0.250	0.255
L	2.92	3.30	3.81	0.115	0.130	0.150
e _B	8.51	9.02	9.53	0.335	0.355	0.375
θ°	0°	7°	15°	0°	7°	15°

w25q64b



13.3 8-接触8x6mm WSON (包装代码ZE)

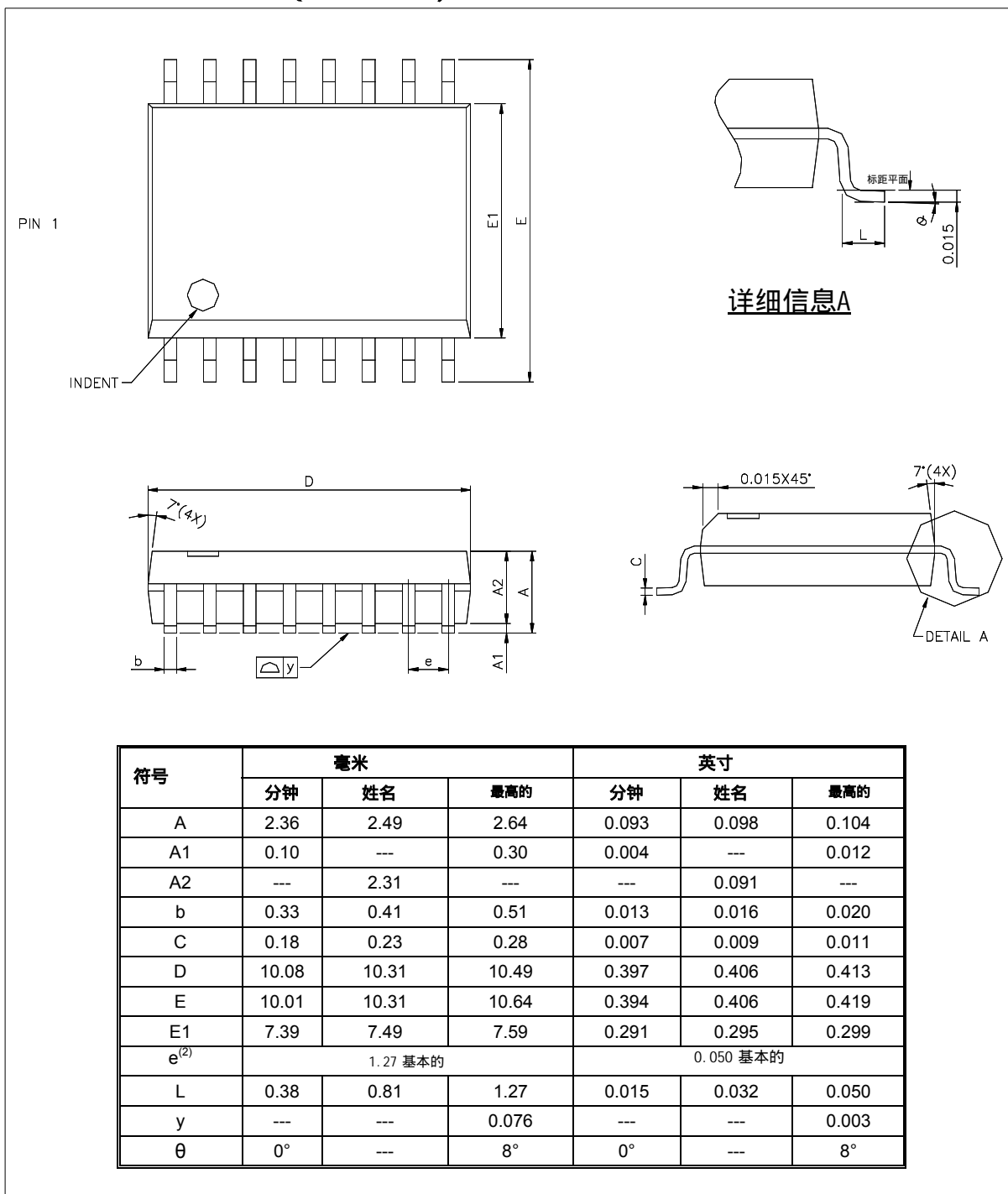


符号	毫米			英寸		
	分钟	姓名	最高的	分钟	姓名	最高的
A	0.70	0.75	0.80	0.028	0.030	0.031
A1	0.00	0.02	0.05	0.000	0.001	0.002
b	0.35	0.40	0.48	0.014	0.016	0.019
C	0.19	0.20	0.25	0.007	0.008	0.010
D	7.90	8.00	8.10	0.311	0.315	0.319
D2	4.60	4.65	4.70	0.181	0.183	0.185
E	5.90	6.00	6.10	0.232	0.236	0.240
E2	5.15	5.20	5.25	0.203	0.205	0.207
e	1.27 基本的			0.050 基本的		
L	0.45	0.50	0.55	0.018	0.020	0.022
y	0.00	---	0.050	0.000	---	0.002

出版物发布日期：2010年7月8日
修订版本
E



13.4 16针SOIC 300英寸 (包装代码SF)



记下

1. 控制尺寸：英寸，除非另有规定。
2. BSC = 中心之间的基本导线间距。
3. 尺寸D和E1不包括模具飞边凸起，应从包装底部测量。



14. 订购信息(1)

Company Prefix	W	25Q	64B	V	xx ⁽¹⁾	I	x
W = Winbond							
Product Family							
25 Q=SpI Flash串行闪存, 具有4KB扇区, 双/四I/O							
Product Number / Density							
64B=64M比特							
Supply Voltage							
V = 2.7V至3.6V							
Package Type							
SS=8针SOIC 208密尔SF=16针 SOIC 300密尔							
DA=8针PDIP 300密耳ZE=8焊盘 WS0N 8x6毫米							
Temperature Range							
我=工业 (-40° C至+85° C)							
Special Options							
G=绿色包装 (无铅、符合RoHS标准、无卤素 (TBBA)、无锡氧化物Sb203) 带有状态寄存器关机和OTP启用的绿色包装							

记下

- 1a. 仅第2个字母用于部件标记; WSON包装类型ZE不用于部件标记。
- 1b. 标准散装运输采用管状 (E型)。请说明其他包装方法, 如带和卷筒 (形状T)在下订单时。
- 1c. 零件标记上不包括“W”前缀。

出版物发布日期: 2010年7月8日
修订版本E



14.1 有效部件编号和顶部标记

下表提供了W25Q64BV Spi Flash存储器的有效部件编号。请与Winbond联系，以了解按密度和封装类型的具
体可用性。Winbond Spi Flash存储器使用12位产品编号进行订购。然而，由于空间有限，所有封装上的顶
部标记使用了简化的10位数字。

包类型	密度	产品编号	TOP侧标记
秒 SOIC-8 208百 万	64MB	W25Q64 BVSSIG W25Q64 BVSSIP	25Q64 BVSIG 25Q64 BVSIP
水滴形 SOIC-16 300密 尔	64M位	W25Q64 BVFIG W25Q64 BVSFIP	25Q64 BVFIG 25Q64 BVFIP
达 PDIP-8 300mil	64MB	W25Q64 BVDAIG W25Q64 BVDAIP	25Q64 BVAIG 25Q64 BVAIP
ZE⁽¹⁾ WSO8-8 8x6mm	64MB	W25Q64 BVZEIG W25Q64 BVZEIP	25Q64 BVIG 25Q64 BVIP

笔记

1. WSON顶部标记中未使用ZE包装类型。



15. 修订历史

版本	日期	页码	描述
A	08/24/08		新建创建初步
B	01/15/09 03/12/09 3/13/09	56 & 57 57 5 13	在部件编号的末尾添加了P字符，修正了顶部标记 将有效电流变更为4 mA 将QE引脚更改为QE位
C	08/20/09	38, 39, 54~56 & 58 44	更新“擦除、暂停和恢复”说明。更新“软件包图” UID波形校正
D	09/24/09	52 5,7,55,58,59 44 46	变更fR = 33Mhz 添加了PDIP包 更正的读取制造商/器械ID图27。更正的读取JEDEC ID，图29
E	07/08/10	61 55-58 50, 53	删除了初步标识符更新了包装图更新了参数 VIL/VIH、tBP1和tSE

商标

Winbond和Spi Flash是Winbond电子公司的商标。所有其他标记均为其各自所有者的财产。

重要通知

Winbond产品未被设计、预期、授权或保证用于作为预期用于外科植入、原子能控制仪器、飞机或宇宙飞船仪器、运输仪器、交通信号仪器、燃烧控制仪器或用于支持或维持生命的其他应用的系统或设备的组件。此外，Winbond产品不适用于Winbond产品失效可能导致或引起人身伤害、死亡或严重财产或环境损害的情况。

使用或销售这些产品用于此类应用的Winbond客户应自行承担风险，并同意就因不当使用或销售而造成的任何损害向Winbond进行充分赔偿。

*Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.*

出版物发布日期：2010年7月8日
修订版本E