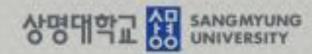




- IR에 보내진 명령어 코드를 제어 유니트에서 해독(Decoding)한 후, 그 결과에 따라 필요한 연산들을 수행한다.
- 이 과정에서 실행되는 마이크로 오퍼레이션들은 명령어의 종류에 따라 다른 과정으로 수행된다.





## 실행 사이클에서 수행되는 명령어들의 종류

데이터 전송명령	<ul> <li>레지스터와 레지스터, 레지스터와 기억장치, 기억장치와 기억장치 간에 데이터를 이동시키는 명령</li> </ul>
산술 연산명령	<ul> <li>2의 보수 및 부동소수점 수에 관한 덧셈, 뺄셈, 곱셈 및 나눗셈과 같은 기본적인 산술 연산 명령</li> </ul>
논리 연산명령	<ul> <li>데이터의 각 비트들 간에 대한 AND, OR, NOT 및 Exclusive-OR 와 같은 논리 연산 명령</li> </ul>
입출력(I/O) 명령	● CPU와 외부 I/O 장치들 간의 데이터를 이동시키는 명령
프로그램 제어명령	<ul> <li>각 명령어의 실행 순서를 변경하는 분기(Branch)명령과 서브루틴 호출(Subroutine Call)및 리턴 명령</li> </ul>





○ 명령어 필드

## 연산코드(Op-code)

● CPU가 실행할 연산종류를 지정하는 필드

## 오퍼랜드(Operand)

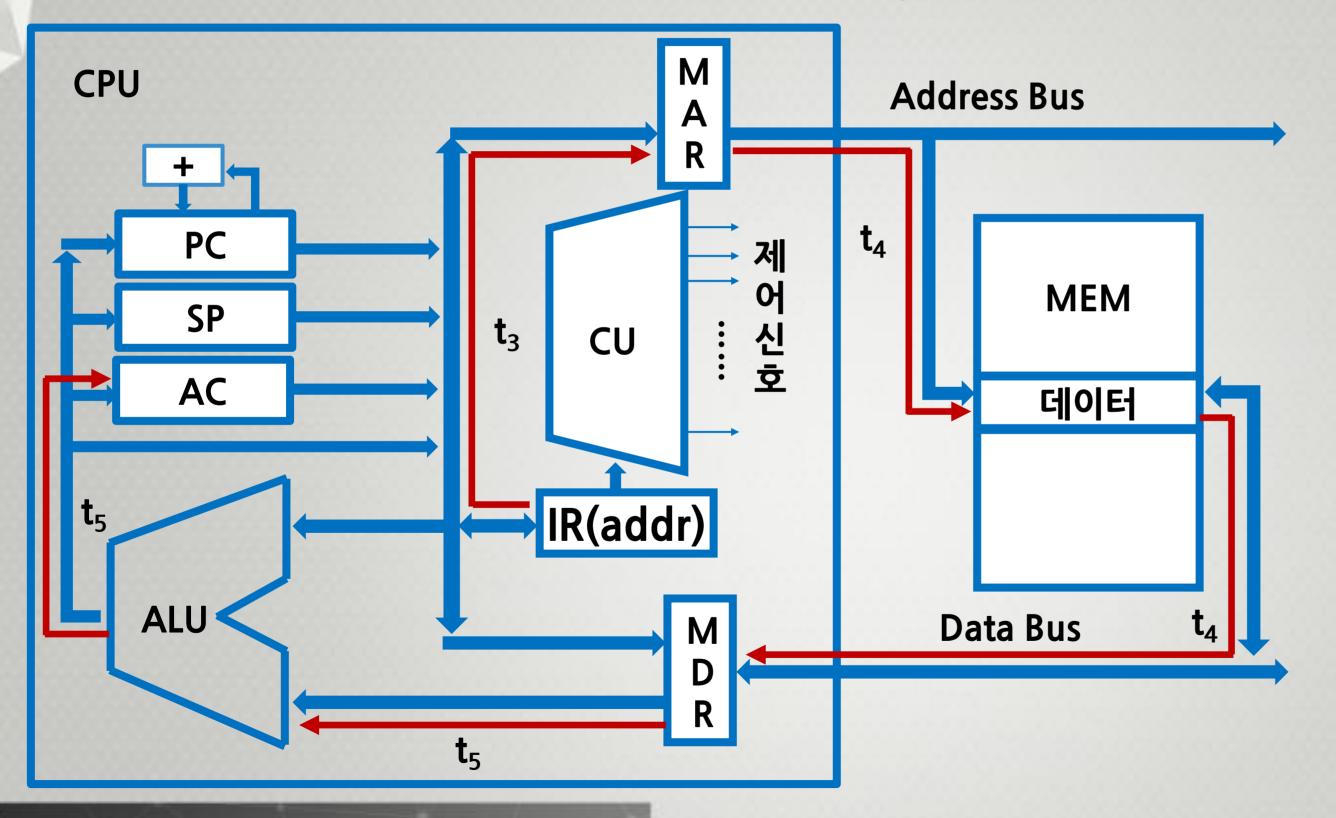
 명령어 실행에 필요한 즉치 데이터(Immediate Value) 혹은 필요한 데이터가 저장되어 있는 주소 값(Address Value)이 존재하는 필드

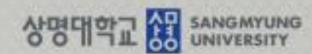
연산코드

오퍼랜드(Immediate or address Value)



- 명령어 실행 사이클(Instruction Execution Cycle)
  - LOAD 명령어 사이클에서 클럭주기(t<sub>3</sub>, t<sub>4</sub>, t<sub>5</sub>)에 따른 흐름도







- LOAD 명령어의 마이크로 연산(Micro-operation)
  - 주기억장치에 저장되어 있는 데이터를 CPU 내부 레지스 AC로 이동하는 명령어

```
t_3: MAR \leftarrow IR(addr)
```

 $t_4$ : MDR  $\leftarrow$  M[MAR]

 $t_5$ : AC  $\leftarrow$  MDR

 $\rightarrow$  여기서,  $t_3$ ,  $t_4$  및  $t_5$ 는 CPU 클럭주기



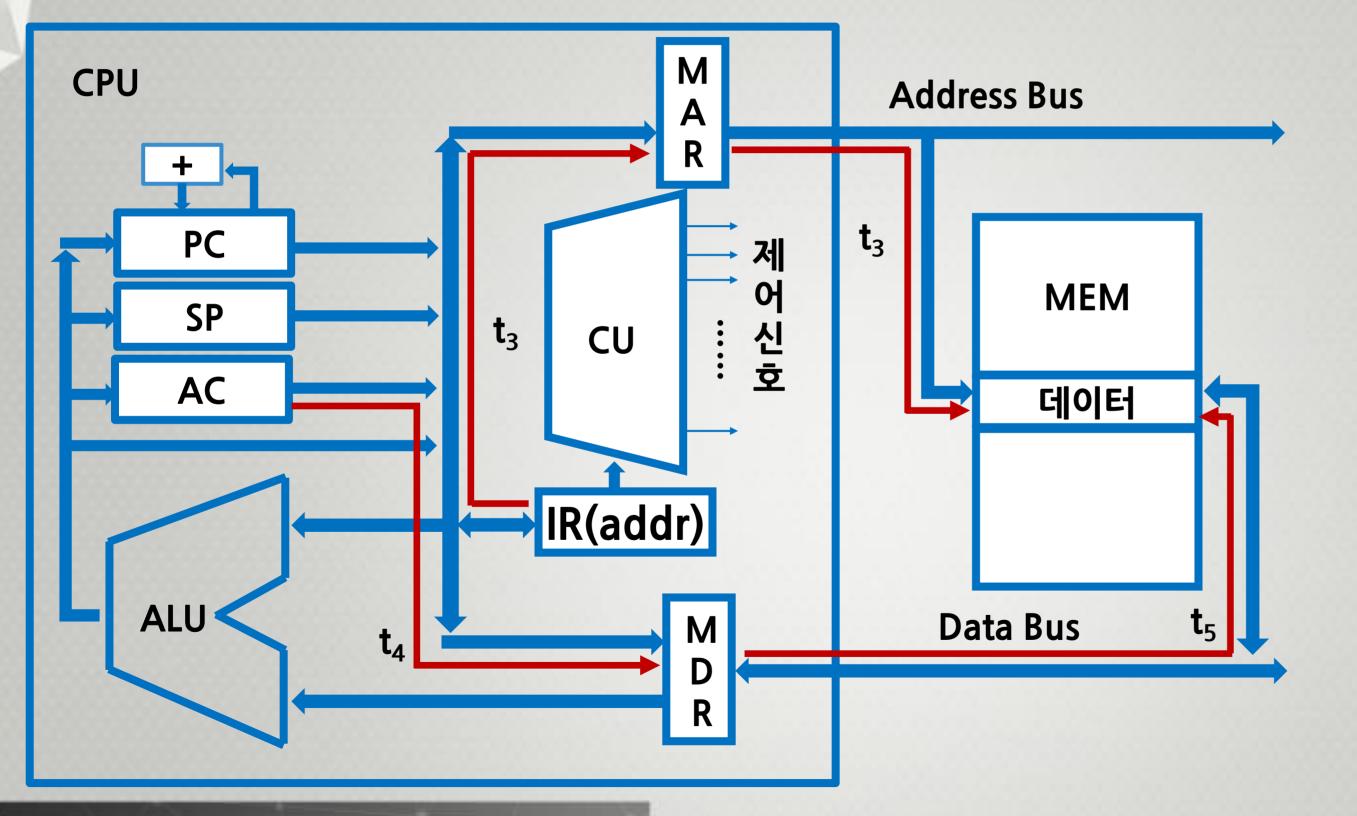
○ LOAD 명령어의 마이크로 연산(Micro-operation)

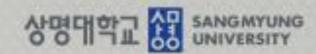
클럭 t <sub>3</sub>	명령어 레지스터인 IR에 있는 명령어의 오퍼랜드 (addr) 값을 MAR로 전송한다.
클럭 t <sub>4</sub>	그 주소 값이 지정하는 기억장치 주소로부터 읽혀진 데이터를 데이터 버스를 통하여 MDR에 저장한다.
클럭 t <sub>5</sub>	MDR에 있는 데이터는 AC로 저장된다.

- CPU 클럭이 2GHz 인 경우 클럭 주기 및 LOAD 명령어수행시간
  - ▶ 클럭 주기 = 1 sec ÷ 2×10<sup>9</sup> = 0.5ns
  - ▶ 인출 및 실행사이클 시간 = 0.5ns × (3+3) = 3.0ns



- 명령어 실행 사이클(Instruction Execution Cycle)
  - STORE 명령어 사이클에서 클럭주기(t<sub>3</sub>, t<sub>4</sub>, t<sub>5</sub>)에 따른 흐름도







- STORE 명령어의 마이크로 연산(Micro-operation)
  - AC 레지스터의 내용을 주기억장치에 저장하는 명령어

```
t_3: MAR \leftarrow IR(addr)
```

 $t_{4}$ : MDR  $\leftarrow$  AC

 $t_5$ : M[MAR]  $\leftarrow$  MDR

→ 여기서, t<sub>3</sub>, t<sub>4</sub>, 및 t<sub>5</sub>는 CPU 클럭주기



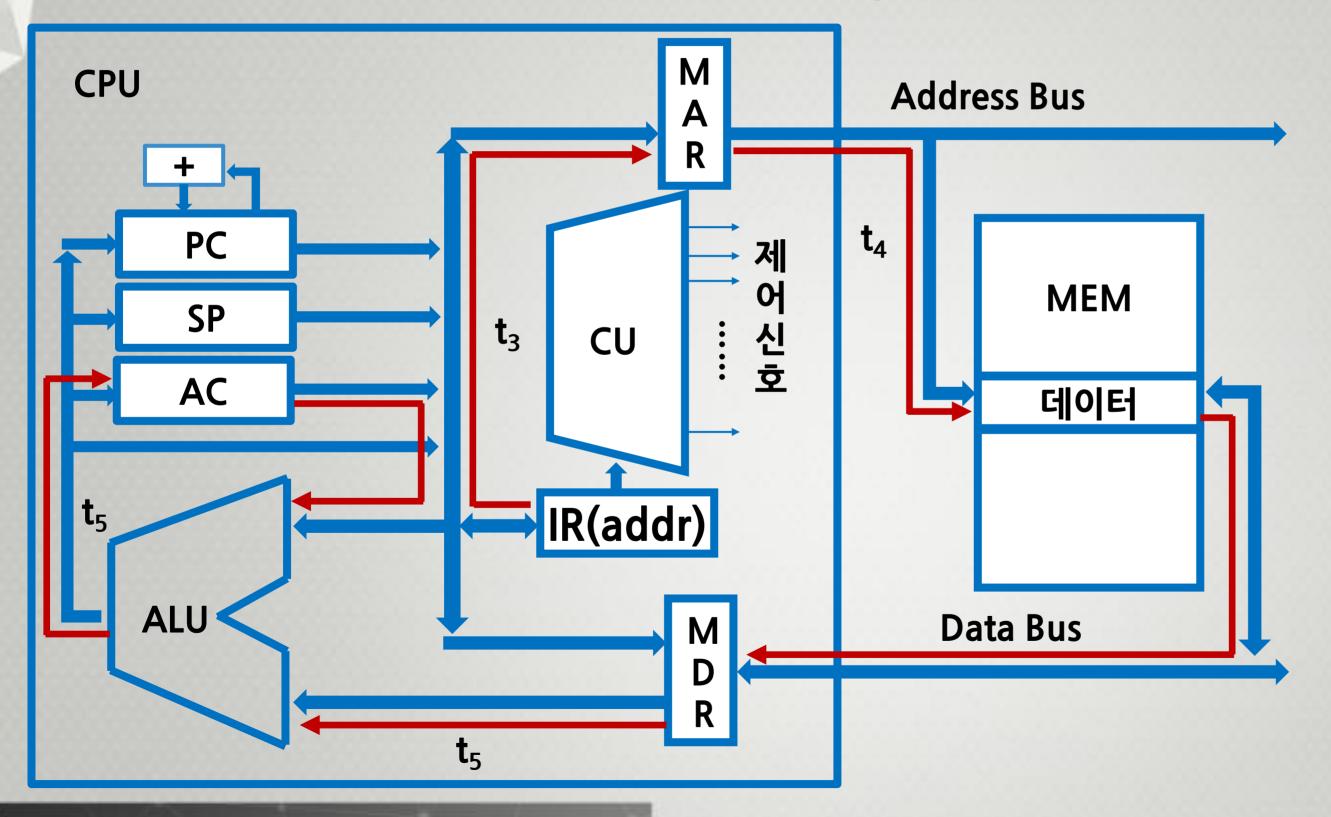
○ STORE 명령어의 마이크로 연산(Micro-operation)

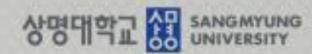
클럭 t <sub>3</sub>	데이터를 저장할 장소를 지정하는 IR에 있는 명령어의 오퍼랜드(addr) 값을 MAR로 전송한다.
클럭 t <sub>4</sub>	처리된 후, 저장할 데이터 저장된 AC로부터 버퍼 레지스터인 MDR로 전송한다.
클럭 t <sub>5</sub>	MDR의 내용을 MAR이 지정하는 주기억장치의 주소에 저장한다.

- CPU 클럭이 2GHz 인 경우 클럭 주기 및 STORE 명령어 수행시간
  - ▶ 클럭 주기 = 1 sec ÷ 2×10<sup>9</sup> = 0.5ns
  - ▶ 인출 및 실행사이클 시간 = 0.5ns × (3+3) = 3.0ns



- 명령어 실행 사이클(Instruction Execution Cycle)
  - ADD 명령어 사이클에서 클럭주기(t₃, t₄, t₅)에 따른 흐름도







- ADD 명령어의 마이크로 연산(Micro-operation)
  - 주기억장치로부터 가져온 데이터를 AC의 내용과 덧셈 연산 후,
     그 결과를 다시 AC에 저장하는 명령어

```
t_3: MAR \leftarrow IR(addr)
```

 $t_4$ : MDR  $\leftarrow$  M[MAR]

 $t_5$ : AC  $\leftarrow$  AC + MDR

니 여기서, t<sub>3</sub>, t<sub>4</sub>, 및 t<sub>5</sub>는 CPU 클럭주기



○ ADD 명령어의 마이크로 연산(Micro-operation)

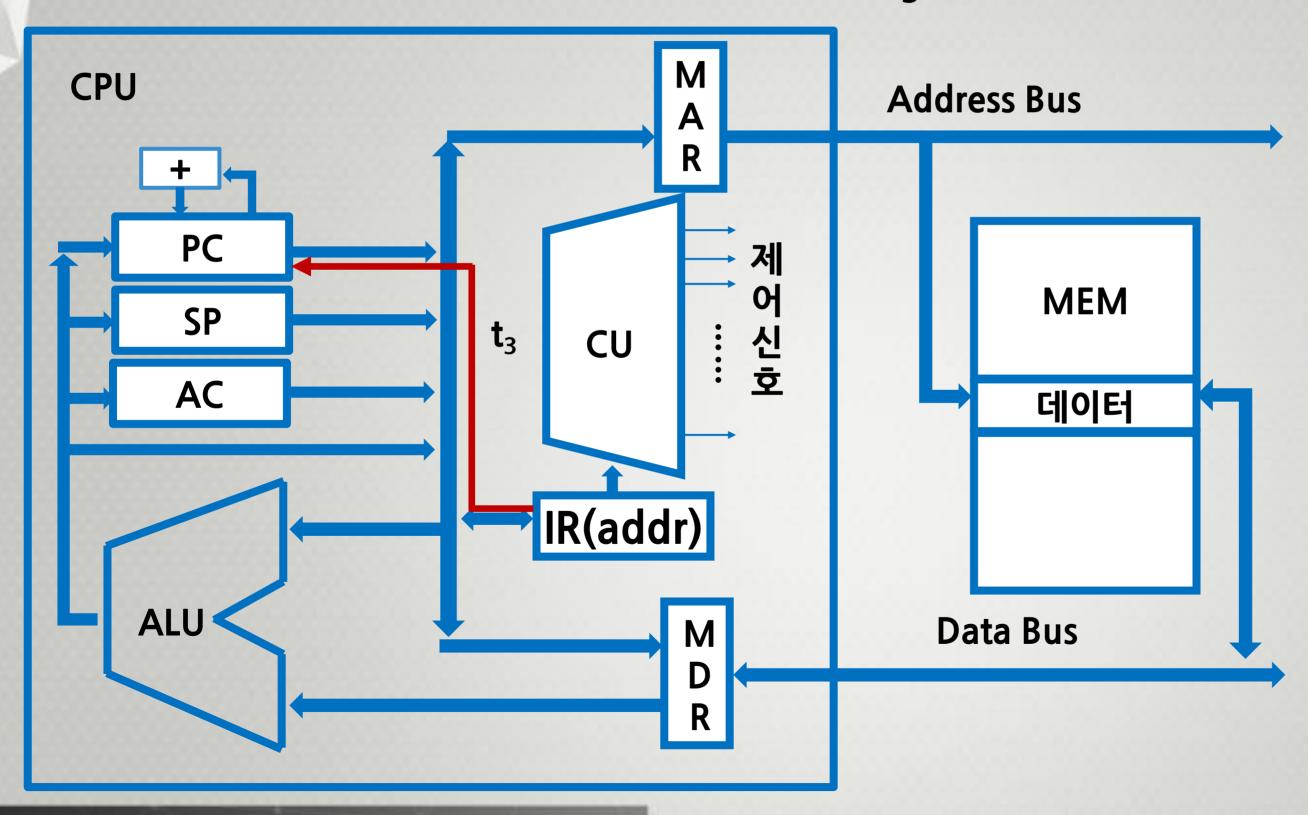
클럭 t <sub>3</sub>	명령어 레지스터인 IR에 있는 명령어의 오퍼랜드 (addr) 값을 MAR로 전송한다.
클럭 t <sub>4</sub>	그 주소 값이 지정하는 기억장치 주소로부터 읽혀진 데이터를 데이터 버스를 통하여 MDR에 저장한다.
클럭 t <sub>5</sub>	전송된 MDR의 데이터와 AC의 내용을 덧셈 연산 후, 그 결과값을 다시 AC로 저장한다.

- 예 CPU 클럭이 2GHz 인 경우 클럭 주기 및 ADD 명령어 수행시간
  - > 클럭 주기 = 1 sec ÷ 2×10<sup>9</sup> = 0.5ns
  - ▶ 인출 및 실행사이클 시간 = 0.5ns × (3+3) = 3.0ns



명령어 실행 사이클(Instruction Execution Cycle)

○ JUMP 명령어 사이클에서 클럭주기(t<sub>3</sub>)에 따른 프로그램 제어의 흐름도





## 명령어 실행 사이클(Instruction Execution Cycle)

- JUMP 명령어의 마이크로 연산(Micro-operation)
  - IR의 오퍼랜드(addr)가 지시하는 주소의 명령어로 프로그램 실행 순서를 변경하는 분기(Branch) 명령어

```
t<sub>3</sub>: PC ← IR(addr)
 → 여기서, t<sub>3</sub>는 CPU 클럭주기
```

명령어의 오퍼랜드(분기할 목적지 주소)가 PC에 저장됨으로써 다음 명령어를 인출하는 사이클에서 변경된 주소의 명령어가 인출되므로 결과적으로 프로그램 실행 순서를 변경(분기)하는 것이다.

- 예) CPU 클럭이 2GHz 인 경우 클럭 주기 및 JUMP 명령어 수행시간
  - $\rightarrow$  클럭 주기 = 1 sec  $\div$  2×10<sup>9</sup> = 0.5ns
  - ▷ 인출 및 실행사이클 시간 = 0.5ns × (3+1) = 2.0ns