# block\_encoding 模块文档

i 我们基于 QPanda (C++) 和 PyQPanda (Python) 实现了 4 种块编码 (Block Encoding) 算法: QSVT-like, LCU, ARCSIN, FABLE 🐇

method	restriction	gate implementation	sub- normalizer	ancilla qubits	complex- value support
QSVT- like	$\sigma_{max} = \   A  _2 \leq 1$	use matrix_decompose methods (cannot generally implement with $\mathcal{O}(poly(n))$ gates)	-	1	<b>✓</b>
LCU	$A = \sum_{k=0}^{N-1} lpha_k U_k$	$U_A =  ext{PREP}^\dagger \cdot  ext{SEL} \cdot  ext{PREP}$	$1/\sum_k  lpha_k $	$\lceil log_2(k)  ceil$	×
ARCSIN	$d$ -sparse $, a_{ij} \leq 1$	$egin{aligned} U_A &= (I_1 \otimes H^{\otimes n} \otimes \ &I_n)(I_1 \otimes \ &\mathrm{SWAP})O_A(X \otimes \ &H^{\otimes n} \otimes I_n) \end{aligned}$	$1/2^n$	n+1	✓
FABLE	$d$ -sparse $, a_{ij} \leq 1$	$egin{aligned} U_A &= (I_1 \otimes H^{\otimes n} \otimes \ I_n)(I_1 \otimes \ \mathrm{SWAP})O_A(I_1 \otimes \ H^{\otimes n} \otimes I_n) \end{aligned}$	$1/2^n$	n+1	×

**块编码问题**: 将量子线路的运行纯粹考虑为一个线性代数问题,则计算中有时需要引入一个非酉的矩阵 A。量子门无法直接实现非酉的 A,但可以引入若干辅助比特,编码一个酉矩阵  $U_A$  使得 A 作为其中一个子矩阵块,此时  $U_A$  可用量子逻辑门线路实现。即:

For arbitary 
$$A$$
, find a  $U_A = \begin{bmatrix} A & \star \\ \star & \star \end{bmatrix}$  that is unitary.

## C++ implementation

i C++实现版本为通用编码器,用于正式的比赛提交

block\_encoding 模块提供了多种**块编码算法**接口。使用时传入待编码的矩阵 MatrixXcd ,返回结构体 block\_encoding\_res ,其包含三部分:编码结果酉矩阵  $U_A$  、缩放因子  $\lambda$ 、可选的制备线路(可用于打印查看)。不同的编码算法对编码矩阵 A 有不同的约束要求,不同的适用场景,不同的时间复杂度和额外开销。

```
// 块编码的结果: 酉矩阵U A、缩放因子λ、制备线路(可选)
struct block encoding res {
 MatrixXcd unitary;
 float subfactor = 1.0;
 QCircuit circuit;
};
// 检查块编码是否成功, 即 A ~ U A/λ
bool check_block_encoding(block_encoding_res &res, MatrixXcd &A, float eps=1e-5);
// (可能)起源于 QSVT 领域的直接构造方法
block_encoding_res block_encoding_QSVT(MatrixXcd A);
block_encoding_res block_encoding_QSVT0(MatrixXcd A);
// 基于 prepare-select 框架的 LCU 的方法
block_encoding_res block_encoding_LCU(MatrixXcd A, float eps=1e-8);
// 基于 query-oracle 框架的 ARCSIN 方法
block_encoding_res block_encoding_ARCSIN(MatrixXcd A, float eps=1e-8);
// 基于 query-oracle 框架的 FABLE 的方法
block encoding res block encoding FABLE(MatrixXcd A, float eps=1e-8);
```

## **QSVT & QSVT0**

i ref: "Explicit Quantum Circuits for Block Encodings of Certain Sparse Matrices" (arXiv:2203.10236)

**QSVT方法** 来自于量子奇异值变换(QSVT)领域的直接构造法,对任意形状的复矩阵 A 满足谱范数  $||A||_2 \leq 1$ ,构造如下矩阵:

$$U_A = egin{bmatrix} A & \sqrt{I - A A^\dagger} \ \sqrt{I - A^\dagger A} & -A^\dagger \end{bmatrix}$$

其中  $\sqrt{\cdot}$  定义为矩阵开根运算,即在 A 的特征分解中对谱系数分别开根  $\sqrt{A}=V\sqrt{D}V^{-1}$ ;为了使得副对角线上的子矩阵开根运算有意义,故要求矩阵元素满足  $coeff\_norm(A)=$ 

 $\max\left\{\max\mathrm{Coeff}(A^\dagger A),\max\mathrm{Coeff}(AA^\dagger)\right\}\leq 1$ ,此即等价于对矩阵 A 的唯一约束条件  $||A||_2\leq 1$  。

易验证此  $U_A$  即为满足  $U_A^\dagger U_A = I$  性质的酉矩阵,且 A 出现在  $U_A$  左上角的子空间,故  $U_A$  为 A 的一个块编码:缩放因子  $\lambda=1$ ,误差  $\epsilon=0$ ,需要 1 个额外的辅助比特用于矩阵长宽扩张。

 $oldsymbol{i}$  当 A 不满足条件  $||A||_2 \leq 1$  时,可考虑作规范化  $\tilde{A} = A/coeff\_norm(A)$ ,转而对  $\tilde{A}$  进行块编码。

**QSVT0方法** 是 QSVT 方法的一个特例, 针对 A 为  $2 \times 2$  的实系数对称矩阵:

$$A = egin{bmatrix} lpha_1 & lpha_2 \ lpha_2 & lpha_1 \end{bmatrix}$$

构造下列矩阵:

$$U_lpha = egin{bmatrix} lpha_1 & lpha_2 & lpha_1 & -lpha_2 \ lpha_2 & lpha_1 & -lpha_2 & lpha_1 \ lpha_1 & -lpha_2 & lpha_1 & lpha_2 \ lpha_1 & -lpha_2 & lpha_1 & -eta_2 & eta_1 \ lpha_1 & -lpha_2 & eta_1 & -eta_2 & eta_1 \ lpha_1 & -eta_2 & eta_1 & eta_2 \ lpha_1 & -eta_2 & eta_1 & eta_2 \ lpha_1 & -eta_2 & eta_1 & eta_2 \ lpha_2 & eta_1 & eta_2 \ \end{array} egin{bmatrix} U_A = rac{1}{2} egin{bmatrix} U_lpha & -U_eta \ U_eta & U_lpha \end{bmatrix}$$

其中  $eta_k = \sqrt{1-lpha_k^2}$ ,  $k \in \{1,2\}$ 。

则易验证此  $U_A$  为酉矩阵,且  $\frac{1}{2}A$  出现在  $U_A$  左上角的子空间,故  $U_A$  为 A 的一个块编码:缩放因子  $\lambda=\frac{1}{2}$ ,误差  $\epsilon=0$ ,需要 2 个额外的辅助比特用于矩阵长宽扩张。

 $\triangle$  需要注意的是,基于 QSVT 的方法没有一般高效可行的多项式级复杂度  $\mathcal{O}(\operatorname{poly}(n))$  量子逻辑门线路构造方案,但仍然可以通过各种矩阵分解的方法得到指数级复杂度的逻辑门线路实现,例如可通过QPanda 中的 matrix\_decompose\_qr() 或 unitary\_decomposer\_nq 接口进行 QR/CSD/QSD 分解得到对应的量子线路。

### **LCU**

i ref: "Hamiltonian Simulation Using Linear Combinations of Unitary Operations" (arXiv:1202.5822)

**LCU方法** 适用于待编码矩阵 A 可以分解为若干个酉矩阵的线性加和的情况,特别地,一个哈密顿量矩阵通常能被分解为一系列基本 Pauli 矩阵的线性加和,即有:

$$A = \sum_{i=0}^{M-1} lpha_i U_i$$

可通过 PREPARE-SELECT 结构的线路对矩阵 A 进行块编码制备:

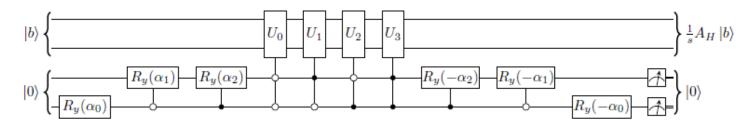


Figure 7: Circuit for encoding a 4x4 matrix using PREPARE-SELECT.

从纵向看该线路,上方的  $|b\rangle$  为  $\log_2(N)$  个工作比特,其中 N 为方阵的维数;下方的  $|0\rangle$  为  $\lceil\log_2(M)\rceil$  个辅助比特,其中 M 为分解出来的酉矩阵的项数。从横向看该线路,可拆分为三段:PREP、SELECT 和 PREP<sup>†</sup>,PREP 部分是一个振幅编码(Amplitude Encoding)线路,用于编码线性和的系数向量  $\{\alpha_i\}$ ,SELECT 部分是一组多比特控制酉门阵列。完整的线路结构可以读作:通过振幅编码来提供每项对应的系数  $\alpha_i$ ,通过控制比特的位序和门控条件来选择每项对应的酉矩阵  $U_i$ ,从而组合出原矩阵 A 的线性分解形式。

PREP 和 SELETCT 部分的效果可用公式表达为:

$$ext{PREP} \ket{0} = \sum_{i=0}^{M-1} \sqrt{rac{lpha_i}{s}} \ket{i} \ ext{SELECT} = \sum_{i=0}^{M-1} \ket{i} ra{i} \otimes U_i$$

其中  $s = \sum_{M} |\alpha_i|$ , 故完整线路为:

$$ext{PREP}^{\dagger} \cdot ext{SELECT} \cdot ext{PREP} = \sum_{i=0}^{M-1} rac{lpha_i}{s} U_i = rac{1}{s} A$$

## 具体代码实现时有以下要点:

- 比特位序需要以辅助比特在低位,以保证待编码的矩阵 A (乘以缩放因子  $\lambda$  后) 最终整体出现在完整线路所对应酉矩阵的左上角,而非分散在其间
- 对系数列  $\{\alpha_i\}$  进行振幅编码时,需要对系数列进行归一化,最终编码的实际振幅为  $a_i=\sqrt{\frac{\alpha_i}{s}}$ ,因而最终编码的矩阵也实际为  $\frac{1}{s}A$
- 对于矩阵 *A* 的酉和分解可以通过 QPanda 中的接口 matrix\_decompose\_hamiltonian() 或 matrix\_decompose\_paulis() 得到;原理上 LCU 方法是支持复矩阵的,但 QPanda 的接口暂时不支持复数,因而我们的实现也暂时只支持实矩阵 ❷
- 在多比特控制酉门中,使用 X 门以实现控制条件中的"非"
- 可以舍去系数绝对值  $|\alpha_i|$  比较小的项

最终容易验证此线路实现了对于 A 的一个块编码:缩放因子  $\lambda=\frac{1}{s}$ ,误差  $\epsilon$  取决于舍去项的系数阈值,需要  $\lceil \log_2(M) \rceil$  个额外的辅助比特用于编码线性分解的系数列  $\{\alpha_i\}$  和实现多比特控制酉门的二

进制下标索引。

#### **ARCSIN**

i ref: "Evaluation of block encoding for sparse matrix inversion using QSVT" (arXiv:2402.17529)

ARCSIN方法 是基于 query-oracle 框架的基本块编码方案 ARCCOS 的小改进,适用于稀疏矩阵,而减少了所需门的数量。先考虑基本的 ARCCOS 方案线路:

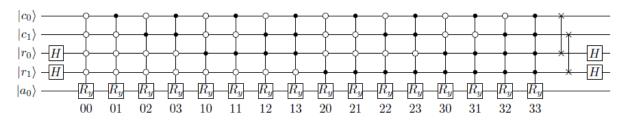


Figure 3: Block encoding circuit for a 4x4 matrix. Labels below the circuit indicate the row and column indices for the controlled rotations.

从纵向看该线路,顺次为 1 个辅助比特  $|a_0\rangle$ ,N 个行索引比特  $|r_i\rangle$ ,N 个列索引比特  $|c_j\rangle$ ,其中 N 为待编码矩阵 A 的维数。从横向看该线路,可拆分为四段:H、 $O_A$ 、SWAP 和 H,其中  $O_A$  即为中间的多比特控制 RY 门阵列,相当于 PREPARE-SELECT 结构中的 SELECT 组件。

考虑线路中各组件的效果:

$$egin{aligned} \operatorname{H}\ket{0} &= rac{1}{\sqrt{s}} \sum_{k=0}^{s-1} \ket{k} \ O_A\ket{0}\ket{i,j} &= \left(a_{i,j}\ket{0} + \sqrt{1-|a_{i,j}|^2}\ket{1}
ight)\ket{i,j} \ \operatorname{SWAP}\ket{r}\ket{c} &= \ket{c}\ket{r} \end{aligned}$$

其中  $s=2^N$ 。经过复杂的运算可以理解完整线路的作用是,把行/列索引寄存器所对应指示的矩阵单元格的值  $a_{i,j}$  (乘以缩放因子  $\lambda$  后) 写入辅助比特的振幅中,亦即:

$$U_A = \mathrm{H}\cdot\mathrm{SWAP}\cdot O_A\cdot\mathrm{H} \ U_A\ket{0}\ket{r,c} = \left(rac{a_{i,j}}{s}\ket{0} + \sqrt{1-|rac{a_{i,j}}{s}|^2}\ket{1}
ight)\ket{r,c}$$

进一步考虑实数矩阵 A 在编码矩阵的每个单元  $a_{i,j}$  时,线路  $O_A$  中就会多一个对应的多比特控制 RY 门,其旋转角度为  $\theta=2arccos(a_{i,j})$ ;则当 A 为稀疏矩阵时,就会有很多个 RY 门的旋转角度为  $\theta=2arccos(0)=\pi/2$ 。故 ARCSIN 方案尝试改进这一点,仍然使用 RY 门,但设置旋转角度为  $\theta=2arcsin(a_{i,j})$ ,并在线路末尾追加一个 X 门来反转这个影响,从而省去了对零元素进行编码,改进后的线路如下图所示:

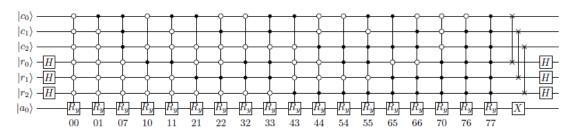


Figure 5: ARCSIN encoding circuit for 8x8 tri-diagonal matrix with coalesence of equal valued off-diagonal rotations on rows 1 to 6.

主要的差异在于 $O_A$ 部分交换了计算基分解的系数:

$$\left|O_A\left|0
ight
angle\left|i,j
ight
angle = \left(\sqrt{1-|a_{i,j}|^2}\left|0
ight
angle + a_{i,j}\left|1
ight
angle
ight)\left|i,j
ight
angle$$

故需要在线路末尾补一个 X 门来再次交换该系数,进而等效于 ARCCOS 方案。

具体代码实现时有以下要点:

- 比特位序需要以辅助比特在低位,以保证待编码的矩阵 A (乘以缩放因子  $\lambda$  后) 最终整体出现在完整线路所对应酉矩阵的左上角,而非分散在其间
- 行/列索引寄存器的顺序编号和主比特序是相反的
- 对于复矩阵 A 而言,只需要同比增加 RZ 门来编码对应的相角
- 在多比特控制酉门中,使用 X 门以实现控制条件中的"非"
- 可以舍去系数绝对值  $|a_{i,j}|$  比较小的单元格

最终容易验证此线路实现了对于 A 的一个块编码:缩放因子  $\lambda = \frac{1}{s}$ ,误差  $\epsilon$  取决于舍去单元格的系数阈值,需要 N+1 个额外的辅助比特用于矩阵下标索引和矩阵单元格值的读出。

#### **FABLE**

i ref: "FABLE: Fast Approximate Quantum Circuits for Block-Encodings" (arXiv:2205.00081)

FABLE 是一种基于 query-oracle 框架的高效块编码方案,适用于稀疏矩阵,通过逻辑门对消和格雷码编码技术极大压缩了线路深度,且不需要多比特控制门就能实现。

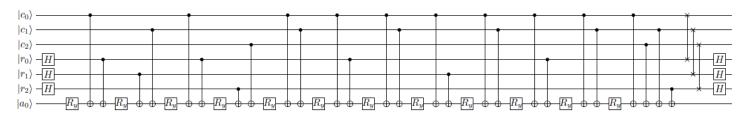


Figure 6: FABLE encoding circuit for 8x8 tri-diagonal matrix.

线路方案描述较为复杂,读者可以自行参考论文来理解。一个 FABLE 线路样例如上图所示,可见其主要思路还是基于 ARCCOS 方案进行优化: 1.对易的多比特控制门进行对消, 2. 连续的旋转门进行角度

合并。

对于该方案,我们的代码实现直接迁移了 pennylane 库中的实现,暂时也不支持复矩阵的编码。块编码的相关参数如缩放因子、误差、辅助比特数等都和 ARCSIN 方法一致。

## 附录

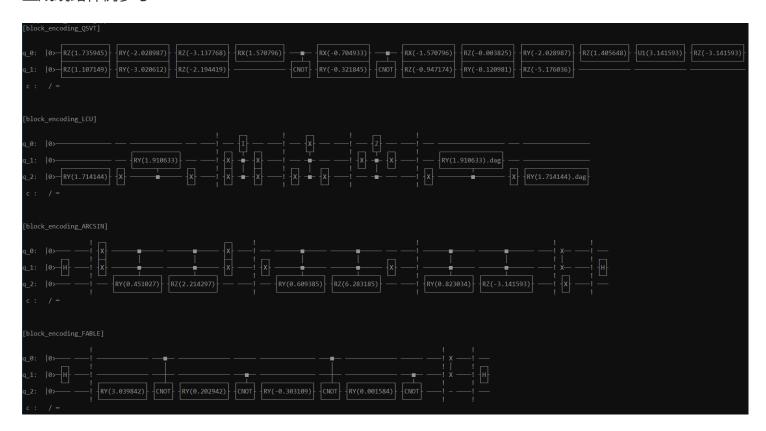
基准单元测试运行结果参考 (T=1000, eps=1e-5):

```
>> unittest: block encoders
[test_block_encoding_QSVT]
  pass 100.00 %, time 0.224 ms
[test block encoding QSVT0]
  pass 100.00 %, time 0.220 ms
[test_block_encoding_LCU]
  k = 2: pass 99.00 %, time 0.738 ms
  k = 3: pass 99.80 %, time 1.129 ms
  k = 4: pass 100.00 %, time 1.389 ms
  k = 5: pass 100.00 %, time 1.571 ms
  k = 6: pass 100.00 %, time 1.699 ms
  k = 7: pass 100.00 %, time 1.799 ms
  k = 8: pass 100.00 %, time 1.844 ms
[test block encoding ARCSIN]
  d = 1: pass 100.00 %, time 0.370 ms
  d = 2: pass 100.00 %, time 0.438 ms
  d = 3: pass 100.00 %, time 0.568 ms
  d = 4: pass 100.00 %, time 0.630 ms
[test block encoding FABLE]
  d = 1: pass 100.00 %, time 0.385 ms
  d = 2: pass 100.00 %, time 0.385 ms
  d = 3: pass 100.00 %, time 0.386 ms
  d = 4: pass 100.00 %, time 0.388 ms
```

## **Python implementation**

i Python实现版本含具体矩阵编码样例,用于快速理解、开发、测试

## 生成线路样例参考:



by Armit 2024/5/20