

實驗五

數值比較器

實驗目的

- 了解 XOR 邏輯閘作簡易比較器的原理
- 了解比較器的基本原理設計

實驗項目

- 單位元比較器
- 二位元比較器 (請參考[此連結](#)p.41~43)

數值比較器(1 位元之數值比較器)

◆ **數值比較器**(Magnitude Comparator)是一種組合邏輯電路，它可決定一數值大於、等於或小於另一數值。首先討論**一位元之比較器**設計步驟列述如下：

1. 欲比較兩個 1 位元之二進位數之邏輯電路應有 **2 個輸入變數**，分別標示為 x 與 y 之符號；而兩數值比較結果，可指出兩數值間大於、等於或小於之關係，故此電路應有 **3 個輸出變數**，分別標示為 $f_1(x > y)$ 、 $f_2(x = y)$ 與 $f_3(x < y)$ 之符號。
2. 因輸出可指出兩數值 (x 與 y) 間之大於、等於或小於之關係，且兩個數值比較大小之結果，亦**僅有一個輸出成立** (此情況可設定為**邏輯 1**)，其它兩個輸出不成立 (此情況可設定為邏輯 0)，故可用下面之**真值表**來定義輸出與輸入間的關係。

輸 入		輸 出		
x	y	$f_1(x > y)$	$f_2(x = y)$	$f_3(x < y)$
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

39

(reference)

A、單位元比較器示範電路：

1. 單位元比較器的邏輯圖如圖 7 - 5 (a) 中所示，示範電路如圖 7 - 5 (b) 74LS04、74LS08 及 74LS02 的 IC 接腳圖請參考圖 7 - 6。

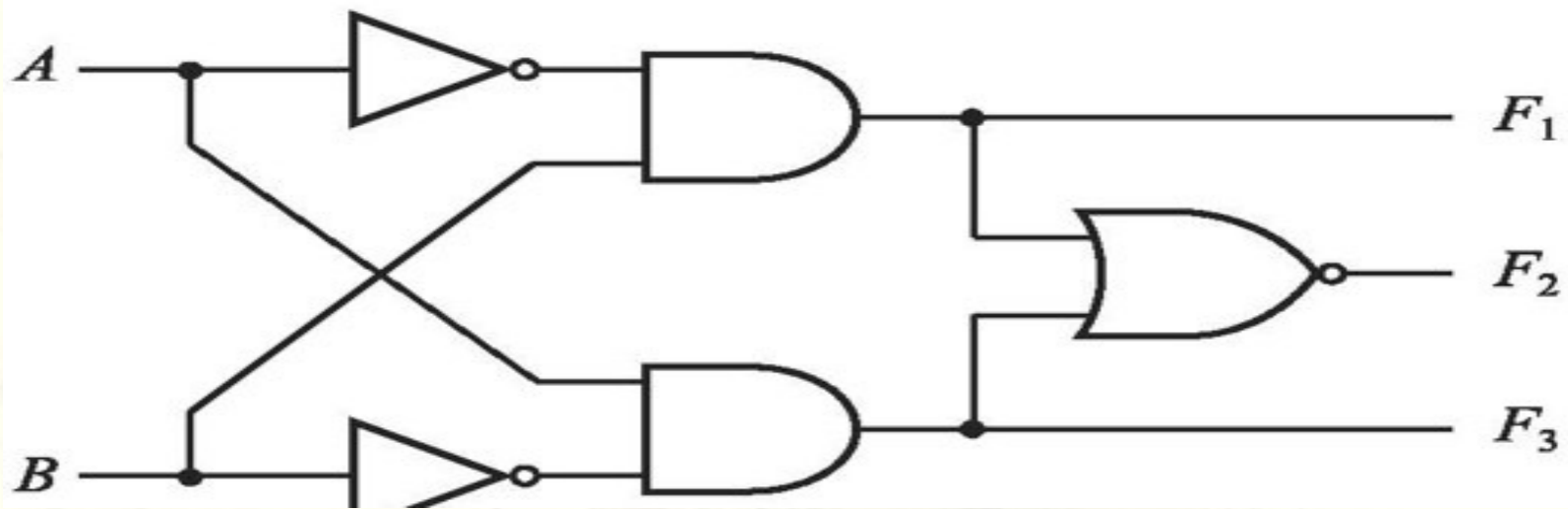


圖 7 - 5 (a) 單位元比較器邏輯圖

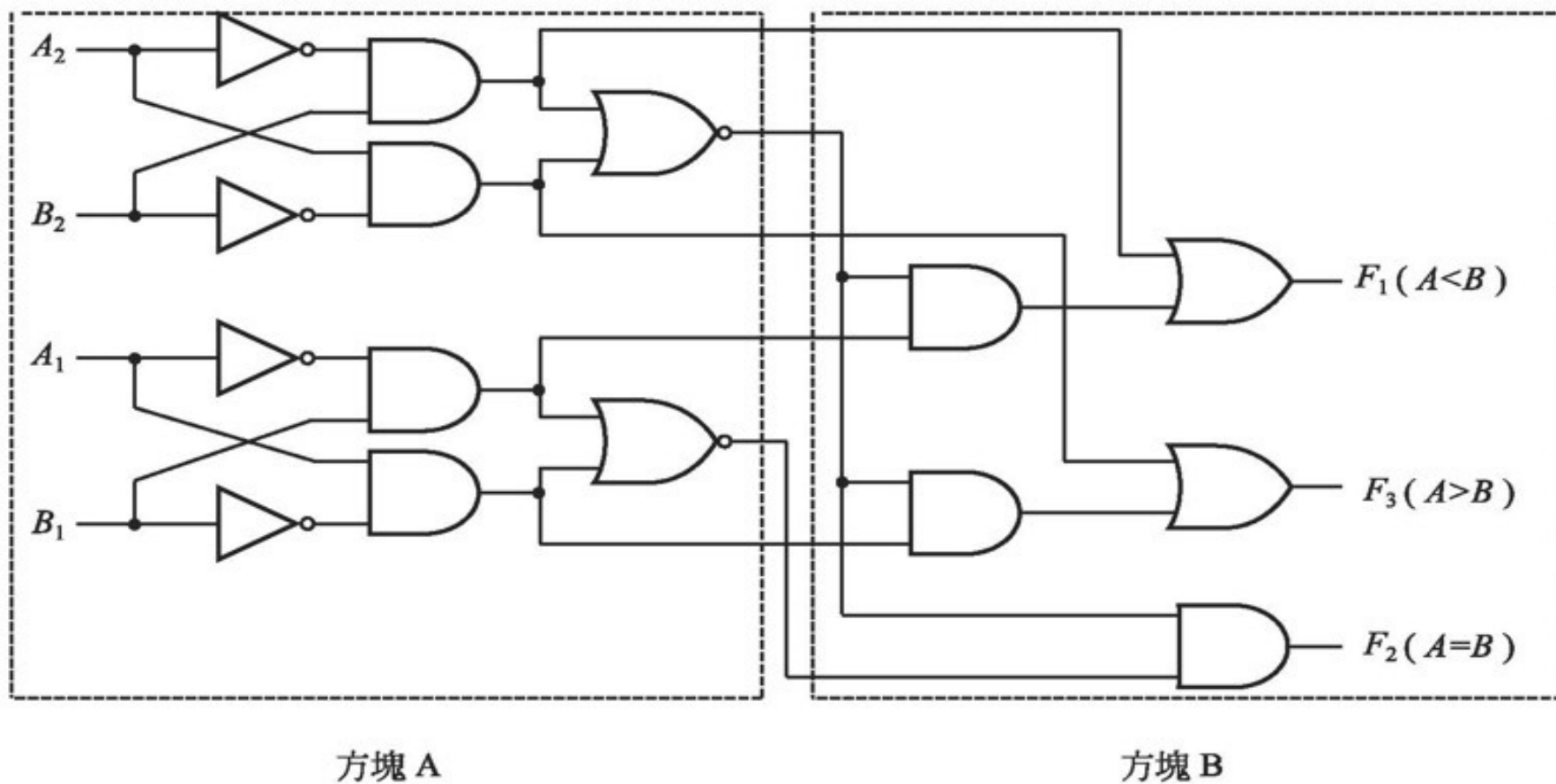


圖 7 - 7 (a) 二位元比較器邏輯圖

錄音登記

- 需要錄中文、英文、台語三種語言
- 時間請在表單中登記，會透過 Email 確認時間
- 一次錄1位，請填寫三個可以的時間

<https://reurl.cc/d7Nj6V>