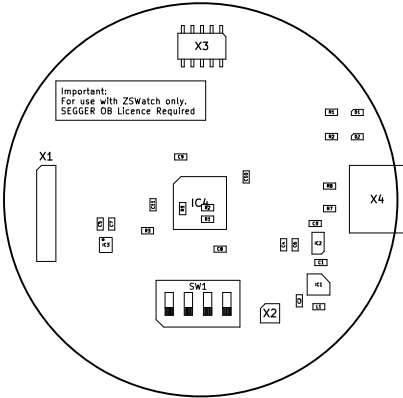


Lagenname	Typ	Material	Dicke (mm)	Farbe	Epsilon R	Verlustwinkel
F.Silkscreen	Top Silk Screen	Not specified	0 mm	Not specified	1	0
F.Paste	Top Solder Paste		0 mm		1	0
F.Mask	Top Solder Mask	Not specified	0,01 mm	Not specified	3,3	0
F.Cu	copper		0,035 mm		1	0
Dielektrikum 1	core	FR4	1,51 mm	Not specified	4,5	0,02
B.Cu	copper		0,035 mm		1	0
B.Mask	Bottom Solder Mask	Not specified	0,01 mm	Not specified	3,3	0
B.Paste	Bottom Solder Paste		0 mm		1	0
B.Silkscreen	Bottom Silk Screen	Not specified	0 mm	Not specified	1	0

PLATINEN–EIGENSCHAFTEN

Kupferlagenanzahl:	2	Platinen–Dicke:	1,6000 mm
Abmessungen der Platine:	53,6979 mm x 53,7004 mm	Min Lochdurchmesser:	0,2500 mm
Min Leiterbahn/abstand:	0,1250 mm / 0,1250 mm	Impedanzkontrolle:	Nein
Kupferoberfläche:	None	Metallisierte Platinenkante:	Nein
Castellated Pads:	Nein		
Randsteckverbinder:	Nein		



<a href="https://github.com/jakkra/ZSWatch-Dock">github.com/jakkra/ZSWatch-Dock</a>		
Sheet:		
File: ZSWatch-Dock.kicad_pcb		
<b>Title: ZSWatch Dock Programmer and Charger</b>		
Size: A4	Date: 2023-09-27	Rev: 2
KiCad E.D.A. kicad 7.0.2		Id: 1/1