**计算机组成原理试题**

**一、单项选择题（从下列各题四个备选答案中选出一个正确答案，并将其代号写在题干前面的括号内。）**

1.为了缩短指令中某个地址段的位数，有效的方法是采取（C）。

A、立即寻址B、变址寻址C、间接寻址 D、寄存器寻址

2.某计算机字长是16位它的存储容量是64KB,按字编址,它们寻址范围是（C ） 。

　　A．64K 　　B．32KB　　C．32K 　　D．16KB

3.某一RAM芯片其容量为512\*8位,除电源和接地端外该芯片引线的最少数目是（C ） 。

　　A.　21 　B.　17 　 C.　19 　D.20

4.指令系统中采用不同寻址方式的目的主要是( C　)。

　　A.实现存储程序和程序控制B.可以直接访问外存

　　C.缩短指令长度，扩大寻址空间，提高编程灵活性　D.提供扩展操作码的可能并降低指令译码难度

5.寄存器间接寻址方式中，操作数处在(　B )。

　　A.通用寄存器　　　B.贮存单元C.程序计数器D.堆栈

6.RISC是(　A　)的简称。

　A.精简指令系统计算机B.大规模集成电路

　C.复杂指令计算机D.超大规模集成电路

7．CPU响应中断的时间是\_ C \_\_\_\_\_。

A．中断源提出请求；　　B．取指周期结束；　C．执行周期结束；D．间址周期结束。

8．常用的虚拟存储器寻址系统由\_\_\_\_A\_\_两级存储器组成。

A．主存－辅存；B．Cache－主存；C．Cache－辅存；D．主存—硬盘。

9．DMA访问主存时，让CPU处于等待状态，等DMA的一批数据访问结束后，CPU再恢复工作，这种情况称作\_\_A\_\_\_\_。

A．停止CPU访问主存；B．周期挪用；C．DMA与CPU交替访问；D．DMA。

10．浮点数的表示范围和精度取决于\_\_C\_\_\_\_ 。

A．阶码的位数和尾数的机器数形式；B．阶码的机器数形式和尾数的位数；

C．阶码的位数和尾数的位数；　　　D．阶码的机器数形式和尾数的机器数形式。

11．中断向量可提供\_\_\_C\_\_\_。

A．被选中设备的地址； B．传送数据的起始地址；

C．中断服务程序入口地址；D．主程序的断点地址。

12．加法器采用先行进位的目的是\_\_\_\_C\_\_ 。

A．优化加法器的结构；B．节省器材；C．加速传递进位信号；D．增强加法器结构。

13．在独立请求方式下，若有*N*个设备，则\_\_\_\_B\_\_。

A．有一个总线请求信号和一个总线响应信号；B．有*N*个总线请求信号和*N*个总线响应信号；

C．有一个总线请求信号和*N*个总线响应信号；D．有*N*个总线请求信号和一个总线响应信号。

14．主存和CPU之间增加高速缓冲存储器的目的是\_\_\_A\_\_\_。

A．解决CPU和主存之间的速度匹配问题；B．扩大主存容量；

C．既扩大主存容量，又提高了存取速度；D．扩大辅存容量。

15．在计数器定时查询方式下，若计数从0开始，则\_\_A\_\_\_\_。

A．设备号小的优先级高；B．每个设备使用总线的机会相等；

C．设备号大的优先级高。

16．Cache的地址映象中，若主存中的任一块均可映射到Cache内的任一块的位置上，称作　　B　。

A．直接映象；B．全相联映象；C．组相联映象。

17．直接寻址的无条件转移指令功能是将指令中的地址码送入A\_\_\_\_\_\_。

A．PC； B．地址寄存器；C．累加器；D．ACC。

18．响应中断请求的条件是\_\_B\_\_\_\_。

A．外设提出中断； B．外设工作完成和系统允许时；

C．外设工作完成和中断标记触发器为“1”时。 D．CPU提出中断。

19．主机与设备传送数据时，采用\_A\_\_\_\_\_，主机与设备是串行工作的。

A．程序查询方式；B．中断方式；C．DMA方式；D．通道。

20．一个节拍信号的宽度是指\_\_C\_\_\_\_。

A．指令周期； B．机器周期； C．时钟周期； D．存储周期。

二、填空题（共20分，每空1分）

1．在DMA方式中，CPU和DMA控制器通常采用三种方法来分时使用主存，它们是

停止 CPU访问主、周期挪用和DMA和CPU交替访问主存。

2．设浮点数阶码为8位（含1位阶符），尾数为24位（含1位数符），则32位二进制补码浮点规格化数对应的十进制真值范围是：最大正数为2127(1-2－23)，最小正数为2－129，最大负数为2－128(-2－1-2－23)，最小负数为-2127 。

3、虚拟存储器中常用的存储管理方式有 \_\_\_\_页式虚拟存储\_\_\_\_\_，\_段式虚拟存储\_\_\_\_\_\_\_\_\_，\_段页式虚拟存储\_\_\_\_\_\_\_\_\_。

4．在一个有四个过程段的浮点加法器流水线中，假设四个过程段的时间分别是*T*1 = 60ns﹑*T*2 = 50ns﹑*T*3 = 90ns﹑*T*4 = 80ns。则加法器流水线的时钟周期至少为 90ns 。如果采用同样的逻辑电路，但不是流水线方式，则浮点加法所需的时间为 280ns 。

5. 系统总线按传输信息的不同分为地址总线、\_\_数据 \_\_\_\_、\_\_\_控制\_\_\_\_\_\_三大类。

6. 半导体SRAM靠\_\_触发器\_存储信息，半导体DRAM靠\_电容\_\_\_存储信息。

7. 动态RAM的刷新方式通常有\_\_\_\_集中\_\_\_、\_\_\_分散\_\_\_\_\_、\_\_\_分散\_\_\_\_三种。

8. CPU能直接访问cache\_\_\_\_\_\_ 和主存\_\_\_\_\_\_ ，但不能直接访问磁盘和光盘。

**二、判断题（判断下列各题的正误。对的打“√”，错的打“×”。每题1分，计10分）**

1、存储单元是存放一个二进制信息的存贮元。**×**

2、主程序运行时何时转向为外设服务的中断服务程序是预先安排好的。**×**

3、时序电路用来产生各种时序信号，以保证整个计算机协调地工作。**√**

4、引入虚拟存储系统的目的是提高存储速度。**×**

5、ＤＭＡ方式进行外设与主机交换信息时，不需要向主机发出中断请求。**×**

6、CPU以外的设备都称外部设备。**×**

7、奇偶校验可以纠正代码中出现的错误。**×**

8、用微指令的分段译码法设计微指令时，需将具有相斥性的微命令组合在同一字段内。**√**

9、CPU访问存储器的时间是由存储器的容量决定的，存储容量与越大，访问存储器所需的时间越长。**×**

10、一个更高级的中断请求一定可以中断另一个中断处理程序的执行。**×**

**四、名词解释（每题2分，共10分）**

1、存储程序的工作方式：将计算机需进行的工作事先编写成程序，存入计算机中，运行程序时计算机自动进行工作。

2、高速缓冲存储器：介于CPU与主存之间，速度较快、容量较小、价格较贵的存储器，引入CACHE的目的是提高存储系统的速度。

3、程序中断的工作方式：在CPU运行主程序时，接受到非预期的中断请求，CPU暂停现行工作转向为中断请求服务，待服务完毕后回到住程序继续执行。

4、系统总线：连接机器内部各大部件的信息公共通道。

5、微程序：用于解释机器指令的若干条微指令的有序集合。

6、（磁盘的）数据传输率：单位时间传送的二进制信息的字节数。

7、DMA方式：单位时间传送的二进制信息的字节数。

8、随机存取方式：一定的硬件和一定的软件组成的有机整体。

**五、简答题（每小题5分，共30分）**

1、说你认为计算机系统中的硬件和软件在逻辑功能等价吗？为什么?

答：软件与硬件的逻辑功能是等效的，但性能不相同。

2、什么是运算器？它的主要由哪几个功能部件组成？

答：运算器是进行算术逻辑运算的部件。它主要由加法器、通用寄存器、标志寄存器等部件组成。

3、与RAM相比ROM有何特点？

答：ROM掉电后信息不会丢失，但其中的信息只能读不能随便写。

4、与程序中断控制方式相比DMA控制方式有何特点？

答：速度快。响应快、优先级高、处理快、无须现场保护和现场的恢复。但是应用范围没有程序中断控制方式广。

5、微程序控制的基本思想是：把指令执行所需要的所有控制信号存放在控制存储器中，需要时从这个存储器中读取，即把操作控制信号编成微指令，存放在控制存储器中。一条机器指令的功能通常用许多条微指令组成的序列来实现，这个微指令序列称为微程序。微指令在控制存储器中的存储位置称为微地址。

6、同种类的外设部设备接入计算机系统时，应解决哪些主要问题？

答：数据格式、地址译码、控制信息的组织和状态信息的反馈。

7、中断接口一般包含哪些基本组成？简要说明它们的作用。

答：①地址译码。选取接口中有关寄存器，也就是选择了I/O设备；

②命令字/状态字寄存器。供CPU输出控制命令，调回接口与设备的状态信息；

③数据缓存。提供数据缓冲，实现速度匹配；

④控制逻辑。如中断控制逻辑、与设备特性相关的控制逻辑等。

8、加快中央处理器与主存之间传输信息的措施有哪些？

**六、综合题**

1、设X=26/32，Y=--15/32,采用二进制变形补码计算[X+Y]补=? 并讨论计算结果。

**解：** 设X=26/32，Y=--15/32,采用二进制变形补码计算

[X+Y]补=? 并讨论计算结果。

解:X=0.11010 Y= - 0.01111

[X+Y]补=0.010111

无溢出

**2、**Ｘ＝00110011，Ｙ＝10011110，求Ｘ∧Ｙ＝？ Ｘ∨Ｙ＝？

解: Ｘ∧Ｙ＝00010010

Ｘ∨Ｙ＝10111111

3、设有一个具有12位地址和4位字长的存储器，问：

（1）该存储器能存储多少字节信息？

（2）如果存储器由1K×1位RAM芯片组成.需要多少片?

（3）需要地址多少位作为芯片选择?

（4）试画出该存储器的结构图。

**解：**

**设有一个具有12位地址和4位字长的存储器，**

（1）该存储器能存储2K字节信息。

（2）如果存储器由1K×1位RAM芯片组成.需要16片。

（3）需要地址2位作为芯片选择。

（4） （图略）

4. 某机字长16位，内存总容量为256KW，其中ROM占地址范围为00000H~OFFFFH，其余地址空间为RAM。请用如下存贮芯片为该机设计一个存储器：

(1) ROM、RAM的容量各为多少？

(2) 该主存的地址线、数据线各为多少根？

(3) 用容量为32K\*16的ROM芯片和64K\*16的RAM芯片构成该存储器，需要RAM和ROM芯片各几片？

(4) 画出存储器结构及其与CPU连接的逻辑框图

**解：**

(1) ROM 64K， RAM 192K

(2) 数据线有16根，地址线有18根。

(3) 需ROM2片 ，需RAM3片。

(4) （图略）

5．什么是CPU？CPU主要由哪些寄存器级的部件组成？

答：CPU 是计算机中进行算术逻辑运算和指挥协调机器各大部件工作的部件。

IR、PSW、GR、ALU、PC等。

**计算机组成原理试题（一）**

一、

选择题（共20分，每题1分）

1．零地址运算指令在指令格式中不给出操作数地址，它的操作数来自\_\_\_\_\_\_。

A．立即数和栈顶；

B．暂存器；

C．栈顶和次栈顶；

D．累加器。

2．\_\_\_\_\_\_可区分存储单元中存放的是指令还是数据。

A．存储器；

B．运算器；

C．控制器；

D．用户。

3．所谓三总线结构的计算机是指\_\_\_\_\_\_。

A．地址线、数据线和控制线三组传输线。

B．I/O总线、主存总统和DMA总线三组传输线；

C．I/O总线、主存总线和系统总线三组传输线；

D．设备总线、主存总线和控制总线三组传输线．。

4．某计算机字长是32位，它的存储容量是256KB，按字编址，它的寻址范围是\_\_\_\_\_\_。

A．128K；

B．64K；

C．64KB；

D．128KB。

5．主机与设备传送数据时，采用\_\_\_\_\_\_，主机与设备是串行工作的。

A．程序查询方式；

B．中断方式；

C．DMA方式；

D．通道。

6．在整数定点机中，下述第\_\_\_\_\_\_种说法是正确的­。

A．原码和反码不能表示 -1，补码可以表示 -1；

B．三种机器数均可表示 -1；

C．三种机器数均可表示 -1，且三种机器数的表示范围相同；

D．三种机器数均不可表示 -1。

7．变址寻址方式中，操作数的有效地址是\_\_\_\_\_\_。

A．基址寄存器内容加上形式地址（位移量）；

B．程序计数器内容加上形式地址；

C．变址寄存器内容加上形式地址；

D．以上都不对。

8．向量中断是\_\_\_\_\_\_。

A．外设提出中断；

B．由硬件形成中断服务程序入口地址；

C．由硬件形成向量地址，再由向量地址找到中断服务程序入口地址

D．以上都不对。

9．一个节拍信号的宽度是指\_\_\_\_\_\_。

A．指令周期；

B．机器周期；

C．时钟周期；

D．存储周期。

10．将微程序存储在EPROM中的控制器是\_\_\_\_\_\_控制器。

A．静态微程序；

B．毫微程序；

C．动态微程序；

D．微程序。

11．隐指令是指\_\_\_\_\_\_。

A．操作数隐含在操作码中的指令；

B．在一个机器周期里完成全部操作的指令；

C．指令系统中已有的指令；

D．指令系统中没有的指令。

12．当用一个16位的二进制数表示浮点数时，下列方案中第\_\_\_\_\_种最好。

A．阶码取4位（含阶符1位），尾数取12位（含数符1位）；

B．阶码取5位（含阶符1位），尾数取11位（含数符1 位）；

C．阶码取8位（含阶符1位），尾数取8位（含数符1位）；

D．阶码取6位（含阶符1位），尾数取12位（含数符1位）。

13．DMA方式\_\_\_\_\_\_。

A．既然能用于高速外围设备的信息传送，也就能代替中断方式；

B．不能取代中断方式；

C．也能向CPU请求中断处理数据传送；

D．内无中断机制。

14．在中断周期中，由\_\_\_\_\_\_将允许中断触发器置“0”。

A．关中断指令；

B．机器指令；

C．开中断指令；

D．中断隐指令。

15．在单总线结构的CPU中，连接在总线上的多个部件\_\_\_\_\_\_。

A．某一时刻只有一个可以向总线发送数据，并且只有一个可以从总线接收数据；

B．某一时刻只有一个可以向总线发送数据，但可以有多个同时从总线接收数据；

C．可以有多个同时向总线发送数据，并且可以有多个同时从总线接收数据；

D．可以有多个同时向总线发送数据，但可以有一个同时从总线接收数据。

16．三种集中式总线控制中，\_\_\_\_\_\_方式对电路故障最敏感。

A．链式查询；

B．计数器定时查询；

C．独立请求；

D．以上都不对。

17．一个16K×8位的存储器，其地址线和数据线的总和是\_\_\_\_\_\_。

A．48；

B．46；

C．17；

D．22．

18．在间址周期中，\_\_\_\_\_\_。

A．所有指令的间址操作都是相同的；

B．凡是存储器间接寻址的指令，它们的操作都是相同的；

C．对于存储器间接寻址或寄存器间接寻址的指令，它们的操作是不同的；

D．以上都不对。

19．下述说法中\_\_\_\_\_\_是正确的。

A．EPROM是可改写的，因而也是随机存储器的一种；

B．EPROM是可改写的，但它不能用作为随机存储器用；

C．EPROM只能改写一次，故不能作为随机存储器用；

D．EPROM是可改写的，但它能用作为随机存储器用。

20．打印机的分类方法很多，若按能否打印汉字来区分，可分为\_\_\_\_\_\_。

A．并行式打印机和串行式打印机；

B．击打式打印机和非击打式打印机；

C．点阵式打印机和活字式打印机；

D．激光打印机和喷墨打印机。

二、填空（共20分，每空1分）

1．设浮点数阶码为8位（含1位阶符），尾数为24位（含1位数符），则32位二进制补码浮点规格化数对应的十进制真值范围是：最大正数为 ，最小正数为

，最大负数为 ，最小负数为 。

2．指令寻址的基本方式有两种，一种是 寻址方式，其指令地址由 给出，另一种是 寻址方式，其指令地址由 给出。

3．在一个有四个过程段的浮点加法器流水线中，假设四个过程段的时间分别是*T*1 = 60ns﹑*T*2 = 50ns﹑*T*3 = 90ns﹑*T*4 = 80ns。则加法器流水线的时钟周期至少为 。如果采用同样的逻辑电路，但不是流水线方式，则浮点加法所需的时间为 。

4．一个浮点数，当其尾数右移时，欲使其值不变，阶码必须 。尾数右移1位，阶码 。

5．存储器由*m*（*m*＝1，2，4，8…）个模块组成，每个模块有自己的 和

寄存器，若存储器采用 编址，存储器带宽可增加到原来的 \_\_\_\_\_\_\_\_倍。

6．按序写出多重中断的中断服务程序包括 、 、 、

和中断返回几部分。

三、名词解释(共10分，每题2分)

1．微操作命令和微操作

2．快速缓冲存储器

3．基址寻址

4．流水线中的多发技术

5．指令字长

四、计算题（5分）

设机器数字长为8位（含1位符号位），设*A*＝，*B*＝，计算[*A**B*]补，并还原成真值。

五、简答题（共20分）

1．异步通信与同步通信的主要区别是什么，说明通信双方如何联络。（4分）

2．为什么外围设备要通过接口与CPU相连？接口有哪些功能？（6分）

**计算机组成原理试题（二）**

一、选择题    （共 20题，每题1分， 共 20 分）

1. 在下列机器数\_\_\_B\_\_\_中，零的表示形式是唯一的。

A．原码        B．补码        C．反码        D．原码和反码

2. CRT的分辨率为1024×1024，颜色深度为8位，则刷新存储器的存储容量是\_\_\_B\_\_\_。

A．2MB         B．1MB       C．8MB        D．1024B

 3. 在定点二进制运算器中，减法运算一般通过\_\_\_D\_\_\_来实现。

A．原码运算的二进制减法器         B．补码运算的二进制减法器 C．补码运算的十进制加法器         D．补码运算的二进制加法器

4. 在指令的地址字段中，直接指出操作数本身的寻址方式，称为\_\_\_B\_\_\_。

A. 隐含寻址   B. 立即寻址     C. 寄存器寻址     D. 直接寻址

5. 信息只用一条传输线 ，且采用脉冲传输的方式称为\_\_A\_\_\_\_。

A.串行传输    B.并行传输    C.并串行传输    D.分时传输

6. 和外存储器相比，内存储器的特点是\_\_\_C\_\_\_。

A．容量大、速度快、成本低         B．容量大、速度慢、成本高 C．容量小、速度快、成本高         D．容量小、速度快、成本低

7. CPU响应中断的时间是\_\_\_C\_\_\_。

A．中断源提出请求    B．取指周期结束     C．执行周期结束。

8. EPROM是指\_\_\_C\_\_\_。

A. 读写存储器                       B. 只读存储器

C. 可编程的只读存储器               D. 光擦除可编程的只读存储器

9. 下列数中最小的数是\_\_B\_\_\_\_。

A．（1101001）2     B．（52）8      C．（133）8     D．（30）16

10. 假定下列字符码中有奇偶校验位，但没有数据错误，采用偶校验的字符码是\_\_\_D\_\_\_。 A．11001011      B．11010110     C．11000001      D．11001001

11. 单地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数外，另一个数常需采用\_\_\_C\_\_\_。

A. 堆栈寻址方式   B. 立即寻址方式   C.隐含寻址方式   D. 间

接寻址方式

12. 用于对某个寄存器中操作数的寻址方式称为\_\_\_C\_\_\_寻址。

A. 直接        B. 间接       C. 寄存器直接       D. 寄存器间接

13. 中央处理器（CPU）包含\_C\_\_\_\_\_。

A．运算器                     B．控制器

C．运算器、控制器和cache     D．运算器、控制器和主存储器

14. 在CPU中跟踪指令后继地址的寄存器是\_\_B\_\_\_\_。

A．主存地址寄存器    B．程序计数器   C．指令寄存器  D．状态

条件寄存器

15. 在集中式总线仲裁中，\_\_C\_\_\_\_方式响应时间最快。

A．链式查询      B.计数器定时查询     C.独立请求     D.以上

三种相同

16. PCI总线的基本传输机制是\_\_D\_\_\_\_。

A．串行传输      B．并行传输     C．DMA式传输     D．猝发式

传输

17. 中断向量地址是\_\_\_B\_\_\_。

A．子程序入口地址             B．中断服务子程序入口地址 C．中断服务子程序出口地址     D．中断返回地址

18. CD-ROM是\_\_\_C\_\_\_型光盘。

A．一次          B．重写         C．只读

19. 某计算机字长是16位，它的存储容量是1MB，按字编址，它的寻址范围是\_\_\_A\_\_\_。

A．512K      B．1M      C．512KB

20．一个16K×32位的存储器，其地址线和数据线的总和是\_\_\_B\_\_\_。

A．48       B．46      C．36     D.40

二、填空题（共 7 题，每空1分， 共20分）

1. 计算机系统是由\_\_\_\_\_\_和软件两大部分组成，软件又分为\_\_\_\_\_\_\_和\_\_\_\_\_\_\_\_。

2. 系统总线按传输信息的不同分为地址总线、\_\_\_\_\_\_\_\_、\_\_\_\_\_\_\_\_\_三大类。

3. 四位二进制补码所能表示的十进制整数范围是\_\_\_\_\_\_至\_\_\_\_\_\_。 4. 半导体SRAM靠\_\_\_\_\_\_存储信息，半导体DRAM靠\_\_\_\_\_\_存储信息。 5. 动态RAM的刷新方式通常有\_\_\_\_\_\_\_、\_\_\_\_\_\_\_\_、\_\_\_\_\_\_\_三种。 6. 完整的指令周期包括取指、\_\_\_\_\_\_、\_\_\_\_\_\_、\_\_\_\_\_四个子周期，影响指令流水线性能的三种相关分别是\_\_\_\_\_\_相关、\_\_\_\_\_\_\_相关和控制相关。

7. Cache和主存地址的映射方式有\_\_\_\_\_\_\_\_\_\_、\_\_\_\_\_\_\_\_\_\_、\_\_\_\_\_\_\_\_\_ 三种。

三、简答题（共 2题，每题5分， 共10分）

1．什么叫指令？什么叫指令系统？

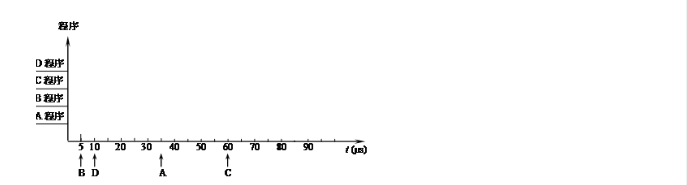
2. 一次程序中断大致可分为哪几个阶段？

四、应用题（共 5 题，每题10 分， 共 50 分）

1. 设某机主频为8MHz，每个机器周期平均含2个时钟周期，每条指令平均有2.5个机器周期，试问该机的平均指令执行速度为多少MIPS？若机器主频不变，但每个机器周期平均含4个时钟周期，每条指令平均有5个机器周期，则该机的平均指令执行速度又是多少MIPS？由此可得出什么结论

2．设某机有四个中断源A、B、C、D，其硬件排队优先次序为A,B,C,D，现要求将中断处理次序改为D,A,C,B。（1）写出每个中断源对应的屏蔽字。

（2）按下图时间轴给出的四个中断源的请求时刻，画出CPU执行程序的轨迹。设每个中断源的中断服务程序时间均为20s。



3.设机器数字长为8位（含一位符号位），若A = +15，B = +24，求[A+B]补

和[A-B]补并还原成真值。

4. 某机字长16位，存储字长等于指令字长，若存储器直接寻址空间为128字，变址时的位移量为-64~+63,16个通用寄存器可作为变址寄存器。设计一套指令格式，满足下列寻址类型的要求。

（1）直接寻址的二地址指令3条； （2）变址寻址的一地址指令6条； （3）寄存器寻址的二地址指令9条； （4）直接寻址的一地址指令13条。

5．设CPU共有16根地址线，8根数据线，并用-MREQ（低电平有效）作访存控制信号，R/-W作读写命令信号（高电平为读，低电评为写）。现有8片8KX8位的RAM芯片与CPU相连，试回答：

（1）用74138译码器画出CPU与存储芯片的连接图； （2）写出每片RAM的地址范围； （3）根据图（1），若出现地址线A13与CPU断线，并搭接到高电平上,将出现什么后果？

**计算机组成原理试题（三）**

1. **选择题（每题1分，共20分）**

1. 我国在\_\_\_\_\_\_ 年研制成功了第一台电子数字计算机，第一台晶体管数字计算机于\_\_\_\_\_\_ 年完成。

A．1946 1958 B．1950 1968 C．1958 1961 D．1959 1965

2. Pentium微型计算机中乘除法部件位于\_\_\_\_\_\_ 中。

A．CPU B．接口 C．控制器 D．专用芯片

3. 没有外存储器的计算机初始引导程序可以放在\_\_\_\_\_\_ 。

A．RAM B．ROM C．RAM和ROM D．CPU

4. 下列数中最小的数是\_\_\_\_\_\_ 。

A．（101001）2 B．（52）8  C．（2B）16 D．（44）10

5. 在机器数\_\_\_\_\_\_ 中，零的表示形式是唯一的。

A．原码 B．补码 C．移码 D．反码

6. 在定点二进制运算器中，减法运算一般通过\_\_\_\_\_\_ 来实现。

A．原码运算的二进制减法器 B．补码运算的二进制减法器

C．补码运算的十进制加法器 D．补码运算的二进制加法器

7. 下列有关运算器的描述中\_\_\_\_\_\_ 是正确的。

A．只作算术运算，不作逻辑运算 B．只作加法

C．能暂时存放运算结果 D．以上答案都不对

8. 某DRAM芯片，其存储容量为512K×8位，该芯片的地址线和数据线数目为\_\_\_\_\_\_ 。

A．8，512 B．512，8 C．18，8 D。19，8

9. 相联存储器是按\_\_\_\_\_\_ 进行寻址的存储器。

A．地址指定方式 B．堆栈存取方式

C．内容指定方式 D。地址指定与堆栈存取方式结合

10. 指令系统中采用不同寻址方式的目的主要是\_\_\_\_\_\_ 。

A．实现存储程序和程序控制 B．缩短指令长度，扩大寻址空间，提高编程灵活性

C．可以直接访问外存 D．提供扩展操作码的可能并降低指令译码难度

11. 堆栈寻址方式中，设A为累加寄存器，SP为堆栈指示器，Msp为SP

指示器的栈顶单元，如果操作的动作是：（A）→Msp，（SP）－1→SP，那么出栈操作的动作为：

A．（Msp）→A，（SP）+1→SP B.（SP）+1→SP，（Msp）→A

C．（SP）－1→SP，（Msp）→A D.（Msp）→A，（SP）－1→SP

12. 在CPU中跟踪指令后继地址的寄存器是\_\_\_\_\_\_ 。

A．主存地址寄存器 B．程序计数器 C．指令寄存器 D．状态条件寄存器

13. 描述多媒体CPU基本概念中正确表述的句子是\_\_\_\_\_\_ 。

1. 多媒体CPU是带有MMX技术的处理器

B．多媒体CPU是非流水线结构

C．MMX指令集是一种单指令流单数据流的串行处理指令

D．多媒体CPU一定是 CISC机器

14. 描述Futurebus+总线中基本概念正确的表述是\_\_\_\_\_\_ 。

1. Futurebus+总线是一个高性能的同步总线标准
2. 基本上是一个同步数据定时协议
3. 它是一个与结构、处理器技术有关的开发标准
4. 数据线的规模不能动态可变

15. 在\_\_\_\_\_\_ 的微型计算机系统中，外设可以和主存储器单元统一编址，因此可以不用I/O指令。

A．单总线 B．双总线 C．三总线 D．多总线

16. 用于笔记本电脑的大容量存储器是\_\_\_\_\_\_ 。

A．软磁盘 B．硬磁盘 C．固态盘 D．磁带

17. 具有自同步能力的记录方式\_\_\_\_\_\_ 。

A．NRZ0 B．NRZ1 C．PM D．MFM

18. \_\_\_\_\_\_不是发生中断请求的条件。

A．一条指令执行结束 B．一次I/O操作结束

C．机器内部发生故障 D．一次DMA操作结束

19. 采用DMA 方式传送数据时，每传送一个数据就要用一个\_\_\_\_\_\_ 。

A．指令周期 B．数据周期 C．存储周期 D．总线周期

20. 并行I/O标准接口SCSI中，一块主适配器可以连接\_\_\_\_\_\_ 台具有SCSI接口的设备。

A．6 B．7～15 C．8 D．10

1. **填空题（每空1分，共20分）**

1. 在计算机术语中，将A.\_\_\_\_\_\_ 和B.\_\_\_\_\_\_ 和在一起称为CPU，而将CPU和C.\_\_\_\_\_\_ 合在一起称为主机。

2. 计算机软件一般分为两大类：一类叫A.\_\_\_\_\_\_ ，另一类叫B.\_\_\_\_\_\_ 。操作系统属于C.\_\_\_\_\_\_ 类。

3. 主存储器容量通常以MB表示，其中M = A.\_\_\_\_\_\_ , B =B.\_\_\_\_\_\_；硬盘容量通常以GB表示，其中G =C. \_\_\_\_\_\_ 。

4. CPU能直接访问A.\_\_\_\_\_\_ 和B.\_\_\_\_\_\_ ，但不能直接访问磁盘和光盘。

5. 指令字长度有A.\_\_\_\_\_\_ 、B.\_\_\_\_\_\_ 、C.\_\_\_\_\_\_ 三种形式。

6. 计算机系统中，根据应用条件和硬件资源不同，数据传输方式可采用A.\_\_\_\_\_\_ 传送、B.\_\_\_\_\_\_ 传送、C.\_\_\_\_\_\_ 传送。

7. 通道是一个特殊功能的A.\_\_\_\_\_\_ ，它有自己的B.\_\_\_\_\_\_ 专门负责数据输入输出的传输控制。

8. 并行I/O接口A.\_\_\_\_\_\_ 和串行I/O接口B.\_\_\_\_\_\_ 是目前两个最具有权威性的标准接口技术。

1. **简答题（每题5分，共20分）**
   1. 一个较完善的指令系统应包括哪几类？
   2. 什么是闪速存储器？它有哪些特点？
   3. 比较水平微指令与垂直微指令的优缺点。
   4. CPU响应中断应具备哪些条件？
2. **应用题（每题5分，共20分）**
3. 已知：X=0.1011,Y=－0.0101,求[X/2]补,[X/4]补, [－X]补, [Y/2]补,[Y/4]补, [－Y]补。
4. 设机器字长为16位，定点表示时，尾数15位，阶符1位。

(1)定点原码整数表示时，最大正数为多少？最小负数为多少？

(2)定点原码小数表示时，最大正数为多少？最小负数为多少？

1. [x]补+[y]补=[x+y]补求证 ： -[y]补=[-y]补
2. 有一个16K×16的存储器，由1K×4位的DRAM芯片构成问:

（1）总共需要多少DRAM芯片?

（2）画出存储体的组成框图。

中断接口中有哪些标志触发器？功能是什么？

**计算机组成原理试题（四）**

1. **选择题（每空1分，共20分）**
2. 将有关数据加以分类、统计、分析，以取得有利用价值的信息，我们称其为\_\_\_\_\_\_。

A. 数值计算 B. 辅助设计 C. 数据处理 D. 实时控制

1. 目前的计算机，从原理上讲\_\_\_\_\_\_。
2. 指令以二进制形式存放，数据以十进制形式存放
3. 指令以十进制形式存放，数据以二进制形式存放
4. 指令和数据都以二进制形式存放
5. 指令和数据都以十进制形式存放
6. 根据国标规定，每个汉字在计算机内占用\_\_\_\_\_\_存储。

A.一个字节 B.二个字节 C.三个字节 D.四个字节

1. 下列数中最小的数为\_\_\_\_\_\_。

A.（101001）2  B.（52）8 C.（2B）16  D.（44）10

1. 存储器是计算机系统的记忆设备，主要用于\_\_\_\_\_\_。

A.存放程序 B.存放软件 C.存放微程序 D.存放程序和数据

1. 设X= —0.1011，则[X]补为\_\_\_\_\_\_。

A.1.1011 B.1.0100 C.1.0101 D.1.1001

7. 下列数中最大的数是\_\_\_\_\_\_。

A.（10010101）2 B.（227）8 C.（96）16  D.（143）10

1. 计算机问世至今，新型机器不断推陈出新，不管怎样更新，依然保有“存储程序”的概念，最早提出这种概念的是\_\_\_\_\_\_。

A.巴贝奇 B.冯. 诺依曼 C.帕斯卡 D.贝尔

1. 在CPU中，跟踪后继指令地指的寄存器是\_\_\_\_\_\_。

A.指令寄存器 B.程序计数器 C.地址寄存器 D.状态条件寄存器

10. Pentium-3是一种\_\_\_\_\_\_。

A.64位处理器 B.16位处理器 C.准16位处理器 D.32位处理器

11. 三种集中式总线控制中，\_\_\_\_\_\_方式对电路故障最敏感。

A.链式查询 B.计数器定时查询 C.独立请求

12. 外存储器与内存储器相比，外存储器\_\_\_\_\_\_。

A.速度快，容量大，成本高 B.速度慢，容量大，成本低

C.速度快，容量小，成本高 D.速度慢，容量大，成本高

13. 一个256K×8的存储器，其地址线和数据线总和为\_\_\_\_\_\_。

A.16 B.18 C.26 D.20

14. 堆栈寻址方式中，设A为累加器，SP为堆栈指示器，MSP为SP指示的栈顶单元。如果进栈操作的动作顺序是（A）→MSP，(SP)-1→SP。那么出栈操作的动作顺序应为\_\_\_\_\_\_。

A.(MSP)→A，(SP)+1→SP B.(SP)+1→SP，(MSP)→A

C.(SP-1)→SP，(MSP)→A D.(MSP)→A， （SP）-1→SP

15. 当采用\_\_\_\_\_\_对设备进行编址情况下，不需要专门的I/O指令组。

A.统一编址法 B.单独编址法 C.两者都是 D.两者都不是

16. 下面有关“中断”的叙述，\_\_\_\_\_\_是不正确的。

1. 一旦有中断请求出现，CPU立即停止当前指令的执行，转而去受理中断请求
2. CPU响应中断时暂停运行当前程序，自动转移到中断服务程序
3. 中断方式一般适用于随机出现的服务
4. 为了保证中断服务程序执行完毕以后，能正确返回到被中断的断点继续执行程序，必须进行现场保存操作

17.下面叙述中，\_\_\_\_\_\_是正确的。

A.总线一定要和接口相连 B.接口一定要和总线相连

C.通道可以替代接口 D.总线始终由CPU控制和管理

18.在下述指令中，I为间接寻址，\_\_\_\_\_\_指令包含的CPU周期数最多。

A.CLA B.ADD 30 C.STA I 31 D.JMP 21

19.设寄存器位数为8位，机器数采用补码形式（含一位符号位）。对应于十进制数-27，

寄存器内为\_\_\_\_\_\_。

A.27H B.9BH C.E5H D.5AH

20.某存储器芯片的存储容量为8K×12位，则它的地址线为\_\_\_\_。

A.11 B.12 C.13 D.14

**二. 填空题（每空1分，共20分）**

1. 计算机软件一般分为两大类：一类叫A.\_\_\_\_\_\_,另一类叫B.\_\_\_\_\_\_。操作系统属于 C.\_\_\_\_\_\_ 类。
2. 一位十进制数，用BCD码表示需A.\_\_\_\_\_\_位二进制码 ，用ASCII码表示需B.\_\_\_\_\_\_位二进制码。
3. 主存储器容量通常以KB表示，其中K=A.\_\_\_\_\_\_;硬盘容量通常以GB表示，其中G=B.\_\_\_\_\_\_。
4. RISC的中文含义是A.\_\_\_\_\_\_,CISC的中文含义是B.\_\_\_\_\_\_。
5. 主存储器的性能指标主要是存储容量、A.\_\_\_\_\_\_、B.\_\_\_\_\_\_和C.\_\_\_\_\_\_。
6. 由于存储器芯片的容量有限，所以往往需要在A.\_\_\_\_\_\_和B.\_\_\_\_\_\_两方面进行扩充才能满足实际需求。
7. 指令寻址的基本方式有两种，A.\_\_\_\_\_\_方式和B.\_\_\_\_\_\_方式。
8. 存储器和CPU连接时，要完成A.\_\_\_\_\_\_的连接；B.\_\_\_\_\_\_的连接和C.\_\_\_\_\_\_的连接，方能正常工作。
9. 操作控制器的功能是根据指令操作码和A.\_\_\_\_\_\_，产生各种操作控制信号，从而完成B.\_\_\_\_\_\_和执行指令的控制。

**三. 简答题（每题5分，共20分）**

1. 指令和数据均存放在内存中，计算机如何从时间和空间上区分它们是指令还是数据。
2. 什么是指令周期？什么是机器周期？什么是时钟周期？三者之间的关系如何？
3. 简要描述外设进行DMA操作的过程及DMA方式的主要优点。
4. 在寄存器—寄存器型，寄存器—存储器型和存储器—存储器型三类指令中，哪类指令的执行时间最长？哪类指令的执行时间最短？为什么？

**应用题（每题5分，共40分）**

1. 求十进制数-113的原码表示，反码表示，补码表示和移码表示（用8位二进制表示，并设最高位为符号位，真值为7位）。
2. 某机指令格式如图所示：

|  |  |  |
| --- | --- | --- |
| OP | X | D |

15 10 9 8 7 0

图中X为寻址特征位，且X=0时，不变址；X=1时，用变址寄存器X1进行变址；X=2时，用变址寄存器X2进行变址；X=3时，相对寻址。设（PC）=1234H，（X1）=0037H,

(X2)=1122H，请确定下列指令的有效地址（均用十六进制表示，H表示十六进制）

(1)4420H (2)2244H (3)1322H (4)3521H (5)6723H

1. 将十进制数354 转换成二进制数、八进制数、十六进制数和BCD数。
2. 浮点数格式如下：1位阶符，6位阶码，1位数符，8位尾数，请写出浮点数所能表示的范围（只考虑正数值）。
3. 现有一64K×2位的存储器芯片，欲设计具有同样存储容量的存储器,应如何安排地址线和数据线引脚的数目，使两者之和最小。并说明有几种解答。
4. 异步通信方式传送ASCII码，数据位8位，奇校验1位，停止位1位。计算当波特率为4800时，字符传送的速率是多少？每个数据位的时间长度是多少？数据位的传送速率是多少？
5. 已知某8位机的主存采用半导体存储器，地址码为18位，采用4K×4位的SRAM芯片组成该机所允许的最大主存空间，并选用模块条形式，问：
   * + 1. 若每个模块条为32K×8位，共需几个模块条？
       2. 每个模块条内有多少片RAM芯片?
       3. 主存共需多少RAM芯片？CPU需使用几根地址线来选择各模块？使用何种译码器？
6. 画出中断处理过程流程图。